ΠΑΝΕΠΙΣΤΗΜΙΟ ΚΡΗΤΗΣ
ΣΧΟΛΗ ΘΕΤΙΚΩΝ ΕΠΙΣΤΗΜΩΝ
ΤΜΗΜΑ ΕΠΙΣΤΗΜΗΣ ΥΠΟΛΟΓΙΣΤΩΝ

Σχεδίαση ασύρματου πομποδέκτη για προσαρμοστές τοπικού δικτύου Ethernet και υλοποίηση του ελεγκτή του σε FPGA

Θεόδωρος Μ.Κ. Χατσιούλης

Μεταπτυχιακή Εργασία

Ηράκλειο, Οκτώβριος 1996

ΠΑΝΕΠΙΣΤΗΜΙΟ ΚΡΗΤΗΣ
ΣΧΟΛΗ ΘΕΤΙΚΩΝ ΕΠΙΣΤΗΜΩΝ
ΤΜΗΜΑ ΕΠΙΣΤΗΜΗΣ ΥΠΟΛΟΓΙΣΤΩΝ

Σχεδίαση ασύρματου πομποδέκτη για προσαρμοστές τοπικού δικτύου Ethernet και υλοποίηση του ελεγκτή του σε FPGA

Εργασία που υποβλήθηκε από τον
ΘΕΟΔΩΡΟΣ Μ.Κ. ΧΑΤΣΙΟΥΛΗΣ
ως μερική εκπλήρωση των απαιτήσεων
για την απόκτηση
ΜΕΤΑΠΤΥΧΙΑΚΟΥ ΔΙΠΛΩΜΑΤΟΣ ΕΙΔΙΚΕΥΣΗΣ

Συγγραφέας:

Θεόδωρος Μ.Κ. Χατσιούλης
Τμήμα Επιστήμης Υπολογιστών

Εισηγητική Επιτροπή:

Απόστολος Τραγανίτης,Αναπληρωτής Καθηγητής, Επόπτης

Μανόλης Κατεβαίνης, Καθηγητής, Μέλος

Ευάγγελος Μαρκάτος,Επίκουρος Καθηγητής, Μέλος

Δεκτή:

Πάνος Κωνσταντόπουλος
Πρόεδρος Επιτροπής Μεταπτυχιακών Σπουδών

Ηράκλειο, Οκτώβριος 1996

Περίληψη

Η ευρεία διάδοση των φορητών υπολογιστών και η ανάγκη για δικτύωσή τους, προκαλούν μια μεγάλη κινητικότητα, τα τελευταία χρόνια, στον χώρο των ασύρματων τοπικών δικτύων (WLAN). Οι προσαρμοστές τοπικού δικτύου Ethernet χρησιμοποιούνται στους περισσότερους, ίσως, υπολογιστές παγκοσμίως. Οι δυο αυτές απλές παρατηρήσεις μας οδήγησαν στη σχεδίαση του ασύρματου πομποδέκτη (transceiver) της εργασίας αυτής, σαν λύση φθηνή σε υλικό και άμεσα εφαρμόσημη για ασύρματη δικτύωση.

Ο ασύρματος πομποδέκτης συνδέει την κάρτα Ethernet με το ασύρματο μέσο, όπως ακριβώς κάθε συμβατικός πομποδέκτης παρεμβάλλεται μεταξύ της κάρτας και του ομοαξονικού καλωδίου. Στη λύση που προτείνουμε η κάρτα Ethernet δεν αντικαθίσταται, συνεπώς οι σταθμοί προσπελαύνουν το ασύρματο κανάλι με τη μέθοδο CSMA (carrier sense multiple access), που, λόγω της φύσης του μέσου, λειτουργεί χωρίς ανίχνευση συγκρούσεων.

Στην εργασία αυτή σχεδιάστηκε το κύκλωμα του ασύρματου πομποδέκτη και ο ελεγκτής του υλοποιήθηκε στην τεχνολογία των FPGA. Ο ελεγκτής : (α) αποκωδικοποιεί την σειριακή είσοδο από τον υπολογιστή, χρησιμοποιώντας μια καθαρά ψηφιακή, φθηνή σε υλικό, μέθοδο υπερ-δειγματοληψίας (3,3 δείγματα ανά bit), (β) κωδικοποιεί τα δεδομένα για την προστασία τους στο ασύρματο μέσο και (γ) μετατρέπει τον ρυθμό τους σ' έναν ελαστικό ενταμιευτή, ο οποίος μπορεί ταυτόχρονα να διαχειρίζεται περισσότερα από ένα πακέτα.

Abstract

Title:
Design of a Wireless Transceiver for Ethernet Local Area Network Adapters and Implementation of its Controller in FPGA

The wide spread of portable computers and the need of providing them with network connection have recently caused a great deal of interest in the field of wireless local area networks (WLAN). Ethernet LAN adapters are probably used in most of the computers worldwide. These two simple facts lead us to the design of the wireless transceiver of this work, which can be seen as a solution cheap and easily applicable for wireless networking.

The wireless transceiver of this work connects the Ethernet card to the wireless medium, just like every conventional transceiver is placed between the card and the coaxial cable. In our solution, we propose that the Ethernet card is not replaced. The stations access the wireless channel following the CSMA method (carrier sense multiple access), which, because of the nature of the medium, functions without collision detection.

During this work, the cirquit of the transceiver has been designed and its controller has been implemented using FPGA technology. The controller : (a) decodes the serial input by the computer, using a pure digital, hardware inexpensive, over-sampling method (3.3 samples per bit), (b) encodes the data to protect it in the harsh wireless medium and (c) translates the data rate in an elastic buffer, able of managing more than one packets at a time.

Ευχαριστίες

Ο καθηγητής μου κ. Απόστολος Τραγανίτης με καθοδήγησε επιστημονικά ως επόπτης και με στήριξε ψυχολογικά ως άνθρωπος. Τον ευχαριστώ θερμά.

Στην διευρεύνηση της μεθόδου αποκωδικοποίησης με υπερ-δειγματοληψία σημαντική υπήρξε η βοήθεια του Γιάννη Σουρλαντζή. Κατά την διάρκεια της υλοποίησης του ελεγκτή του πομποδέκτη η Χαρά Ξανθάκη μου μετέδωσε την εμπειρία που είχε η ίδια στο παρελθόν αποκτήσει, βοηθώντας με να εξοικονοκήσω πολύτιμο χρόνο. Νοιώθω υποχρεωμένος, τουλάχιστον, να τους ευχαριστήσω.

Ως ένδειξη υπέρτατης ευγνωμοσύνης αφιερώνω την εργασία αυτή στους γονείς μου Μιχάλη και Κωνσταντινιά και στον αδελφό μου Γιώργο, για την πνευματική καθοδήγηση και την ψυχολογική αρωγή που μου προσέφεραν, είτε ως παιδαγωγοί, είτε απλά ως μέλη της οικογένειάς μου.

Τέλος, πρέπει να ευχαριστήσω το Τμήμα Επιστήμης Υπολογιστών του Πανεπιστημίου Κρήτης και το Ινστιτούτο Πληροφορικής του Ιδρύματος Τεχνολογίας και Έρευνας για την υλικοτεχνική υποστήριξη και την οικονομική ενίσχυση που μου παρείχαν κατά τη διάρκεια των μεταπτυχιακών μου σπουδών.

Περιεχόμενα

Περίληψη **i**

Abstract **iii**

Ευχαριστίες **v**

1 Εισαγωγή **1**

2 Ασύρματα Τοπικά Δίκτυα **5**

2.1 Οι παρεχόμενες υπηρεσίες 5

2.2 Η τεχνολογία 7

2.2.1 Το φυσικό επίπεδο 8

2.2.1.1 Ο χαρακτήρας του μέσου 8

2.2.1.2 Τεχνικές αντιμετώπισης 11

2.2.1.3 Οπτικά δίκτυα 16

2.2.2 Ανώτερα επίπεδα OSI 18

2.2.2.1 Τοπολογίες 18

2.2.2.2 Μέθοδοι πολλαπλής προσπέλασης 20

2.3 Εμπορικά προϊόντα και προσπαθιες προτυποποίησης 22

3 Συνολική θεώρηση του πομποδέκτη **25**

3.1 Η βάση της ιδέας 25

3.1.1 Η πρότυπο IEEE 802.3 25

3.1.2 Η μέθοδος προσπέλασης του μέσου : CSMA 25

3.1.3 Αρχιτεκτονική 27

3.2 Οι επιλογές 29

3.2.1 Μετατροπή ρυθμού δεδομένων - Ο ενταμιευτής 29

3.2.2 Προσαρμογή με τον υπολογιστή 30

3.2.3 Προσαρμογή με το ασύρματο κανάλι 34

4 Το κύκλωμα του πομποδέκτη **37**
4.1 Η οργάνωση . . . 37
4.2 Διεπαφή με υπολογιστή . . . 40
4.2.1 Ο πομπός DT . . . 40
4.2.2 Ο δέκτης DR . . . 42
4.2.2.1 Ο συγχρονισμός ρολογιού . . . 43
4.3 Διεπαφή με το ασύρματο μέσο . . . 46
4.3.1 Ο πομπός AT . . . 46
4.3.2 Ο δέκτης AR . . . 47
4.3.3 Κωδικοποίηση για τη διόρθωση λαθών . . . 48
4.4 Πολλαπλός ενταμιευτής . . . 51
4.4.1 Λειτουργικότητα . . . 52
4.4.2 Οργάνωση . . . 53

5 Η Υλοποίηση **57**
5.1 Η τεχνολογία των FPGA . . . 58
5.2 Η σχεδίαση του ελεγκτή σε FPGA . . . 61
5.3 Η δημιουργία κώδικα FPGA . . . 62
5.4 Προσομοιώσεις . . . 64

6 Επίλογος **65**
6.1 Αξιολόγηση . . . 65
6.2 Επεκτάσεις . . . 66

A Ελάχιστη χωρητικότητα ενταμιευτή **69**

B Ο κώδικας Verilog του ελεγκτή **71**

C Παράδειγμα μετατροπής πηγαίου κώδικα σε κώδικα για FPGA **91**

D Ευρετήριο όρων **93**

Κεφάλαιο 1

Εισαγωγή

Το πνεύμα το δημιουργικό έχει ένα μοναδικό σύμμαχο
ενάντια στη λήθη και την απομόνωση: την επικοινωνία.

Το πρόβλημα Τα τελευταία χρόνια παρατηρείται μια αυξημένη κινητικότητα στο χώρο των ασύρματων τοπικών δικτύων επικοινωνίας. Η μεγάλη διάδοση των φορητών υπολογιστών την προκαλεί και η τεχνολογική πρόοδος της ηλεκτρονικής την υποβοηθά.

Ενα ασύρματο τοπικό δίκτυο (ΑΤΔ) υποστηρίζει την υψίρυθμη μετάδοση πακέτων με δοδομένα που παράγονται από έναν περιορισμένο αριθμό χρηστών, χρησιμοποιώντας μέρος του ηλεκτρομαγνητικού φάσματος, σε μια μικρή γεωγραφική έκταση. Οι κυριότερες παράμετροι σχεδίασης ενός ΑΤΔ είναι η μέθοδος διαμόρφωσης του φέροντος σήματος, η επιλογή της περιοχής του φάσματος που χρησιμοποιείται, ο τρόπος αντιμετώπισης της διασποράς των καθυστερήσεων στις πολλαπλές διοδεύσεις του σήματος και η κωδικοποίηση των δεδομένων για την αποστολή τους στο ασύρματο κανάλι. Η αρχιτεκτονική καθορίζεται από την τοπολογία του δικτύου και τη μέθοδο πολλαπλής προσπέλασης των χρηστών στο ασύρματο μέσο.

Η προτεινόμενη λύση Στη δική μας προσέγγιση στο ζήτημα των ΑΤΔ, βασιζόμαστε στην ευρύτατη διάδοση και χαμηλή τιμή του προσαρμοστή δικτύου τύπου Ethernet και προτείνουμε τη σύνδεσή του με τον ασύρματο πομποδέκτη, επειδή μπορεί να γίνει άμεση εκμετάλλευση των λειτουργιών του. Ο ασύρματος πομποδέκτης διασυνδέει τον προσαρμοστή Ethernet με το ασύρματο μέσο, όπως ακριβώς κάθε συμβατικός πομποδέκτης παρεμβάλλεται μεταξύ του προσαρμοστή και του ομοαξονικού καλωδίου ή του συνεστραμμένου ζεύγους.

Επειδή, δεν αντικαθιστάται ο προσαρμοστής δικτύου, η μέθοδος πολλαπλής προσπέλασης δεν αλλάζει. Παραμένει το CSMA, χωρίς ανίχνευση συγκρούσεων, κι αυτό λόγω της φύσης του μέσου. Το δίκτυο συνίσταται από ξεχωριστές κυψέλες, συνδεδεμένες στο δίκτυο ραχοκοκκαλιάς.

Κάθε κυψέλη έχει δικό της ασύρματο κανάλι για την πρόσβαση ενός μικρού αριθμού χρηστών. Η μεταπομπή, δηλαδη, η αλλαγή καναλιού πρόσβασης σ' έναν πομποδέκτη, γίνεται χειροκίνητα.

Οι πολλαπλές διοδεύσεις του σήματος προκαλούν επιπρόσθετες παρεμβολές στο ήδη επιβαρυνμένο από θόρυβο και δυσκολίες διάδοσης ασύρματο μέσο. Για το λόγο αυτό, ο πομποδέκτης που προτείνουμε μετατρέπει τον ρυθμό των δεδομένων σε επίπεδα επιτρεπτά για την ασύρματη μετάδοση. Παράλληλα, τα δεδομένα προστατεύονται από τα σφάλματα μετάδοσης με την κωδικοποίησή τους.

Το αντικείμενο της εργασίας Στην εργασία αυτή σχεδιάσαμε τον ασύρματο πομποδέκτη, αφού μελετήσαμε τις ιδιαιτερότητες της ασύρματης μετάδοσης σε εσωτερικούς χώρους και τις προδιαγραφές του προτύπου IEEE 802.3, για τους πομποδέκτες. Η σχεδίαση και υλοποιήση του ελεγκτή του πομποδέκτη αποτελεί το κυριότερο μέρος της δουλειάς. Ο ελεγκτής περιέχει όλη την ψηφιακή λογική του κυκλώματος, για πομπό και δέκτη στη διεπαφή με τον προσαρμοστή δικτύου, πομπό και δέκτη στη διεπαφή με το ασύρματο μέσο και για τη διαχείριση του ελαστικού ενταμιευτή, στη μετατροπή του ρυθμού των δεδομένων. Ενδιαφέροντα σημεία της σχεδίασης είναι η μελέτη του συνελικτικού κώδικα διόρθωσης λαθών και η εξεύρεση μιας καθαρά ψηφιακής μεθόδου για την αποκωδικοποίηση Manchester, με υπερδειγματοληψία χαμηλού ρυθμού.

Για την υλοποίηση του ελεγκτή επιλέχθηκε η τεχνολογία των FPGA της Xilinx. Το αρχικό σχέδιο προσαρμόστηκε στις ιδιαιτερότητες των FPGA και ακολουθήθηκε η διαδικασία δημιουργίας του συρμού διάρθρωσης (configuration bitstream). Ο συρμός διάρθρωσης αποτελεί ουσιαστικά το πρόγραμμα που καθορίζει τη λειτουργία της συσκευής FPGA. Το μοντέλο των καθυστερήσεων στα στοιχεία της συσκευής, που προκύπτει από το πρόγραμμα αυτο, χρησιμοποιήθηκε για τη λεπτομερή προσομοίωση χρόνου του ελεγκτή.

Η οργανωση του κειμενου Το κείμενο της αναφοράς οργανώνεται σε έξι κεφάλαια, από τα οποία το πρώτο είναι η εισαγωγή. Παρακάτω δίνεται επιγραμματικά το περιεχόμενο καθενός κεφαλαίου.

Κεφαλάιο ένα	Γενική θεώρηση της εργασίας και δομή του κειμένου
Κεφαλάιο δύο	Εισαγωγή στα ΑΤΔ και τις παρεχόμενες υπηρεσίες Προβλήματα σχεδίασης και λύσεις που συναντώνται στη βιβλιογραφία Έρευνα : εμπορικά προϊόντα και προσπάθειες προτυποποίησης
Κεφαλάιο τρία	Συνολική θεώρηση της αρχιτεκτονικής του πομποδέκτη Ανάλυση παραμέτρων σχεδίασης ελεγκτή για : - διεπαφή προσαρμοστή δικύου - διεπαφή ασύρματου μέσου - μετατροπή ρυθμού δεδομένων
Κεφαλάιο τέσσερα	Λεπτομέριες σχεδίασης ελεγκτή Αποκωδικοποίηση Manchester Συνελικτικός κώδικας διόρθωσης λαθών
Κεφαλάιο πέντε	Παρουσίαση της τεχνολογίας των FPGA Παραγωγή συρμού διάρθρωσης (bitstream), από το σχέδιο του ελεγκτή Προσομοιώσεις λειτουργικότητας / χρόνου
Κεφαλάιο έξι	Αξιολόγηση : σχεδίαση-υλοποίηση και χρησιμότητα του πομποδέκτη Επεκτάσεις/βελτιώσεις στην προτεινόμενη λύση

Κεφάλαιο 2

Ασύρματα Τοπικά Δίκτυα

Στο κεφάλαιο αυτό γίνεται μια επισκόπηση των ασυρμάτων τοπικών δικτύων (ΑΤΔ), με σκοπό να απαντηθούν, στη σειρά των ενοτήτων, τα ερωτήματα:

α. Τι κάνει ένα ΑΤΔ;

β. Ποιά είναι τα προβλήματα που έχει να λύσει ο σχεδιαστής του;

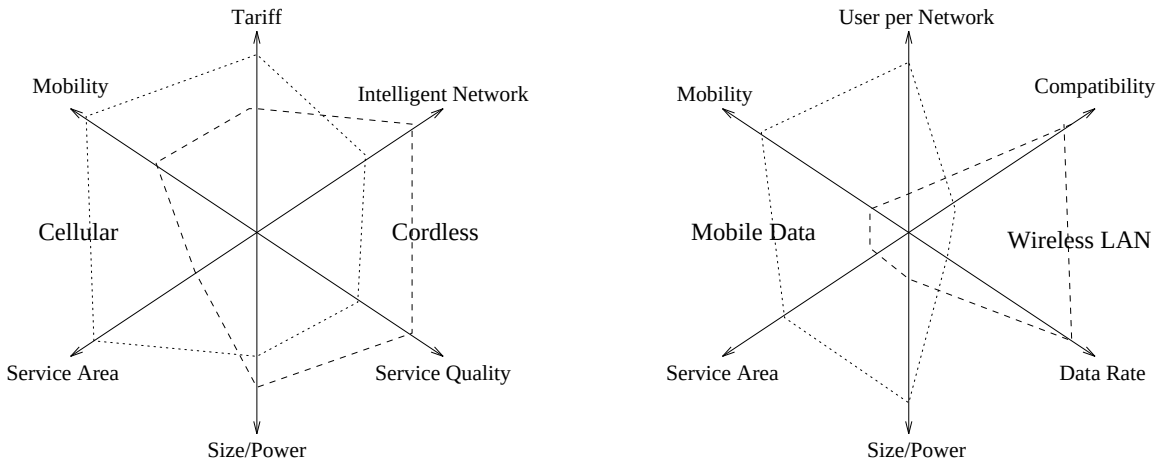
γ. Ποιές τεχνικές επιλογές τελικά γίνονται;

Στην πρώτη ενότητα ορίζονται τα ΑΤΔ, στο χωρο των ασυρμάτων επικοινωνιών και προσδιορίζονται εφαρμογές και απαιτήσεις λειτουργίας. Σε μια δεύτερη ενότητα παρουσιάζονται, συνοπτικά, τα κύρια τεχνολογικά στοιχεία που επηρεάζουν τη σχεδίαση τους. Στα προβλήματα που προκύπτουν από την ασύρματη μετάδοση και τη διαχείριση του φάσματος σαν επικοινωνιακού πόρου, παρατίθενται λύσεις που εμφανίζονται στη βιβλιογραφία. Στην τρίτη και τελευταία ενότητα συγκεντρώνονται τ' αποτελέσματα μιας έρευνας που έγινε, στα πλαίσια αυτής της εργασίας, για την αγορά των ΑΤΔ και τις, ανά τον κόσμο, προσπάθειες προτυποποίησης τους.

2.1 Οι παρεχόμενες υπηρεσίες

Στις αρχές της δεκαετίας του '70 ο Norman Abramson και οι συνεργάτες του, στο πανεπιστήμιο της Χαβάης, έστησαν το πειραματικό σύστημα ALOHA, το πρώτο ασύρματο τοπικό δίκτυο, που αποτέλεσε τη βάση του Ethernet.

Αν και η προσπάθεια αυτή δεν ήταν μεμονωμένη, η πραγματική επανάσταση στο χώρο των ασύρματων επικοινωνιακών δικτύων ξεκίνησε μόλις στις αρχές της δεκαετίας μας. Όπως το κινητό τηλέφωνο αποτελεί σήμερα αναπόσπαστο κομμάτι της ζωής των ανθρώπων που μετακινούνται (σε μια πληθώρα κοινωνικών τάξεων και επαγγελματικών κατηγοριών), έτσι και ο φορητός υπολογιστής (laptop, notebook) γίνεται όλο και περισσότερο απαραίτητος στην υλοποίηση του λεγόμενου <<κινητού γραφείου>>. Η ταχεία εξάπλωση των φορητών υπολογιστών δημιούργησε μια τεράστια ζήτηση για ασύρματες υπηρεσίες δεδομένων. Η σμίκρυνση των ηλεκτρονικών



Σχήμα 2.1: Διαπλοκή των υπηρεσιών ασύρματων επικοινωνιών

συσκευών κέντρισε το ενδιαφέρον των χρηστών. Η διαφοροποίηση, στις απαιτήσεις των χρηστών κατηγοριοποιεί τις υπηρεσίες των ασύρματων τηλεπικοινωνιών σε τέσσερεις ομάδες:

α. Το ασύρματο τηλέφωνο, όπου μεταδίδεται φωνή, με τρόπο αναλογικό ή ψηφιακό, σε κοντινές αποστάσεις.

β. Το κινητό τηλεφωνο, με συγκριτικά μεγαλύτερη εμβέλεια και δυνατότητα περιαγώγης (roaming).

γ. Το κινητό τερματικό δεδομένων, το οποίο έχει χαρακτηριστικά κινητικότητας, όπως του κινητού τηλεφώνου, αλλά διακινεί ψηφιακά δεδομένα, με χαμηλούς, συνήθως, ρυθμούς.

δ. Το ασύρματο τοπικό δίκτυο, με τοπική εμβέλεια, αλλά υψίρυθμη μετάδοση.

Στο σχήμα 2.1 φαίνεται γραφικά η διαπλοκή των ομάδων. Οι άξονες παριστάνουν τις παραμέτρους που ορίζουν και διακρίνουν τις ομάδες. Έτσι, ένα ασύρματο τοπικό δίκτυο (ΑΤΔ)[1] ορίζεται από το ότι υποστηρίζει την υψίρυθμη μετάδοση δεδομένων με μεταγωγή πακέτων (packet-switching), για έναν περιορισμένο αριθμό χρηστών (μέχρι μερικές δεκάδες), σε μια σαφώς καθορισμένη περιοχή, με εμβέλεια απο λίγα μέτρα, μέχρι μερικές εκατοντάδες μέτρων.

Σε εργοστάσια η καλωδίωση γίνεται, είτε από την οροφή, οπότε περιορίζεται ο ελευθέρος χώρος, είτε από το δάπεδο, λύση που χαρακτηρίζεται από υψηλό κόστος εγκατάστασης και συντήρησης. Σαν αποτέλεσμα, η φυσική λύση, είναι η ασύρματη δικτύωση. Άλλοι εσωτερικοί χώροι, χωρίς τοίχους, οπώς βιβλιοθήκες, αποθήκες [Wal86] και ανοιχτά γραφεία είναι κατάλληλοι για ΑΤΔ. Επιπλέον, κτήρια που δεν ειναι δυνατό να υποστούν επεμβάσεις θέτουν σοβαρά προβλήματα και αφήνουν τα ΑΤΔ σαν τη μόνη λύση. Άλλη μια κατηγορία εφαρμογών των ΑΤΔ είναι τα γραφεία με συχνές αναδιατάξεις και αλλαγές διαρύθμισης (π.χ.: χώροι συνεδρίων και εκθέσεων), που χρειάζονται πρόσβαση σε δίκτυο. Πέρα από τις στενά επιχειρησιακές εφαρμογές, φορητά τερματικά θα μπορούσαν να χρησιμοποιηθούν σε αίθουσες διδασκαλίας [PL94], καταστήματα

[1] Επειδή ο όρος χρησιμοποιείται συχνά στο κείμενο αυτό, στη συνέχεια θα δίνεται η συντομογραφία ΑΤΔ.

[ACK91], νοσοκομεία, ξενοδοχεία, πανεπιστημιακούς χωρους κ.λ.π.

Καθώς όλο και περισσότερα προϊόντα ΑΤΔ εμφανίζονται στην αγορά, η απαίτηση για συμβατότητα γίνεται καθοριστικός παράγοντας στην επιλογή ενός ΑΤΔ. Απαιτείται συμβατότητα στη διασύνδεση με τον υπολογιστή, στη συνεργασία με προϋπάρχονται ασύρματα και μη δίκτυα και συμμόρφωση στις συστάσεις των διεθνών οργανισμών (IEEE, ISO, ETSI).

Ως προς την κινητικότητα, ένα ασύρματο τερματικό μπορεί να είναι εντελώς ακίνητο, μετακινούμενο ή κινητό. Στη πρώτη περίπτωση απλά αποφεύγεται η ακριβή καλωδίωση. Στη δεύτερη περίπτωση, ένα μετακινούμενο τερματικό μπορεί να αλλάζει θέση ή/και σημείο πρόσβασης μέσα στη δομή του ΑΤΔ. Ενα κινητό τερματικό χαίρει πλήρους ελευθερίας στο χώρο του δικτύου και οι αλλαγές σημείου πρόσβασης (handoffs) γίνονται αυτόματα.

Μία από τις βασικές απαιτήσεις των χρηστών ενός ΑΤΔ είναι η υψηλή απόδοση. Στον όρο αυτό συμπεριλαμβάνονται διάφοροι παράγοντες, όπως: ο ρυθμός των δεδομένων (1-20Mbps), η γρήγορη απόκριση και η σταθερότητα, ακόμη και σε καταστάσεις καταιγισμού δεδομένων (bursty traffic). Πάνω απ' όλα αυτά, όμως, η απόδοση κρίνεται από την ικανότητα του συστήματος να αντεπεξέρχεται στις δυσκολίες που προκαλούν οι πολλαπλές διοδεύσεις του σήματος στο ασύρματο μέσο.

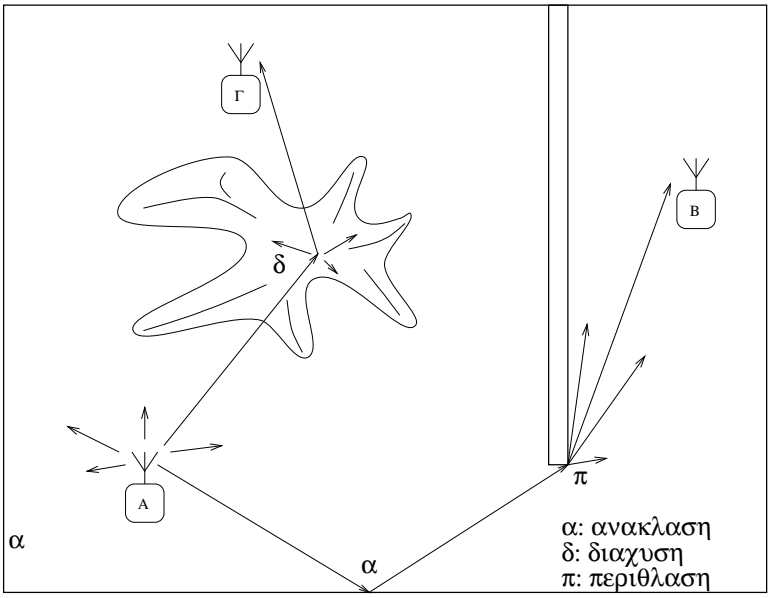
Η αξιοπίστια και ασφάλεια του συστήματος αποτελούν, πολύ συχνά, προϋποθέσεις λειτουργίας μιας εφαρμογής πάνω από ένα ΑΤΔ. Λόγω της μεγαλύτερης ευκολίας ακρόασης του σήματος, τα δεδομένα πρέπει να κρυπτογραφούνται και να εφαρμοζόνται μηχανισμοί ελέγχου πρόσβασης.

Επειδή η εμβέλεια των ασυρμάτων τερματικών μπορεί να είναι μικρότερη από την ζητούμενη περιοχή κάλυψης του ΑΤΔ, ένα σύστημα κατανομής χρειάζεται για τη διασύνδεση των στοιχειωδών μονάδων κάλυψης (κυψελών - cells). Μια τέτοια αρχιτεκτονική δικτύου ονομάζεται κυψελοειδής (cellular). Τα ασύρματα τερματικά επικοινωνούν άμεσα με το σημείο πρόσβασης της κυψέλης τους και οι κυψέλες διασυνδέονται μέσω του ασύρματου ή ενσύρματου συστήματος κατανομής - της ραχοκοκκαλιάς (backbone).

Σ' όλες αυτές τις προϋποθέσεις λειτουργίας - που συνεπάγονται από τις ανάγκες των χρηστών - έρχεται να προστεθεί και η απαίτηση για ισόχρονη κυκλοφορία (isochronous traffic). Η ταυτόχρονη μετάδοση φωνής και δεδομένων είναι, συχνά, ζητούμενο κατά τη σχεδίαση ενός ΑΤΔ.

2.2 Η τεχνολογία

Δύο είναι τα μέρη που αποτελούν αυτή την ενότητα. Στο πρώτο μέρος θίγονται θέματα που αφορούν το φυσικό επίπεδο (physical layer - PHY). Γίνεται η ανίχνευση των ιδιαιτεροτήτων του αέρα σαν μέσου μετάδοσης της πληροφορίας και εντοπίζονται τα προβλήματα που έχει να λύσει ο σχεδιαστής ΑΤΔ και αφορούν στη μετάδοση του ηλεκτρομαγνητικού κύματος. Ακολούθως, παρατίθενται λύσεις για τα προβλήματα αύτα. Σε ξεχωριστή παράγραφο δίνονται στοιχεία για τα ασύρματα οπτικά δίκτυα, όπου το μέσο μετάδοσης είναι πλέον το υπέρυθρο φως.



Σχήμα 2.2: Φαινόμενα στο διάδοση μιας ηλεκτρομαγνητικής ακτίνας.

Στο δεύτερο μέρος μιλάμε για τον έλεγχο προσπέλασης του μέσου (media access control - MAC) και τις τοπολογίες ΑΤΔ, θέματα δηλαδή, που άπτονται των πιο πάνω επιπέδων OSI (Open Systems Interconnection - ISO).

2.2.1 Το φυσικό επίπεδο

2.2.1.1 Ο χαρακτήρας του μέσου

Το μέσο μετάδοσης τις πληροφορίας στις ασύρματες επικοινωνίες είναι το ηλεκτρομαγνητικό κύμα, το διαδιδόμενο στον αέρα που κυβερνάται απο τρία βασικά φαινόμενα: την ανάκλαση, την περίθλαση και τη διάχυση.

Στο σχήμα 2.2 φαίνεται η πορεία μια ακτίνας από τον πομπό Α στο δέκτη Β, σε ένα γραφείο όπου υπάρχουν τοίχοι, χωρίσματα, καλωπιστικά φυτά και άλλα αντικείμενα. Η ακτίνα διαχέεται μέσα από το φυτό, ανακλάται στους τοίχους και περιθλάται στην άκρη του χωρίσματος. Η διάχυση συμβαίνει όταν η ακτίνα βρίσκει στο δρόμο της αντικείμενα που οι διαστάσεις τους είναι συγκρίσημες με το μήκος κύματος της. Ανάκλαση έχουμε όταν το κύμα συναντά ένα μεγάλο επίπεδο αντικείμενο, όπως η γη και οι τοίχοι των κτηρίων. Στην περίθλαση, η ακτίνα συναντά ακμές του χώρου και μέρος της προχωρά σε περιοχές του χώρου όπου δεν υπάρχει άμεση οπτική επαφή.

Σ' έναν χώρο λειτουργίας ΑΤΔ, το σήμα που λαμβάνει ένας δέκτης είναι το άθροισμα όλων των συνιστωσών που προκύπτουν από ανακλάσεις, περιθλάσεις, διαχύσεις του σήματος ή κατευθείαν διοδεύσεις από τον πομπό. Αν σ' ένα σημείο του χώρου συναντώνται δύο ισχυρές συνιστώσες

που βρίσκονται σε συμφωνία φάσης, η ισχύς είναι μεγάλη. Αν έχουν αντίθετες φάσεις, τότε η ισχύς στον δέκτη εξάρταται από τη διαφορά τους. Στην περίπτωση που τα σήματα έχουν την ίδια ισχύ, έχουμε σημείο μηδενικής ισχύος. Μεταβολές στα χαρακτηριστικά των διοδεύσεων (ισχύς, φάση, διαδρομή στο χώρο) μπορούν να συμβούν με μετακινήσεις του πομπού ή του δέκτη ή ακόμη και αντικειμένων του χώρου. Το φαινόμενο των διακυμάνσεων στην ισχύ λήψης λόγω των πολλαπλών διοδεύσεων είναι γνωστό απο παλιά και παρουσιάζεται στη βιβλιογραφιά με το όνομα multipath fading.

Για την περιγραφή του καναλιού που διαμορφώνεται απο τις πολλαπλές διοδεύσεις του σήματος, ο Turing και άλλοι [T+72] προτείνουν ενα μαθηματικό μοντέλο. Η κρουστική απόκριση του καναλιού δίνεται από τη σχέση:

$$h(t,\tau) = \sum_{\kappa=1}^{K} \beta_\kappa \delta(\tau - \tau_\kappa) \exp\theta_\kappa$$

,

όπου β_κ, τ_κ και θ_κ είναι το πλάτος, η καθυστέρηση και η φάση της κ-οστης διόδευσης. Η ύπαρξη του ορίσματος t στην $h(.)$ δηλώνει την χρονική μεταβλητότητα των χαρακτηριστικών του καναλιού.

Βασισμένοι στο μοντέλο αυτό μπορούμε να κάνουμε προβλέψεις [MH91] [SE94], με τη βοήθεια υπολογιστή και τεχνικές ιχνηλασίας ακτίνων (ray-tracing). Προσομοιώνεται η εκπομπή της πηγής με ενα πυκνό πλέγμα ακτίνων που ταξιδεύουν στο χώρο, ανακλόνται, διαχέονται και περιθλόνται χάνοντας ισχύ. Σε κάθε σημείο υπολογίζεται, με βάση το μοντέλο, το άθροισμα όλων των αντιγράφων του σήματος και σχηματίζονται έτσι χάρτες του χώρου με παραμέτρους όπως: η ισχύς λήψης, η διασπορά των καθυστερήσεων και η επιτυγχανόμενη σηματο-θορυβική σχέση.

Οι κύριες χαρακτηριστικές παράμετροι της ραδιοεπικοινωνίας [2] είναι:

α. οι χωρικές διακυμάνεις της ισχύος

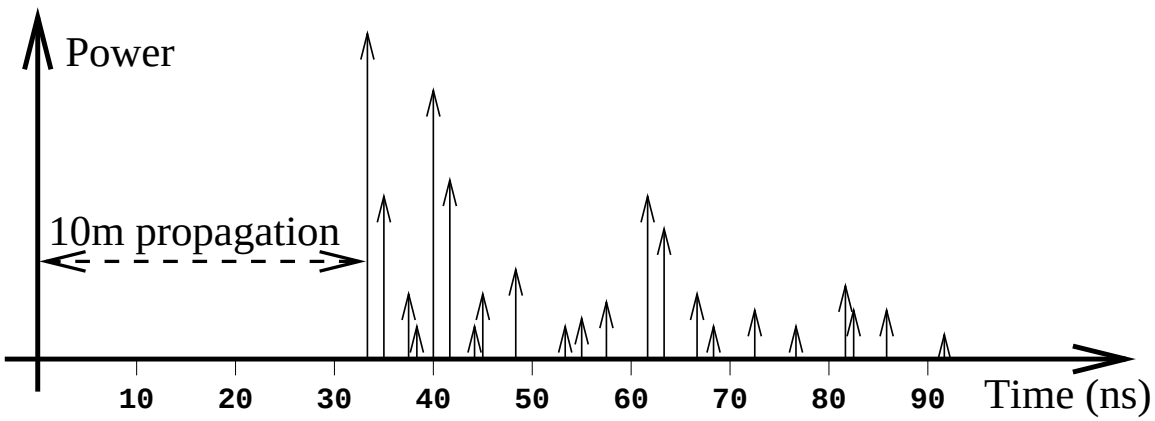
β. η διασπορά των καθυστερήσεων απο τις πολλαπλές διοδεύσεις

γ. η διασπορά Doppler του φάσματος

α. Κάλυψη ισχύος Η ισχύς λήψης, γενικά, μειώνεται καθώς η απόσταση του δέκτη απ' τον πόμπο μεγαλώνει. Στο κενό διάστημα η ισχύς ακολουθεί το νόμο του αντιστρόφου τετραγώνου της απόστασης, αλλά σε περιβάλλοντα ΑΤΔ, με πολλαπλές διοδεύσεις, η ισχύς πέφτει με μεγαλύτερους ρυθμούς. Η πτώση αυτή ορίζεται από τον όρο $(1/d)^n$, όπου d ειναι η απόσταση πομπού-δέκτη. Η παράμετρος n (που είναι 2 για το ελεύθερο διάστημα), συναντάται με το όνομα κλίση της ίσχυος ως προς την απόσταση (power-distance gradient).

Σε περιβάλλοντα γραφείου και εσωτερικούς, μικρούς σε έκταση, χώρους η παράμετρος αυτή κυμαίνεται από 2 μέχρι 3, ανάλογα με την αρχιτεκτονική των χώρων και τα υλικά κατασκευής των κτηρίων. Επειδή, τα συστήματα ασύρματης επικοινωνίας τείνουν να οριοθετούνται απ' την ισχύ των παρεμβολών (γειτονικών χρηστών στο ίδιο κανάλι), και όχι τόσο από την ισχύ του θορύβου (θερμικός ή ανθρωπογενής), η γνώση των παραμέτρων παρεμβολής και απόσβεσης είναι

[2] Αν και πολλά κοινά βρίσκουμε και στην οπτική μετάδοση, θα αναφερθούμε σ' αυτήν σε ξεχωριστή παραγράφο του κεφαλαίου.



Σχήμα 2.3: Παλμοί ισχύος στο δέκτη, προερχόμενοι από διαφορετικές διοδεύσεις του σήματος.

σημαντική για τη σχεδίαση ενός ΑΤΔ. Ο σχεδιαστής, λαμβάνοντας υπόψην του το συντελεστή n και γνωρίζοντας την απόσβεση που υφίσταται το σήμα διερχόμενο μέσα απο τοίχους και απο πατώματα μπορεί να τοποθετήσει τις κυψέλες του δικτύου του, ώστε να μπορεί να κάνει ασφαλώς επαναχρησιμοποίηση καναλιών (του φάσματος) και να μην επηρεάζει γειτονικές κυψέλες.

β. Διασπορά καθυστερήσεων από πολλαπλές διοδεύσεις του σήματος Καθώς κάθε αντίγραφο του σήματος φτάνει στο σημείο λήψης από διαφορετικό δρόμο, έχοντας υποστεί διαφορετικές αποσβέσεις, η κατανομή των διαφόρων διοδεύσεων είναι τυχαία και ως προς την καθυστέρηση και ως προς την ισχύ.

Ένας παλμός, καθώς διαδίδεται μέσα από το ασύρματο κανάλι, αλλοιώνεται και μπορεί να φτάσει στο δέκτη όπως φαίνεται στο σχήμα 2.3. Η καθυστέρηση ενός παλμού διάδοσης, ως τυχαία μεταβλητή, χαρακτηρίζεται από στατιστικές παραμέτρους, όπως είναι η μέση τιμή και η διακύμανση. Η τυπική απόκλιση της καθυστέρησης (RMS delay spread) χρησιμοποιείται, συχνά, ως μέτρο της διασποράς των καθυστερήσεων των διαφόρων διοδεύσεων.

Μετρήσεις της παραμέτρου, στο πεδίο εφαρμογών που μας εδιαφέρει, έχουν γίνει από αρκετά νωρίς [Dev86]. Μια καλή εκτίμηση είναι ότι στα περισσότερα περιβάλλοντα εσωτερικού χώρου η τυπική απόκλιση της καθυστέρησης διόδευσης, σε αποστάσεις 100m, είναι κάτω από τα 100ns.

Αν υποθέσουμε ότι η τυπική απόκλιση είναι μεγάλη και βρίσκεται στην τάξη της περιόδου του συμβόλου, τότε διοδεύσεις με μεγάλη σχετικά ισχύ φτάνουν στο δέκτη τόσο καθυστερημένες, έτσι ώστε να παρεμβάλουν το επόμενο σύμβολο. Αυτού του είδους η διασυμβολική επικάλυψη (intersymbol interference - ISI) είναι που δυσχεραίνει τις ασύρματες επικοινωνίες, όταν υπάρχουν πολλαπλές διοδεύσεις. Η κατανομή των καθυστερήσεων, κάθε φορά, καθορίζει το μέγιστο ρυθμό μετάδοσης δεδομένων, για μια συγκεκριμένη συχνότητα λαθών.

γ. Διασπορά Doppler Μια τρίτη παράμετρος που μπορεί να επηρεάζει την αποδόση ενός ασύρματου συστήματος με κινούμενα τερματικά, είναι η διασπορά Doppler. Οποτεδήποτε το

ζεύγος πομπού-δέκτη βρίσκεται σε σχετική κίνηση, λόγω φαινομένου Doppler, το λαμβανόμενο σήμα ολισθαίνει στη συχνότητα. Επιπλέον, επειδή οι δρόμοι του σήματος είναι πολλοί και με τυχαίες κατευθύνσεις, ένα εκπεμπόμενο ημίτονο, δεν παθαίνει απλά μια ολίσθηση στη συχνότητα, αλλά λαμβάνεται σαν ολόκληρο φάσμα συχνοτήτων. Το φάσμα αυτό λέγεται φάσμα Doppler και το φαινόμενο της διασποράς της ισχύος του σήματος του πομπου, γύρω από την αρχική του συχνότητα, λέγεται διασπορά Doppler του καναλιού.

Καθώς τα τερματικά κινούνται - ή ακόμη και όταν άλλα αντικείμενα στο χώρο αλλάζουν θέση - το επίπεδο του σήματος έχει διακυμάνσεις. Ο ρυθμός των διακυμάνσεων έχει άμεση σχέση με το πλάτος της διασποράς Doppler. Ένας δέκτης πρέπει να είναι σε θέση να προσαρμόζεται στις διακυμάνσεις αρκετά γρήγορα. Έτσι, ο χρόνος που χρειάζεται ένας δέκτης να προσαρμόσει έναν αλγόριθμό του (π.χ.: αυτόματου ελέγχου ισχύος ή προσαρμοζόμενης εξισορρόπησης) πρέπει να είναι μικρότερος από το αντίστροφο του πλάτους της διασποράς Doppler [Ste92].

Στη βιβλιογραφία συναντώνται διάφορες προσπάθειες για θεωρητική προσέγγιση του χαρακτηρισμού του ασύρματου καναλιού [Tur80][Ste92][Παυ91][Has93b][Has93a] που κυρίως βασίζονται σε πειραματική δουλειά με μετρήσεις σε πραγματικά πεδία εφαρμογών [Dev86][BMZ+93][BRB93].

2.2.1.2 Τεχνικές αντιμετώπισης

Συνοπτικά, ένας μηχανικός επικοινωνιών, όταν σχεδιάζει ένα ΑΤΔ καλείται:

α. να παρέχει τη δυνατότητα ελέγχου ισχύος
β. να μεριμνά για τον περιορισμό της κατανάλωσης των πομποδεκτών των κινητών σταθμών
γ. να αίρει τους περιορισμούς στο ρυθμό μετάδοσης, που εμφανίζονται λόγω των πολλαπλών διοδεύσεων του σήματος

Α. Κάλυψη ισχύος Το πρόβλημα με την κάλυψη ισχύος εμφανίζεται όταν υπάρχουν τμήματα του χώρου που θέλουμε να καλυφθούν απ' το ΑΤΔ, αλλά η διείσδυση του σήματος εκεί είναι ασθενής. Αν τότε αυξήσουμε την ισχύ εκπομπής, δημιουργούμε παρεμβολές σε άλλα δίκτυα που λειτουργούν στον ίδιο χώρο ή σε άλλες κυψέλες του ίδιο ΑΤΔ. Επίσης, η ισχύς θέλουμε να βρίσκεται όσο πιο χαμηλά γίνεται, για λόγους κατανάλωσης, ιδίως στα φορτητά τερματικά. Έτσι, οι λύσεις που συναντώνται στη βιβλιογραφία προτείνουν, είτε τον κατακερματισμό της περιοχής κάλυψης σε μικρο-κυψέλες, είτε την εφαρμογή μιας προσαρμοζόμενης μεθόδου ελέγχου ισχύος.

Επειδή, όπου υπάρχει οπτική επαφή, η κάλυψη είναι πλήρης, μπορούμε να ορίσουμε κάθε μικρο-κυψέλη να είναι πάντα ένας ενιαίος χώρος (μια αίθουσα, ένα γραφείο). Επίσης, στις ψηλές συχνοτήτες (αρκετών GHz) το ραδιοκύμα έχει μικρότερη διεισδυτικότητα και βοηθά, γιαυτό, να ορίζουμε πιο εύκολα τα όρια των μικρο-κυψελών.

Με τον έλεγχο ισχύος, τα τερματικά καθορίζουν την ισχύ εκπομπής τους στο ελάχιστο δυνατό επίπεδο, έτσι ώστε να πετυχαίνεται η πλήρης κάλυψη. Μια τέτοια αντιμετώπιση προϋποθέτει την

ύπαρξη μιας καλά ορισμένης μεθόδου για (κεντρικό ή κατανεμημένο) έλεγχο, που υλοποιείται σε ανώτερο επίπεδο πρωτοκόλλων.

Β. Κατανάλωση Η μετακίνηση της αγόρας τα τελεύταια χρόνια στην κατεύθυνση των ασύρματων-προσωπικών υπηρεσιών, πυροδοτεί αρχιτεκτονικές καινοτομίες και σπρώχνει τη σχέδιαση των κυκλωμάτων σε υψηλότερα επίπεδα ολοκλήρωσης, με ταυτόχρονη ελάττωση της κατανάλωσης.

Σαν δείγμα των επιτευγμάτων αυτών, αναφέρουμε τον διαποδιαμορφωτη (modem) της Plessey. Πρόκειται για μια συσκεύη που αποτελείται απο 3 ολοκληρωμένα κυκλώματα (διπολικος δέκτης, συνθέτης συχνότητας σε CMOS και τελικός ενισχυτής εξόδου σε GaAs), που τοποθετούνται σε μια κάρτα PCMCIA διαστάσεων 5x7cm. Ο πομποδέκτης μεταδίδει 700Kbps δεδομένων σ' ένα φάσμα 80MHz. Για την εκπομπή 100mW ισχύος καταναλώνει 1W.

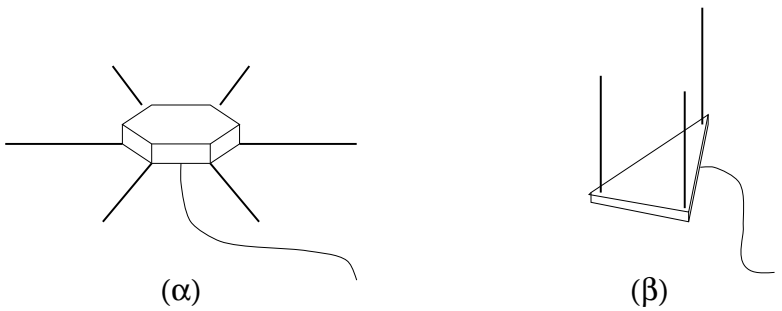
Στο χώρο των πομποδεκτών διευρυμένου φάσματος [3], υπάρχουν δυο κύριες κατηγορίες: οι πομποδέκτες άμεσης ακολουθίας (direct sequence) και φασματικού άλματος (frequency hopping). Στην πρώτη κατηγορία κάθε bit πληροφορίας αντιστοιχίζεται σε μια μακρυά ψευδο-τυχαία ακολουθία και, με πολλαπλάσιο ρυθμό, μεταδίδεται στο ασύρματο κανάλι. Στο φασματικό άλμα το διαμορφωμένο σήμα αλλάζει φέρουσα συχνότητα με ψευδο-τυχαίο τρόπο, μέσα στο ζητούμενο διευρυμενό φάσμα. Γίνεται, λοιπόν, καθαρό ότι, αν είναι διαθέσιμος ένας γρήγορος συνθέτης συχνοτήτων, ο πομποδέκτης φασματικού άλματος χρειάζεται λιγότερο ρεύμα από αυτό που χρειάζεται η επεξεργασία του υψίρυθμου σήματος άμεσης ακολουθίας.

Άλλο αξιοσημείωτο στοίχειο, για την κατασκευή κυκλωμάτων χαμηλής ισχύος, είναι το ότι στους ραδιο-ενισχυτές (και σ' άλλα κυκλώματα) ο συντονισμός επιτυγχάνεται με πηνία, τοποθετημένα έξω από το OK. Η λύση αυτή κοστίζει πολύ σε καταναλισκόμενη ισχύ, πάνω στα πηνία, και στις παρασιτικές χωρητικότητες που εμφανίζονται από την εκτός των OK δρομολόγηση του σήματος. Τελευταίες πρόοδοι, έφεραν την κατασκευή ελικοειδών πηνίων στις μεταλλικές γραμμές των OK. Ήδη κατασκευασμένα πηνία των 10nH χρησιμοποιούνται σε παθητικά φίλτρα, ενισχυτές και ταλαντωτές. Επιλεκτική αφαίρεση του υποστρώματος σιλικόνης μπορεί να φέρει τη μείωση της χωρητικότητας πηνίου.

Οι μετατροπείς ψηφιακού σε αναλογικό (digital to analog converters - DAC), με ανακατανομή φορτίου και αρχιτεκτονική αγωγού (pipelined), μπορούν να συνδυαστούν με άμεσα-ψηφιακούς συνθέτες συχνότητας (direct-digital frequency synthesizers - DDFS), για να δώσουν κατανάλωση αποκωδικοποιητή στην τάξη των λίγων δεκάδων mA.

Όλες αυτές οι τεχνικές δοκιμάζονται να ολοκληρωθούν σε ένα και μοναδικό CMOS OK. Στην εργασία του Adibi και των συνεργατών του [Adi95] σχεδιάζεται ένας πομποδέκτης διευρυμένου φάσματος, που προορίζεται να εκπέμπει 160Kpbs πληροφορίας σε 26MHz φάσματος (902-928MHz). Η τεχνολογία κατασκεύης είναι 1μm, στα 3V. Όταν λειτουργεί σαν δέκτης καταλανώνει 70mA, ενώ σαν πομπός 100mA (συμπεριλαμβάνεται στο OK και ο ενισχυτής εξόδου).

[3] Πρόκειται για διαδεδομένη τεχνική αντίστασης στις κακές συνέπειες των πολλαπλών διοδεύσεων. Θα μιλήσουμε αναλυτικά γι' αυτό στην αντίστοιχη παραγράφο, πιο κάτω.



Σχήμα 2.4: Διαφοροποίηση στην κεραία (antenna diversity)

Γ. Πολλαπλές διοδεύσεις Σε προηγούμενη παράγραφο, είδαμε πως η έκταση της διασποράς των καθυστερήσεων στις διοδεύσεις του σήματος, θέτει το πάνω όριο στο ρυθμό μετάδοσης. Όταν οι χώροι κάλυψης είναι μικρο-κυψέλες, οι διαστάσεις τους επιτρέπουν τη μετάδοση 1Mbps στο ασύρματο κανάλι, με χαμηλό ρυθμό σφαλμάτων. Για μεγαλύτερες ταχύτητες έχουν αναπτυχθεί ποικίλες μέθοδοι που αφορούν κυρίως: την κεραία λήψης του δέκτη, την προσαρμογή στο κανάλι και τη διεύρυνση του φάσματος.

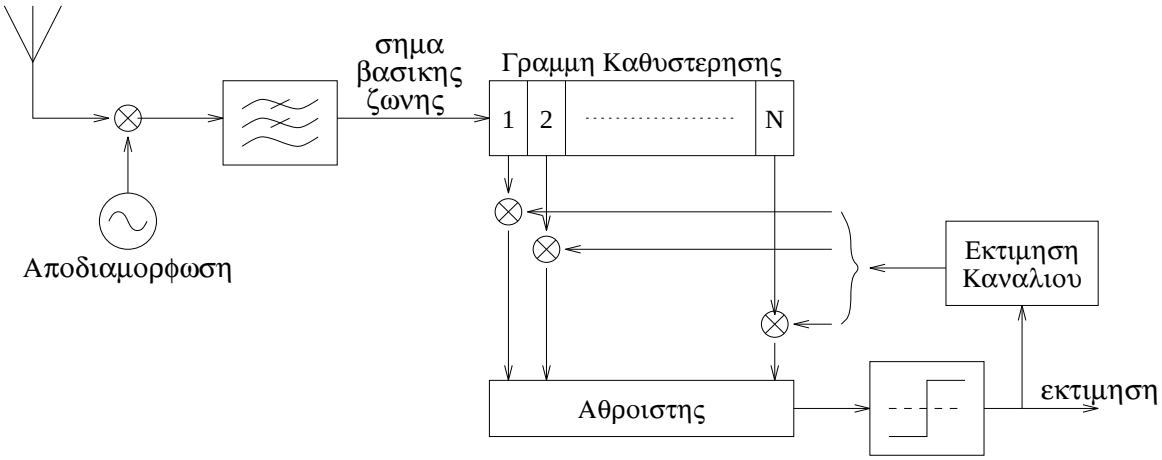
Στο σημείο που βρίσκεται τοποθετημένη η κεραία του ασύρματου σταθμού συμβάλλουν αντίγραφα του σήματος από διάφορες κατευθύνσεις και με διαφορετικές καθυστερήσεις. Επίσης, στον τρισδιάστατο χάρτη του χώρου, δημιουργούνται κοιλάδες (θετικής συμβολής) και λόφοι (αρνητικής συμβολής) ισχύος. Αυτές οι δύο παρατηρήσεις οδήγησαν στην ιδέα της διαφοροποίησης στην κεραία (antenna diversity).

Στις κατατμημένες κεραίες (sectored antennas) υπάρχουν περισσότερες από μία κατευθυντικές κεραίες που καλύπτουν μια περιφέρεια στο χωρό. Τα σήματα από τις κεραίες λαμβάνονται ξεχωριστά και επιλέγεται το καλύτερο - η πιο καλή διεύθυνση - για να υποστεί επεξεργασία στο δέκτη.

Στις πολλαπλες κεραιες (multiple antennas) υπάρχουν πολλά τμήματα κεραιών μοιρασμένα στο χώρο και η ιδέα είναι ότι αναμένεται να μην πέσουν όλα σε κοιλάδες ισχύος. Κάποια απο αυτές θα έχει την καλύτερη ποιότητα σήματος και θα επιλεγεί. Οι διαστάσεις και οι σχετικές τους αποστάσεις εξαρτόνται απο το μήκος κύματος και είναι τις τάξης των εκατοστών του μέτρου, για συχνότητες εκπομπής στην τάξη του 1-10GHz.

Η ποιότητα του λαμβανόμενου σήματος καθορίζεται από παραμέτρους, όπως: η ενέργεια που φτάνει στην κεραία, η αλλοίωση της κυματομορφής και ο μέσος ρυθμός σφαλμάτων.

Ένας προσαρμοζόμενος εξισορροπηστής (addaptive equalizer) είναι ένα φίλτρο στον δέκτη του οποίου η απόκριση συχνότητας (κατά προσέγγιση) προσαρμόζεται δυναμικά στο αντίστροφο της απόκρισης του καναλιού [Qur82] (βλέπε σχήμα 2.5). Αν και η προσαρμοζόμενη εξισορρόπηση έχει χρησιμοποιηθεί εκτεταμένα σε πληθώρα ενσύρματων εφαρμογών, κρίνεται μη-



Σχήμα 2.5: Χοντρικό διάγραμμα προσαρμοζόμενο εξισορροπηστή

αποτελεσματική για τα κανάλια πολλαπλών διοδεύσεων [Cas91]. Εκεί, λύση μπορούν να δώσουν οι εξιρορροπηστές με ανάδραση απόφασης (decision feedback equalizers) [ZP85]. Ένας τέτοιος εξιρορροπηστής είναι ένα μη-γραμμικό φίλτρο που χρησιμοποιεί πληροφορία από προηγούμενα σύμβολα για να αναιρέσει τη διασυμβολική επικάλυψη. Η βασική ιδέα είναι ότι, υποθέτοντας σωστές αποφάσεις στο παρελθόν και αφαιρώντας τιμές παλαιότερων συμβόλων, η διασυμβολική επικάλυψη μπορεί να ελαχιστοποιηθεί.

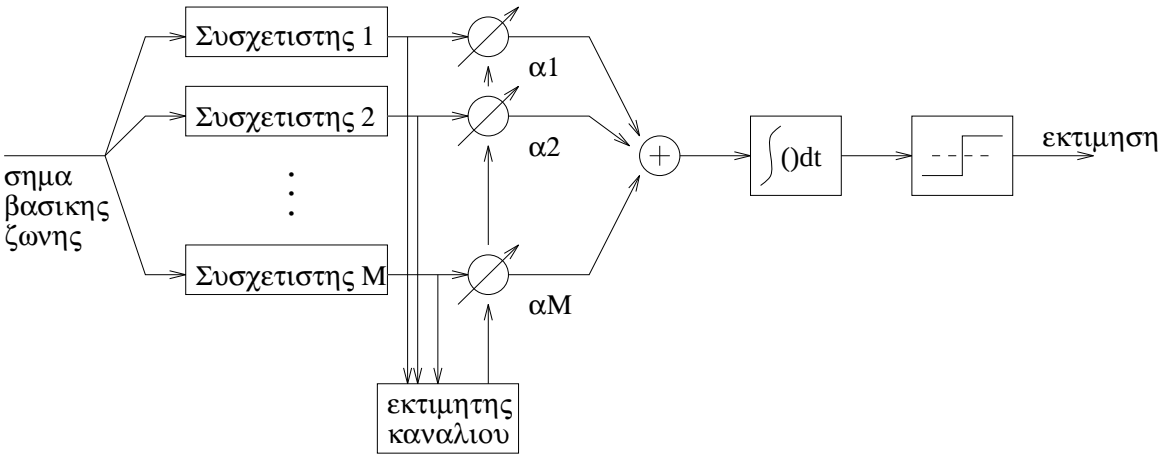
Το πρόβλημα με τους εξιρορροπηστές είναι ότι, συνήθως, χρειάζονται χρόνο προσαρμογής στο κανάλι με ακολουθίες εκμάθησης (training sequences), πράγμα που φέρνει δυσκολίες σε δίκτυα όπου η πληροφορία διακινείται σε πακέτα. Επίσης, υπάρχουν πρακτικές δυσκολίες όσο αφορά το μέγεθος, το κόστος και την κατανάλωση τέτοιων κυκλωμάτων, στις ψηλές ταχύτητες.

Το διευρυμένο φάσμα (spread spectrum), σαν τεχνική αντιμετώπισης των πολλαπλών διοδεύσεων, είναι γνωστό απο παλιά [PG58][Tur80]. Τελευταία, τεχνικές διεύρυνσης του φάσματος βρίσκουν ευρεία εφαρμογή στα ασύρματα δίκτυα.

Αν για τη μετάδοση πληροφορίας απαιτείται ένα συγκεκριμένο εύρος φάσματος, το επικοινωνιακό κανάλι καταλαμβάνει πολλαπλάσιο εύρος (10-100 φορές μεγαλύτερο). Κάθε τεχνική φασματικής διεύρυνσης βασίζεται σ' αυτή την αρχή, επιδιώκοντας να μειώνει την κακή επίδραση των πολλαπλών διοδεύσεων με στατιστικό τρόπο. Επειδή στο ίδιο διευρυμένο φάσμα μπορούν να λειτουργούν ανεπηρέαστα κι άλλα κανάλια, η χωρητικότητα ανά Hz φάσματος δεν μειώνεται τόσο, όσο αυξάνεται το εύρος του φάσματος.

Πιο συγκεκριμένα, για να πετύχει κανείς διεύρυνση φάσματος χρησιμοποιούνται δύο, κύριες, μέθοδοι: η άμεση ακολουθία (direct sequence) και το φασματικό άλμα(frequency hopping).

Στην πρώτη μέθοδο ο ρυθμός μετάδοσης πολλαπλασιάζεται καθώς κάθε αποστελλόμενο σύμβολο πληροφορίας εκπέμπεται πολλαπλασιασμένο με μια γνωστή-στο-δέκτη, αλλά ψευδο-



Σχήμα 2.6: Χοντρικο διάγραμμα δέκτη RAKE

τυχαία, ακολουθία συμβόλων. Ο ρυθμός της ακολουθίας R_{chip} είναι πολλαπλάσιος του ρυθμού δεδομένων και η διάρκεια κάθε συμβόλου $T_{chip} = 1/R_{chip}$ επιλέγεται να είναι κατά πολύ μικρότερη από την εκτιμούμενη τυπική απόκλιση της καθυστέρησης πολλαπλών διοδευσεων.

Ο δέκτης (συνήθως τύπου RAKE, σαν αυτόν στο σχήμα 2.6) χρησιμοποιεί τις ιδιότητες συσχέτισης (corellation properties) [4] του σήματος του διευρυμένου φάσματος για να επιλύσει τις πολλαπλές διόδευσεις. Η αποτελεσματικότητα του βρίσκεται στο ότι κάθε σύμβολο της ψευδο-τυχαίας ακολουθίας διαρκεί πολύ λιγότερο από την αναμενόμενη χρονική διαφορά διοδεύσεων. Κάθε παλμός ισχύος, που φτάνει στο δέκτη από διαφορετικό μονοπάτι, ανήκει σε διαφορετικό σύμβολο. Κάθε διόδευση είναι συγχρονισμένη με διαφορετικό συσχέτιστη. Ανάλογα με τη σηματοθορυβική σχέση στην έξοδο κάθε συσχέτιστη, καθορίζεται ο συντελεστής πολλαπλασιασμού α_i. Ισχυρές διόδευσεις συμμετέχουν στον γραμμικό συνδυασμό, ενώ αδύνατες απορρίπτονται.

Με το φασματικό άλμα, ο πομπός αλλάζει περιοδικά και με τυχαίο τρόπο[5] τη συχνότητα του φέροντος, με το οποίο διαμορφώνει το σήμα. Τα άλματα (hops) που κάνει στις συχνότητες γίνονται με βάση μια γνωστή (στο δέκτη) ψευδο-τυχαία ακολουθία. Ο δέκτης, με το δικό του σύνθετη συχνοτήτων, ακολουθεί τα ίδια άλματα στις συχνότητες, ξεχωρίζει το αρχικό φάσμα του σήματος και το αποκωδικοποιεί. Με τη μέθοδο αυτή, προσπαθούμε να μοιράζουμε, με στατιστικό τρόπο, τις ατέλειες του καναλιού. Συχνά, οι πολλαπλές διόδευσεις επιδρούν επιλεκτικά στο φάσμα, το οποίο εμφανίζει χάσματα ισχύος, με απρόβλεπτο τρόπο. Με το φασματικό άλμα, αποφεύγουμε να

[4] Είναι σαν να πρέπει να μιλήσουν κάποιοι σ' ένα θορυβώδες περιβάλλον και συμφωνούν να συμβολίζουν κάθε ένα απ' τα 24 γράμματα της αλφαβήτου με μια λέξη, από ένα σύνολο 24. Οι λέξεις πρέπει να είναι καλά επιλεγμένες, να μην υπάρχει κίνδυνος σύγχισης των λέξεων μεταξύ τους και του κώδικα αυτού με τους κώδικες που πιθανόν να χρησιμοποιούν οι άλλοι. Δηλαδή, απαιτούνται καλές συσχετιστικές ιδιότητες.

[5] Αν περίοδος αλλαγής είναι μεγαλύτερη από το ρυθμό συμβόλων, λέμε ότι πρόκειται για αργά άλματα (slow hopping). Αν όχι, κάθε σύμβολο απλώνεται σε μεγαλύτερο φάσμα, έτσι, έχουμε ισχυρότερη αντίσταση στις παρεμβολές που τυχόν γίνονται σε μέρος μόνο του φάσματος. Στην περίπτωση των ΑΤΔ, οι παρεμβολές έχουν, συνήθως, τη μορφή θορύβου πάνω σ' όλο το διευρυμένο φάσμα, οπότε επιλέγονται τα αργά άλματα, που όπως είδαμε, είναι και πιο φθηνή σε υλικό.

βρίσκεται συνεχώς η μετάδοση μας σ' ένα τέτοιο χάσμα. Τα σφάλματα που εμφανίζονται είναι μοιρασμένα στο χρόνο (και στα αλλά κανάλια που λειτουργούν στο ίδιο φάσμα) και μπορούν να εξαλειφθούν π.χ. με τεχνικές ελέγχου σφαλμάτων.

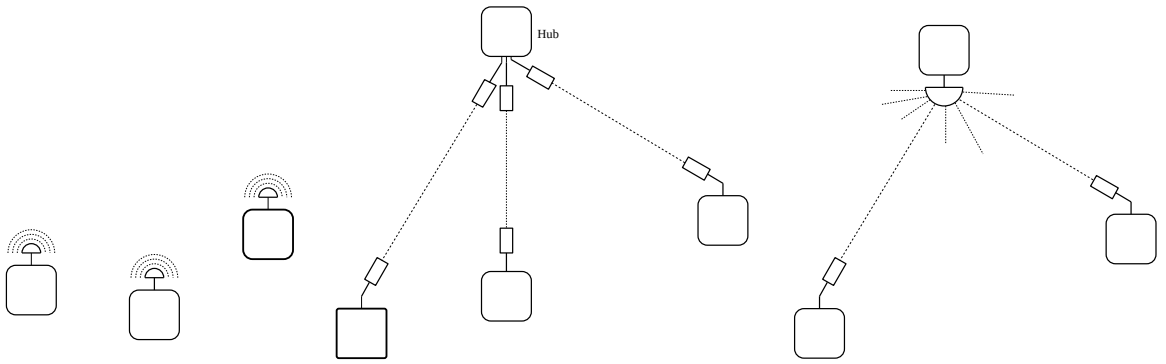
Σε σχέση με άλλες τεχνικές που επιτρέπουν αύξηση του ρυθμού μετάδοσης, το διευρυμένο φάσμα έχει καλύτερες ιδιότητες, όσο αφορά την αντίσταση στο θόρυβο και τις παρεμβολές. Οι πομποδέκτες διευρυμένου φάσματος λειτουργούν, με χαμηλή ισχύ, μοιράζοντας την σ' ολόκληρο το φάσμα και μάλιστα με ψευδο-τυχαίο τρόπο. Έτσι, η εκπομπή τους έχει χαρακτηριστικά ομοιόμορφα κατανεμημένου θορύβου, για όλους τους άλλους χρήστες του καναλιού. Μ' αυτό τον τρόπο επιτρέπεται η συνύπαρξη πολλών διαφορετικών δικτύων στην ίδια μπάντα.

Για να υπάρχουν, όμως, αυτές οι ιδιότητες πρέπει ο λόγος του πλάτους του αρχικού φάσματος προς του διευρυμένου να είναι μεγάλος. Η Αμερικανική Επιτροπή Τηλεπικοινωνιών (Federal Communications Commetee - FCC) έχει θεσπίσει κανονισμούς, από το 1985, που επιτρέπουν τη λειτουργία συστημάτων διευρυμένου φάσματος, χωρίς ειδική άδεια στις μπάντες ISM (Industrial-Scientific-Medicine: ειδικά τμήματα του φάσματος για βιομηχανικές, επιστημονικές και ιατρικές εφαρμογές), με την προϋπόθεση ο λόγος διεύρυνσης να είναι τουλάχιστον δέκα.

Η υποεπιτροπή 802.11 του οργανισμού IEEE ασχολείται, τα τελευταία χρόνια, με τον ορισμό ενός προτύπου για ΑΤΔ. Οι εναλλακτικές λύσεις που, προς το παρόν συζητούνται[6], για το φυσικό επίπεδο αφορούν τη χρήση εύρος φάσματος των δυο πιο πάνω μεθόδων, και οπτική επικοινωνία. Η ύπαρξη ενός προτύπου θα κρατήσει το ενδιαφέρον των κατασκευαστών για διευρυμένο φάσμα. Η χρήση του, όμως, δεν είναι απαραίτητα η καλύτερη λύση, ιδίως σ' ένα περιβάλλον χωρίς έλεγχο ισχύος, κι αυτό, λόγο του μεγάλου λόγου διεύρυνσης που χρειάζεται. Οι χρήστες του φάσματος που συνυπάρχουν πρέπει να συνεργάζονται (κάτω από ένα κοινό πρότυπο) για να ελαχιστοποιούνται οι παρεμβολές.

Τέλος, αξίζει να αναφέρουμε μια απλή-σαν-ιδέα λύση που χρησιμοποιείται για τη βελτίωση του ρυθμού μετάδοσης. Σ' ένα ΑΤΔ το φαινόμενο των πολλαπλών διοδεύσεων έχει διακυμάνσεις. Υπάρχουν χώροι που οι πομποδέκτες τυχαίνει να λαμβάνουν μη-αντιμαχόμενες ανακλάσεις του σήματος και χώροι που η μετάδοση στο ασύρματο μέσο γίνεται τόσο δύσκολα, που ο ρυθμός σφαλμάτων κάνει ανεπίτρεπτη την υψίρυθμη μετάδοση. Αυτή τη διάκριση των καταστάσεων εκμεταλλεύονται οι πομποδέκτες πολλών ρυθμών. Αν στη συγκεκριμένη κυψέλη οι πολλαπλές διοδεύσεις προκαλούν λίγα σφάλματα, οι πομποδέκτες ανεβάζουν το ρυθμό τους. Η μέθοδος αυτή μπορεί να επιτύχει βελτίωση του ρυθμού κατά μία τάξη μεγέθους [AW87]. Χρειάζεται όμως τρόπος για έλεγχο της ποιότητας του σήματος και πρωτόκολλο για τον από κοινού έλεγχο του ρυθμού.

[6] Μόλις την άνοιξη του 1996 δημοσιεύτηκε ένα πρώτο (draft) κείμενο για σχόλια και παρατηρήσεις. Μέρη από τις διαφάνειες της παρουσίασης του έχουμε στα χέρια μας, τα οποία και καταχωρούμε στη βιβλιογραφία με τον κωδικό [HEB+ 96]



(a) Diffused Infra-Red (b) Directed Infra-Red (c) Quasi-Directed Infra-Red

Σχήμα 2.7: Τύποι οπτικών δικτύων

2.2.1.3 Οπτικά δίκτυα

Σ' ένα ασύρματο οπτικό δίκτυο η μετάδοση της πληροφορίας γίνεται με εκπομπή και λήψη φωτός, στην περιοχή συχνοτήτων του υπέρυθρου (100GHz-1THz). Οι συσκευές εκπομπής και λήψης (LEDs και φωτο-ευαίσθητες δίοδοι) είναι φθηνές, σε σχέση με τον εξοπλισμό στις ράδιο-συχνότητες. Δεν δημιουργούν παρεμβολές σε υπάρχοντα ράδιο-συστήματα και η εμβέλεια τους ορίζεται επακριβώς (δεν διεισδύουν σε τοίχους και κλειστά παράθυρα). Παρέχουν, έτσι, αντίσταση στις υποκλοπές και δυνατότητα ταυτόχρονης λειτουργίας οπτικών συστημάτων στην ίδια γειτονιά.

Οι τύποι σύνδεσης των σταθμών σ' ένα οπτικό ΑΤΔ (φαίνονται στο σχήμα 2.7) είναι οι παρακάτω:

α. Στη σύνδεση με διαχεόμενες ακτίνες (diffused infra-red) κάθε σταθμός εκπέμπει προς όλες τις κατευθύνσεις (μεγάλη ισχύς) και ο δέκτης προσπαθεί να λάβει, είτε το σήμα κατευθείαν, είτε τις ανακλάσεις του (σοβαρό πρόβλημα πολλαπλών διοδεύσεων).

β. Οι συνδέσεις γίνονται σημείο-προς-σημείο με κατευθυνόμενες ακτίνες (directed beam infra-red), οπότε χρειάζεται καλός προσανατολισμός των κεραιών. Δεν υπάρχει το πρόβλημα των ανακλάσεων, αλλά γίνονται συχνά διακοπές της σύνδεσης από περεμβαλλόμενα αντικείμενα.

γ. Στο σύστημα με τις σχεδόν κατευθυνόμενες ακτίνες (quasi-directed infra-red), οι σταθμοί επικοινωνούν πάντα μέσω ενός, ενεργού ή παθητικού, κατόπτρου, που βρίσκεται σε κοινή θέα. Κατευθυνόμενες ακτίνες φτάνουν στο κάτοπτρο (πολλαπλός καθρέπτης ή αναμεταδότης) και επαναλαμβάνονται ομοιόμορφα στο χώρο, έτσι ώστε ένας σταθμός να λαμβάνει ενεξάρτητα από το που βρίσκεται. Αυτός είναι ένας καλός συμβιβασμός των πιο πάνω τύπων, ως προς την απαιτούμενη ισχύ, από τη μια, και τη δυνατότητα καλής κάλυψης, από την άλλη.

Τα κύρια προβλήματα που έχει να λύσει ο σχεδιαστής ενός οπτικού ΑΤΔ είναι: οι παρεμβολές από το φως περιβάλλοντος, οι πολλαπλές διοδεύσεις του σήματος και τα χαρακτηριστικά

μετάδοσης των οπτικών συσκευών.

Οι χρόνοι ανόδου και καθόδου της ισχύος των φθηνών LEDs περιορίζουν το ρυθμό μετάδοσης στο, περίπου, 1Mbps.

Το ημερήσιο φως και το φως από τους λαμπτήρες μπορεί να υπερφορτώσει τις φωτο-ευαίσθητες συσκευές λήψης. Οι λαμπτήρες φθορισμού - ιδιαίτερα διαδεδομένοι σε περιβάλλοντα γραφείου - τη στιγμή που ανάβουν γεμίζουν το υπέρυθρο φάσμα με παρεμβολές σ' ένα πλάτος της τάξης των δεκάδων KHz. Γιαυτό, το σήμα βασικής ζώνης διαμορφώνεται πρώτα σε συχνότητα αρκετών εκατοντάδων KHz και μετά εκπέμπεται σαν υπέρυθρη ακτινοβολία. Με τον τρόπο αυτό, αποφεύγεται να συμπέσει το σήμα με την παρεμβολή του λαμπτήρα.

Οι διάφορες ανακλάσεις των ακτινών προκαλούν διασυμβολική επικάλυψη, όπως ακριβώς και στις ράδιο-συχνότητες. Η μείωση των διαστάσεων του χώρου εκπομπής είναι, κι εδώ, ένας τρόπος αντίστασης στο φαινόμενο. Αποτελέσματα από προσομοιώσεις διαχεόμενων ακτινών, για μέχρι πέντε ανακλάσεις, δείχνουν ότι τα 60Mbps-m είναι ένα ρεαλιστικό άνω όριο στο ρυθμό μετάδοσης. Σ' ένα δωμάτιο μήκους 10m μπορούν να μεταδοθούν, ασφαλώς, 6Mbps δεδομένων.

Στην πιο διαδεδομένη τεχνική διαμόρφωσης η ένταση του φωτός είναι ανάλογη με το πλάτος του σήματος. Η τεχνική αυτή, συνδυασμένη με εξισορρόπηση ανάδρασης απόφασης, επιτυγχάνουν [B$^+$91] ρυθμούς στην τάξη των 100Mbps.

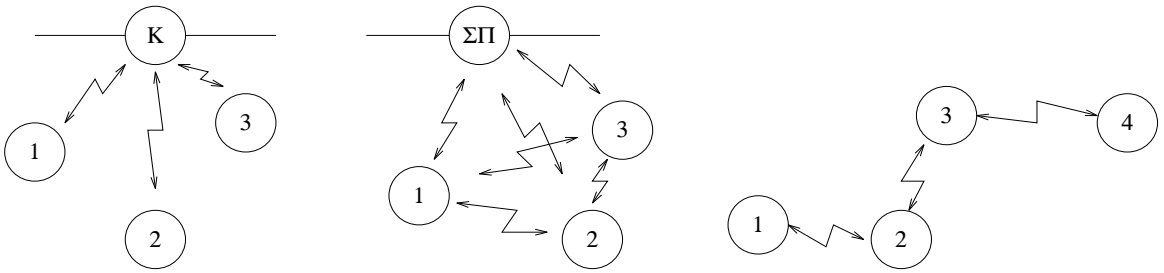
2.2.2 Ανώτερα επίπεδα OSI

Στις προηγούμενες παραγράφους, επικεντρωθήκαμε στον τρόπο μετάδοσης της πληροφορίας, στο ασύρματο κανάλι. Στο μέρος αυτό του κεφαλαίου θα αναλύσουμε θέματα που έχουν να κάνουν με τον τρόπο χρήσης του καναλιού αυτού. Οι τοπολογίες δικτύων και οι μέθοδοι για την πρόσβαση πολλών χρηστών στο επικοινωνιακό μέσο, αν και παρουσιάζουν ομοιότητες με αυτές των ενσύρματων δικτύων, έχουν σημαντικές διαφορές. Οι διαφορές αυτές προέρχονται από το γεγονός ότι το ασύρματο κανάλι είναι, κατά βάση, ένα μέσο εμπομπής (broadcast).

Άμεση συνέπεια αυτού είναι το ότι μηνύματα που στέλνονται από ένα χρήστη μπορούν να ληφθούν από έναν ακαθόριστο (ίσως άγνωστο) αριθμό άλλων χρηστών, ενώ δεν υπάρχουν πάντα εγγυήσεις ότι τα μηνύματα λαμβάνονται από όλους, για τους οποίους προορίζονται. Κατά την εκπομπή ενός μηνύματος ο πομπός καταλαμβάνει μέρος (μικρό ή μεγάλο) του διαθέσιμου φάσματος, απαγορεύοντας άλλες εκπομπές. Χρειάζεται, λοιπόν, ένας δίκαιος και αποδοτικός τρόπος για την χρήση του μέσου. Επίσης, η ισχύς του εκπεμπόμενου σήματος πρέπει να ελέγχεται, έτσι ώστε, να είναι αρκετή για να πετυχαίνεται η ζητούμενη κάλυψη αλλά, να μην δημιουργεί υπερφόρτωση ή παρεμβολές σε άλλους χρήστες του φάσματος.

2.2.2.1 Τοπολογίες

Οι βασικοί τρόποι τοποθέτησης και σύνδεσης των τερματικών σταθμών σ' ένα ΑΤΔ ορίζουν [PL94] τέσσερεις τοπολογίες: συγκεντρωτική (centralized), κατανεμημένη (distributed), με μεσάζοντες (multi-hop) και κυψελοειδής (cellular).



Σχήμα 2.8: βασικές τοπολογίες ΑΤΔ

α. Συγκεντρωτική

Πέρνει το όνομα της από τον συγκεντρωτικό ρόλο που παίζει ένας ειδικός-κεντρικός σταθμός Κ (κατανεμητής - hub). Κάθε επικοινωνία μεταξύ δύο τερματικών περνά υποχρεωτικά μέσα από τον Κ, ο οποίος εκτός από τον έλεγχο της πρόσβασης στο μέσο, πρέπει, συνήθως, να παρέχει και τη δυνατότητα εξόδου από το τοπικό δίκτυο (σύνδεση με ραχοκοκκαλιά - backbone). Η τοπολογία αυτή βοηθά στο να γίνεται εύκολα η κάλυψη όλων των σταθμών (γιατί ο Κ βρίσκεται σε κοινή θέα) και κάνει οικονομία στην ισχύ εκπομπής. Από την άλλη μεριά, στα συγκεντρωτικά συστήματα υπάρχει πάντα το πρόβλημα της βλάβης του κέντρου. Αν ο Κ σταματήσει να δουλεύει, όλο το ασύρματο δίκτυο καταρρέει. Επίσης, επειδή όλη η κυκλοφορία περνά από τον Κ, η καθυστέρηση γίνεται, στην καλύτερη περίπτωση, διπλάσια.

β. Κατανεμημένη

Σε μια κατανεμημένη τοπολογία υπάρχει πλήρης συνεκτικότητα. Δεν χρειάζεται κεντρικός κατανεμητής γιατί οι σταθμοί επικοινωνούν άμεσα μεταξύ τους. Σε αποτυχία κάποιου το δίκτυο συνεχίζει να δουλεύει. Ρόλο μεσάζοντα (bridge/gateway), για την έξοδο από το ΑΤΔ, παίζει ένας ειδικά ορισμένος σταθμός - το σημείο πρόσβασης (ΣΠ/access point).

Η τοπολογία αυτή δεν έχει τα μειονεκτήματα της συγκεντρωτικής:
Επειδή δεν χρειάζεται λειτουργίες δρομολόγησης, ο εξοπλισμός των τερματικών είναι απλός. Δεν υπάρχει μοναδικό σημείο εξάρτησης όλου του δικτύου και οι καθυστερήσεις των μηνυμάτων είναι οι ελάχιστες δυνατές. Παρ' όλα αυτά, σοβαρό είναι το λεγόμενο πρόβλημα του κοντά-μακριά (near-far problem), όπου ένας σταθμός που εκπέμπει μεγάλη ισχύ, για να ακουστεί από απομακρυσμένους σταθμούς, παρενοχλεί τους κοντινούς του (μέρος της ισχύος ξεφεύγει σε γειτονικά κανάλια, δημιουργοντας παραμβολές).

γ. Με μεσάζοντες

Όταν οι σταθμοί δεν είναι γεωγραφικά συγκεντρωμένοι, οι μόνη λύση είναι η τοπολογία με μεσάζοντες (multi-hop). Η μεταφορά των μηνυμάτων γίνεται εμεσα, με ενδιάμεσους σταθμούς προώθησης, οι οποίοι πρέπει να εκτελούν τη δρομολόγηση τους, άρα να έχουν ειδικό εξοπλισμό. Επίσης, επειδή ένα μήνυμα μπορεί να κάνει πολλά πηδήματα (hops) μέχρι τον προορισμό του, οι μέση καθυστέρηση είναι συγκριτικά μεγάλη. Οι δομές αυτές είναι πολύ πιθανό μελλοντικά να

βρουν ευρύτατη εφαρμογή, σε καταστάσεις που η υποδομή δικτύου (network infrastucture) είναι ασύρματη, διεσπαρμενη και πρέπει να αλλάζει δυναμικά.

δ. Κυψελοειδής

Ουσιαστικά δεν πρόκειται για εντελώς διαφορετικό τύπο, αλλά για μια σύνθετη δομή δικτύου, που οι δομικές μονάδες είναι συγκεντρωτικής ή/και κατανεμημένης τοπολογίας. Σ' ένα κυψελοειδές σύστημα, μια μεγάλη περιοχή (τα κτήρια μιας επιχείρησης, ενός πανεπιστημίου, ενός νοσοκομείου) διαιρείται σε μικρότερες περιοχές - τις κυψέλες - που διασυνδέονται μέσω ακίνητων σταθμών, των σημείων πρόσβασης. Η διασύνδεση γίνεται πάνω σε ενσύρματο δίκτυο, αν και ασύρματες υλοποιήσεις δεν αποκλείονται.

Σ' ένα ΑΤΔ, το μέγεθος των κυψελών, είδαμε πως, συμφέρει να είναι μικρό. Στις μικρό-κυψέλες η κάλυψη είναι καλύτερη (συνήθως υπάρχει οπτική επαφή), επιτυγχάνονται ψηλότεροι ρυθμοί (μικραίνει η διασπορά των πολλαπλών διοδεύσεων) και τα όρια του δικτύου μπορούν να οριστούν σαφέστερα στη γεωμετρία των χώρων κάλυψης.

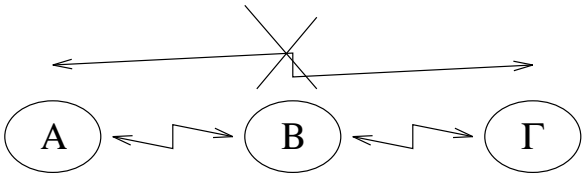
2.2.2.2 Μέθοδοι πολλαπλής προσπέλασης

Στο ΑΤΔ η επικοινωνία γίνεται με μετάδοση μηνυμάτων πάνω σε ένα ή περισσότερα κανάλια, μοιρασμένα ματαξυ ασυρμάτων τερματικών, σημείων πρόσβασης και κατανεμητών. Ο προορισμός μιας μεθόδου πολλαπλής προσπέλασης (multipla access method) είναι να επιτρέπει σε πολλούς σταθμούς να προσπελαύνουν το κανάλι με τις ελάχιστες παρεμβολές και τη μέγιστη απόδοση. Οι μέθοδοι που χρησιμοποιούνται στα ΑΤΔ προέρχονται ή έχουν χρησιμοποιηθεί σε ενσύρματα δίκτυα. Λόγω της ειδικής φύσης της ασύρματης μετάδοσης, προκύπτουν κάποιες διαφοροποιήσεις.

Όταν ένας πομπός στέλνει κάποιο μήνυμα στο ασύρματο μέσο, ο δέκτης του ιδίου σταθμού είναι συνήθως ανενεργός, εκτός κι αν εκπομπή και λήψη γίνονται σε διαφορετικά κανάλια. Συνεπώς, αν πρόκειται για μονοκάναλη επικοινωνία, η λειτουργία της ανίχνευσης συγκρούσεων (collision detection) δεν είναι δυνατή.

Η διαφορά στα επίπεδα ισχύος σε δύο συγκρουόμενα πακέτα είναι, κάποιες φορές, τόσο μεγάλη που το ένα από τα δύο επιζεί στον δεκτή και λαμβάνεται κανονικά. Με δεδομένο, λοιπόν, ότι όλες οι συγκρούσεις στο ασύρματο κανάλι δεν καταλήγουν υποχρεωτικά σε αποτυχίες αποστολής, η συνολική απόδοση αυξάνεται, σε σχέση με τα ενσύρματα δίκτυα (capture effect, βλέπε [Rap96] 8.6.4) . Στη μελέτη των Zhang και Pahlavan [ZP90] δείχνεται ότι το φαινόμενο αυτό βοηθά την απόδοση στο ALOHA και το CSMA (Carrier Sense Multiple Access).

Στην περιοχή κάλυψης του ΑΤΔ θέλουμε κάθε σταθμός να έχει όλους τους άλλους στην εμβέλεια του. Υπάρχουν περιπτώσεις που αυτό δεν συμβαίνει, λόγω εμποδίων που παρεμβάλλονται και εμποδίζουν τη διείσδυση των ραδιοφωνικών ή οπτικών ακτινών. Μία τέτοια κατάσταση φαίνεται στο σχήμα 2.9, όπου ο σταθμός Γ ξεκινά εκπομπή προς τόν Β, ενώ ο Α στέλνει στον Β. Η επίδραση που έχει η μερική κάλυψη στην απόδοση μιας μεθόδου πολλαπλής προσπέλασης έχει μελετηθεί από παλιά. Το πρόβλημα του κρυμμένου τερματικού (hidden-terminal) μπορεί να



Σχήμα 2.9: Το πρόβλημα του κρυμμένου τερματικού (hidden terminal)

αντιμετωπισθεί θυσιάζοντας, είτε διαθέσιμο φάσμα (busy-tone solution [TK75]), είτε ποσοστό σε ανταλλαγή μηνυμάτων (MACAW protocol: RTS-CTS-DS-DATA-ACK [BDSZ94]).

Οι διαφορές μέθοδοι πολλαπλής προσπέλασης κατατάσονται σε δύο μεγάλες κατηγορίες: (α) τυχαίας προσπέλασης, όπου κάθε κανάλι μπορεί να αλλάζει χρήστη, σύμφωνα με κάποια μέθοδο και (β) σταθερής προσπέλασης, που τα κανάλια είναι από την αρχή εκχωρημένα σε σταθερούς χρήστες.

Στη δεύτερη κατηγορία ανήκουν οι μέθοδοι με πολύπλεξη, είτε στο χρόνο (TDMA [FAG95]), είτε στη συχνότητα (FDMA [War91]), είτε στον κώδικα διευρυμένου φάσματος (CDMA [KMM95]). Οι μέθοδοι αυτές είναι ασύμφορες για τα τοπικά δίκτυα, γιατί προϋποθέτουν σταθερούς χρήστες με σταθερές ανάγκες για εξυπηρέτηση. Σ' ένα τοπικό δίκτυο ο αριθμός των, ενεργών κάθε στιγμή, χρηστών έχει πραγματικά μεγάλες διακυμάνσεις και η κυκλοφορία ακολουθεί ρυθμούς καταιγισμού.

Περισσότερο προσαρμοσμένες στις ανάγκες αυτές είναι οι μέθοδοι τυχαίας προσπέλασης. Κύριοι αντιπρόσωποι τους είναι: το [7] ALOHA, το CSMA, η ανταλλαγή κουπονιού (token passing) και η ψηφοφορία (polling).

Στο ALOHA οι χρήστες μεταδίδουν πακέτα, όποτε έχουν δεδομένα να στείλουν και περιμένουν επιβεβαίωση (ACK) [Tob80a].

Το CSMA (carrier sense multiple acces) μπορεί να θεωρηθεί σαν μια εξελιγμένη μορφή του ALOHA. Με την δυνατότητα για ανίχνευση φέροντος (carrier sense) ο σταθμός που ζητά πρόσβαση στο (μοναδικό) κανάλι, αποφεύγει τις περισσότερες συγκρούσεις με άλλους. Σε κάποιες περιπτώσεις (διαφορετικά κανάλια εκπομπής και λήψης) είναι δυνατή και η ανίχνευση των συγκρούσεων (collision detection - CD), όποτε πρόκειται για την τόσο διαδεδομένη μέθοδο CSMA/CD, του Ethernet [IEE85].

Στα πρωτόκολλα με ανταλλαγή κουπονιού (token passing), ανεξάρτητα από την τοπολογία (διαύλου-bus ή δακτυλίου-ring [8]), δικαίωμα αποστολής έχει μόνο αυτός που λαμβάνει το κουπόνι. Αφού στείλει το μήνυμα του, παραχωρεί το κουπόνι στον επόμενο στη σειρά [Sta93].

Τέλος, οι μέθοδοι με ψηφοφορία (polling) είναι μέθοδοι όπου ένας κεντρικός σταθμός έχει τόν γενικό έλεγχο και με κάποιο τρόπο (αιτιοκρατικό ή τυχαίο) επιτρέπει την πρόσβαση σε κάποιον

[7] Χρησιμοποιούμε ουδέτερο γένος γιατί οι όροι <<μέθοδος προσπέλασης>> και <<πρωτόκολλο επικοινωνίας>>, αν και όχι ταυτόσημοι, συνήθως μπορούν να χρησιμοποιούνται εναλλακτικά.

[8] Η τοπολογία διαύλου είναι κατανεμημένου τύπου, ενώ η διακυλίου ανήκει στις τοπολογίες με μεσάζοντα. Η σύνδεση δύο σταθμών στο δακτύλιο εξαρτάται από τους ενδιάμεσους σταθμούς.

από τους σταθμούς που ζητούν εξυπηρέτηση. Τέτοιες μέθοδοι, αν και προσφέρουν σταθερότητα και αξιοπιστία στο σύστημα, απαιτούν μεγάλη ανταλλαγή μηνυμάτων, πράγμα που γενικά μειώνει την απόδοση [Che94].

Οι ανάγκες για συνύπαρξη φωνής και δεδομένων στο δίκτυο, για περαιτέρω βελτίωση της απόδοσης και για μεγαλύτερη σταθερότητα σε καταστάσεις υπερφόρτωσης, οδήγησαν σε υβριδικές λύσεις. Το PCSMA προσπαθεί να συντονίσει ισόχρονη και ασύγχρονη κυκλοφορία σε ένα δίκτυο CSMA/CD [YPF92]. Αν και σχεδιασμένο πάνω σε ενσύρματη βάση, μπορεί να προσαρμοστεί στα δεδομένα του ασυρμάτου μέσου. Στην κατηγορία αυτή ανήκουν και τα πρωτόκολλα R-ALOHA (reservation ALOHA), R-TDMA (reservation TDMA) και η πρόσφατη πρόταση 802.11 του IEEE για τα ΑΤΔ. Όλα προϋποθέτουν ότι ο χρόνος διαιρείται σε μεγάλες περιόδους (super-frames), όπου μέρος τους παραχωρείται σε υπηρεσίες φωνής (ισόχρονες) και το υπόλοιπο σε δεδομένα. Η διαιτησία του συναγωνισμού στο πρώτο μέρος γίνεται με αίτηση κράτησης (reservation) προς τόν κεντρικό σταθμό, ενώ στο υπόλοιπο με κάποια βελτιωμένη έκδοση των πιο πάνω μεθόδων τυχαίας προσπέλασης. Για λεπτομερείς αναλύσεις απόδοσης και συγκρίσεις ο αναγνώστης παραπέμπεται στις αναφορές [Tob80b] και [BB94].

2.3 Εμπορικά προϊόντα και προσπαθιες προτυποποίησης

Προϊόντα Στον πιο κάτω πίνακα φαίνονται συνοπτικά τα αποτελέσματα της έρευνας αγοράς, που έγινε στα πλαίσια αυτής της εργασίας, για τα πιο διαδεδομένα προϊόντα ΑΤΔ. Επικεντρωνόμαστε στις βασικές παραμέτρους σχεδίασης του φυσικού επιπέδου και του επιπέδου προσπέλασης του μέσου (MAC).

Ρυθμός δεδομένων	γύρω στο 1Mbps (από 100Kbps μέχρι 10Mbps)	
Τύπος	οπτικό	(λίγοι) προσαρμοστές δικτύου, (διαχεόμενη ακτίνας) (πολλές) γέφυρες για σύνδεση σημείο-προς-σημείο
	διευρυμένο φάσμα	ένα μεγάλο μέρος της αγοράς μοιρασμένα (FH και DS) ιδίως μετά την παραχώρηση των συχνοτήτων ISM
	στενό φάσμα με ειδική άδεια	λίγες περιπτώσεις, σε υψηλές συχνότητες (πχ:17GHz)
Ισχύς - Εμβέλεια	τυπική τιμή: 250mW για 250m εντός και 1Km εκτός κτηρίων ελ.: 80mW, μεγ.: 1W	
Πρωτόκολλο MAC τυχαίας προσπ.	CSMA με παραλλαγές για ραδιομετάδοση και διαχεόμενο υπέρυθρο Token Ring για κατευθυνόμενες ακτίνες	
Τοπολογία	τα περισσότερα συγκεντρωτικής (με hub) λιγοτερα κατανεμημένης	

WiLAN Στην τεχνολογία WiLAN κάθε σταθμός εφοδιασμένος με προσαρμοστή δικτύου τύπου Ethernet συνδέεται με έναν ειδικό πομποδέκτη (transceiver) [Zag]. [9] Ο πομποδέκτης αυτός συλλέγει τα πακέτα για αποστολή, τα αποθηκεύει προσωρινά και τα μεταδίδει μέσω του ασυρμάτου μέσου στους υπόλοιπους σταθμούς. Η μετάδοση των δεδομένων γίνεται με μια ειδική τεχνική διεύρυνσης φάσματος άμεσης ακολουθίας (multicode OFDM) και με διαμόρφωση 16QAM.

Για την προσπέλαση του ασυρμάτου μέσου ακολουθείται μια μέθοδος με ψηφοφορία. Με γρήγορο τρόπο αποφασίζεται ποιός από τους πομποδέκτες μεταδίδει κάθε φορά. Ένας μόνο μπορεί να καταλαμβάνει το κανάλι, και αποφεύγεται έτσι το φαινόμενο του κρυμμένου τερματικού.

IEEE 802.11 Από τις αρχές της δεκαετίας η υπο-επιτροπή 802.11 του οργανισμού IEEE εργάζεται για τη σύνταξη ενός κοινού πρότυπου στα ΑΤΔ. Το πρότυπο αυτό, που η προετοιμασία του βρίσκεται σε τελικό στάδιο [10] , ορίζει τη λειτουργία του φυσικού επιπέδου και της προσπέλασης του μέσου, έτσι ώστε ποϊόντα από διαφορετικούς κατασκευαστές να μπορούν να συνεργάζονται, σύμφωνα με το πρότυπο [HEB+96].

Για το φυσικό επίπεδο υπάρχουν τρεις εναλλακτικές λύσεις:
Διαχεόμενη υπέρυθρη ακτινοβολία (850-950nm), με εμβέλεια μόνο 10m. 1 ή 2mbps δεδομένων μεταδίδονται με διαμόρφωση θέσης παλμού (PPM).
Διευρυμένο φάσμα άμεσης ακολουθίας, όπου το 1Msymbol/sec (1 ή 2Mbps) διευρύνεται σε 11MHz φάσματος (11-chip Barker code), δίνοντας έτσι ένα λόγο διεύρυνσης 10.4dB. Η μετάδοση γίνεται στο φάσμα ISM (από 2.4GHz μέχρι 2.4835GHz), με διαμόρφωση φάσης (DBPSK για το 1Mbps, DQPSK για τα 2Mbps). Για την εξομάλυνση του εκπεμπόμενου φάσματος και την εξάλειψη της πόλωσης που προκαλεί η ασύμμετρη ακολουθία Barker, χρησιμοποιείται scrambling.
Διευρυμένο φάσμα με άλματα, με 79 συνολικά κανάλια ορισμένα για τα άλματα συχνότητας (75 στις ΗΠΑ, 20 στην Ευρώπη και 10 στην Ιαπωνία). Η διεύρυνση αυτή επιτρέπει, κατά μέσο όρο, σε 20 δίκτυα να λειτουργούν ταυτόχρονα. Η μετάδοση γίνεται στην ιδία μπάντα των 2.4GHz με Gaussian διαμόρφωση συχνότητας (GFSK), στο 1Mbps (τα 2Mbps είναι προαιρετικά). Χρησιμοποιείται Scrambling και έλεγχος πόλωσης συνεχούς (DC-bias control) για διευκόλυνση της λήψης.

Στο επίπεδο MAC επιλέχθηκε μια παραλλαγή του CSMA. Με το CSMA/CA (collision avoidance) σε μια βελτιωμένη μορφή του, επιτυγχάνεται η διαχείριση του μέσου. Το πρόβλημα του κρυμμένου τερματικού λύνεται με την τεχνική RTS-CTS. Στο 802.11 MAC υπάρχουν περίοδοι χωρίς συναγωνισμό (contention free periods in superframes) παρέχοντας δυνατότητες ισόχρονης κυκλοφορίας. Η τοπολογία των βασικών κυψελών (basic service area - BBS) είναι κατανεμημένη, ενώ πολλές κυψέλες μπορούν να ενωθούν (extended service area - ESS) μέσω ενός δικτύου κατανομής που ο ορισμός του δεν έχει ακόμη αποσαφηνιστεί.

[9] Η WiLAN αντιμετωπίζει το πρόβλημα με τρόπο παρόμιο με τόν δικό μας, γιαυτό και κάνουμε εδώ την αναφορά αυτή. Παρεμβάλει έναν πομποδέκτη μεταξύ κάρτας δικτύου και ασυρμάτου μέσου.

[10] Μια πρώτη έκδοση (draft) έχει δωθεί στη δημοσιότητα για σχόλια και διορθώσεις. Για λεπτομέριες της εξέλιξης του προτύπου βλέπε [Edn95]

ETSI: DECT / HIPERLAN Προσπάθειες προτυποποίησης γίνονται και στην Ευρώπη. Ο οργανισμός ETSI εργάζεται για την καθιέρωση ενός πρότυπου για ασύρματα τηλέφωνα (Digital European Cordless Telephone - DECT: ETS 300 175) και μελετά την επέκταση του για υπηρεσίες δεδομενων (DECT Data Services Profiles) [Run95]. Για τη λειτουργία του συστήματος αυτού το φάσμα 1880-1900 MHz χωρίζεται σε 10 κανάλια, πάνω στα όποια γίνεται χρονική πολύπλεξη (TDMA/TDD) με δυναμική παραχώρηση καναλιού (dynamic channel allocation). Έτσι, τα 240 κανάλια που ορίζονται, μπορούν να μοιράζονται δυναμικά σε χρήστες από διαφορετικά συστήματα. 1152Kbps δεδομενων ακπεμπονται με 250mW, από κατευθυνόμενες κεραίες, δίνοντας μια εμβέλεια γύρω στα 100m για εντός και 3Km για εκτός κτηρίων χρήση.

Η μετάδοση στην περιοχή συχνοτήτων των 2.4GHz ορίζεται, σε συνεργασία με το IEEE για το ευρωπαϊκό κομμάτι του 802.11. Η διαφορά εδώ είναι η ισχύς εκπομπής. Δεν πρέπει να ξεπερνά τα 100mW, ενώ στις ΗΠΑ μπορεί να είναι και 1W.

Η ανάγκη για υψηλής απόδοσης κινητικότητα σε μικρής εμβέλειας δίκτυα οδήγησε τόν ETSI στο HIPERLAN (High Performance European Radio LAN) [Bou95]. Η λειτουργία του προορίζεται για το φάσμα 5.15-5.25GHz (ενώ προβλέπεται και η επέκταση του στο 17.1-17.3GHz). Τρία κανάλια των 24Mbps παρέχονται για μετάδοση διεύρυνσης φάσματος με πρωτόκολλο τύπου CSMA. Έτσι, μετακινούνται δεδομένα με ρυθμούς 1-20Mbps και ισόχρονη πληροφορία σε συρμούς από 64Kbps μέχρι 2Mbps. Η κατανεμημένη τοπολογία του HIPERLAN συμπληρώνεται από την ύπαρξη προωθητικών σταθμών (forwarders). Όταν ο προορισμός δεν είναι στην εμβέλεια του αποστολέα, κάποιοι σταθμοί παίζουν το ρόλο του μεσάζοντα (multi-hop).

Κεφάλαιο 3

Συνολική θεώρηση του πομποδέκτη

3.1 Η βάση της ιδέας

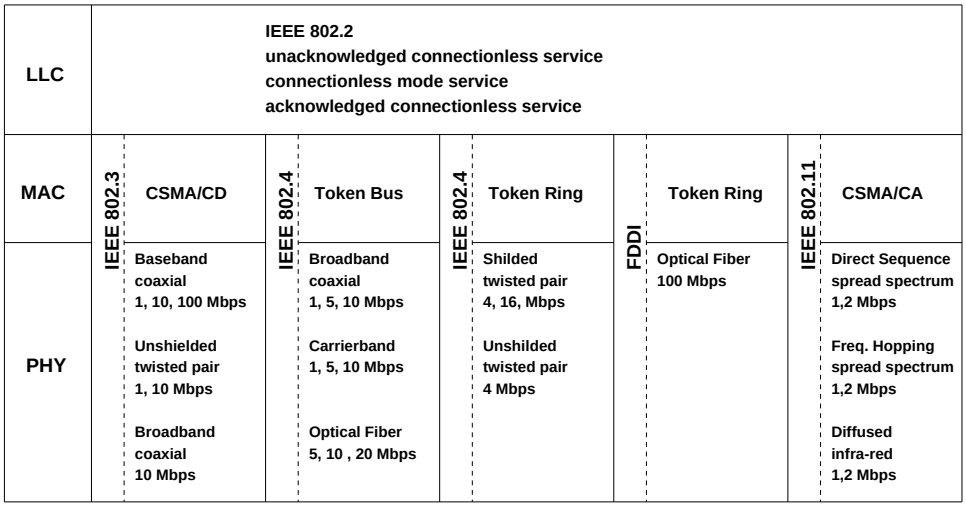
3.1.1 Η πρότυπο IEEE 802.3

Η πρόταση τυποποίησης της επιτροπής 802, του οργανισμού IEEE, όρισε στα μέσα της προηγούμενης δεκαετίας, τις προδιαγραφές σχεδίασης και λειτουργίας τοπικών δικτύων. Η πρόταση είναι βασισμένη στο δίκτυο Ethernet και ουσιαστικά υιοθετεί τις επιλογές της εταιρείας παραγωγής του (Xerox Corp. 1980). Η υποεπιτροπή 802.3 εργάστηκε για την τυποποίηση των διαδικασιών στο επίπεδο ελέγχου προσπέλασης του μέσου (Media Access Control - MAC) και τον ορισμό των ηλεκτρικών/μηχανικών προδιαγραφών για μια σειρά παραλλαγών που αφορούν φυσικά μέσα και τρόπους μετάδοσης των σημάτων. Με την πάροδο των ετών, νέα τμήματα έχουν προστεθεί στην αρχική πρόταση τυποποίησης, έτσι ώστε σήμερα να υπάρχουν προδιαγραφές: για μετάδοση με διαμόρφωση ή σε βασική ζώνη και ρυθμούς μετάδοσης που κυμαίνονται από 1 μέχρι 100Mbps.

Σε κάθε περίπτωση (σχήμα 3.1), η μετάδοση γίνεται μέσω μεταλλικών καλωδίων (παχύ ή λεπτό ομοαξονικό και συνεστραμμένο ζεύγος). Πρόκειται, δηλαδή, για μία οικογένεια ενσύρματων τοπικών δικτύων. Ο προτεινόμενος πομποδέκτης της εργασίας αυτής μπορεί να θεωρηθεί σαν μια προέκταση της τυποποίησης προς μια οικογένεια ασυρμάτων υλοποιήσεων τοπικών δικτύων, κάτω από τους ίδιους ορισμούς για τον MAC του IEEE 802.3.

3.1.2 Η μέθοδος προσπέλασης του μέσου : CSMA

Οι σταθμοί σ' ένα δίκτυο 802.3 κάνουν προσπέλαση στο μέσο ανιχνεύοντας την ύπαρξη φέροντος στο κανάλι και έχοντας τη δυνατότητα ανίχνευσης συγκρούσεων (Carrier Sense Multiple Access with Collision Detection - CSMA/CD). Σύμφωνα με τη μέθοδο αυτή, κάθε φορά που ένας σταθμός έχει πακέτο να στείλει περιμένει μέχρι να σταματήσει η κυκλοφορία στο μέσο και τότε αρχίζει την αποστολή του, καταλαμβάνοντας το κανάλι [IEE85]. Στην περίπτωση του ομοαξονικού καλωδίου



Σχήμα 3.1: Η τυποποίηση IEEE 802

η κατάληψη γίνεται με εφαρμογή ρεύματος μη-μηδενικής στάθμης συνεχούς. Όταν τα πακέτα δυο ή περισσοτέρων σταθμών συγκρούονται, αυξάνεται η στάθμη συνεχούς στο καλώδιο και η σύγκρουση τους μπορεί να ανιχνευθεί. Όπως και να 'χει η διαδικασία, στις διάφορες παραλλαγές των τυποποιήσεων, είναι δυνατό να ανιχνευτεί σύγκρουση πακέτων που έχουν στείλει δύο ή περισσότεροι σταθμοί. Η ανίχνευση αυτή έχει σαν αποτέλεσμα τη διακοπή της μετάδοσης και την αναβολή της για τυχαία επιλεγμένο χρόνο στο μέλλον.

Σε ένα πρωτόκολλο όπου οι σταθμοί δεν μεταδίδουν, όταν αντιλαμβάνονται ότι κάποιος άλλος χρησιμοποιεί το μέσο, συγκρούσεις μπορουν να συμβούν μόνο όταν δυο ή περισσότερες αποστολής ξεκινούν ταυτόχρονα ή σχεδόν ταυτόχρονα. Το **χρονικό παράθυρο σύγκρουσης**, μέσα στο οποίο ξεκινούν δύο συγκρουόμενες αποστολές, εξαρτάται από (α) τις σχετικές αποστάσεις των σταθμών στο δίκτυο και (β) τις καθυστερήσεις στην απόκριση των ηλεκτρονικών εξαρτημάτων.

Γενικά, όταν η μετάδοση γίνεται στον αέρα, ένας πομποδέκτης έχει δυσκολία στο να ακούει τι μεταδίδουν οι υπόλοιποι, γιατί ο ίδιος καταλαμβάνει το κανάλι που γίνεται η μετάδοση. Όταν όλοι οι σταθμοί συναγωνίζονται για ένα και μοναδικό κανάλι η ανίχνευση σύγκρουσης γίνεται αδύνατη[1]. Για το λόγο αυτό στο προτεινόμενο ΑΤΔ δεν βασιζόμαστε στην ανίχνευση των συγκρούσεων και προσπαθούμε να περιορίσουμε το εύρος του παραθύρου σύγκρουσης. Έτσι, μικραίνουμε την εμβέλεια των πομπών και απαιτούμε από τους σταθμούς να βρίσκονται όλοι σε μικρή γεωγραφική έκταση (αίθουσα), επομένως, ελλατώνουμε την καθυστέρηση διάδοσης του σήματος. Επίσης, η τεχνολογία των ηλεκτρονικών εξαρτημάτων, ραδιοφωνικής και οπτικής μετάδοσης, είναι σήμερα πιο προηγμένη από ότι στις αρχές της προηγούμενης δεκαετίας, που

[1]Στην υπάρχουσα παραλλαγή με το ομοαξονικό καλώδιο ουσιαστικά υπάρχει και δεύτερο κανάλι που μεταφέρει αθροιστικά την πληροφορία της συνιστώσας συνεχούς ρεύματος του σήματος κάθε σταθμού. Στην παραλλαγή με τα συνεστραμμένα ζεύγη κάθε ζεύγος αποτελεί ξεχωριστό κανάλι που επιτρέπει στον κεντρικό κατανεμητή (hub) να κάνει την ανίχνευση σύγκρουσης [IEE88].

καταρτιζόταν η τυποποίηση, και οι καθυστερήσεις είναι ουσιαστικά αμελητέες.

Επομένως, η μέθοδος προσπέλασης που προτείνουμε είναι το απλό CSMA [2]. Είναι αλήθεια ότι, η μέθοδος δεν είναι καινούργια. Είχε προταθεί από τους Tobagi και Kleinrock ήδη από το 1975, ως μέθοδος προσπέλασης σε ασύρματο δίκτυο. Η εργασία αυτή αξιοποιήθηκε από την Xerox το 1980, με την προσαρμογή της στο ενσύρματο Ethernet. Όμως, για δυο περίπου δεκαετίες είχε ελάχιστες εφαρμογες στον χώρο των ΑΤΔ. [3].

3.1.3 Αρχιτεκτονική

Η δομή του προτεινόμενου ΑΤΔ είναι κυψελοειδής, όπου κάθε τμήμα του χώρου που η αλληλοκάλυψη είναι πλήρης, ονομάζεται μικρο-κυψέλη (microcell), εξ' αιτίας των μικρών της διαστάσεων: μερικές δεκάδες μέτρα. Σε κάθε τέτοια κυψέλη οι σταθμοί μπορουν να επικοινωνούν απ' ευθείας μεταξύ τους, χωρίς να είναι απαραίτητος ένας κεντρικός σταθμός-κατανεμητής. Γειτονικές κυψέλες μπορουν να διαχωρίζουν τα κανάλια μετάδοσης τους είτε χρησιμοποιώντας διαφορετικές συχνότητες ή κώδικες διευρυμένου φάσματος που επαναχρησιμοποιούνται, είτε τοποθετώντας σταθμούς οπτικών δικτύων σε χώρους που δεν έχουν άμεση ή έμμεση οπτική επαφή.

Στο σχήμα 3.2 φαίνεται ένα παράδειγμα ΑΤΔ όπου ορίζονται τρεις κυψέλες. Η πρόσβαση των σταθμών στους πόρους του δικτύου γίνεται μέσω ειδικά τοποθετημένων κεντρικών σταθμών, των Σημείων Πρόσβασης (ΣΠ / Access Points - AP), που παίζουν το ρόλο γεφυρών (bridges). Οι πόροι μπορεί να είναι δίσκοι, εκτυπωτές ή άλλου είδους εξυπηρετητές δικτύου, όλοι τοποθετημένοι πάνω στη ραχοκοκκαλιά (backbone) του τοπικού δικτύου. Αυτή μπορεί να μην είναι ομοιογενής και να αποτελείται από διαφορετικά είδη δικτύων, όπως στο παράδειγμα μας που υπάρχουν συνολικά πέντε διασυνδεμένα υποδίκτυα με τέσσερεις γέφυρες.

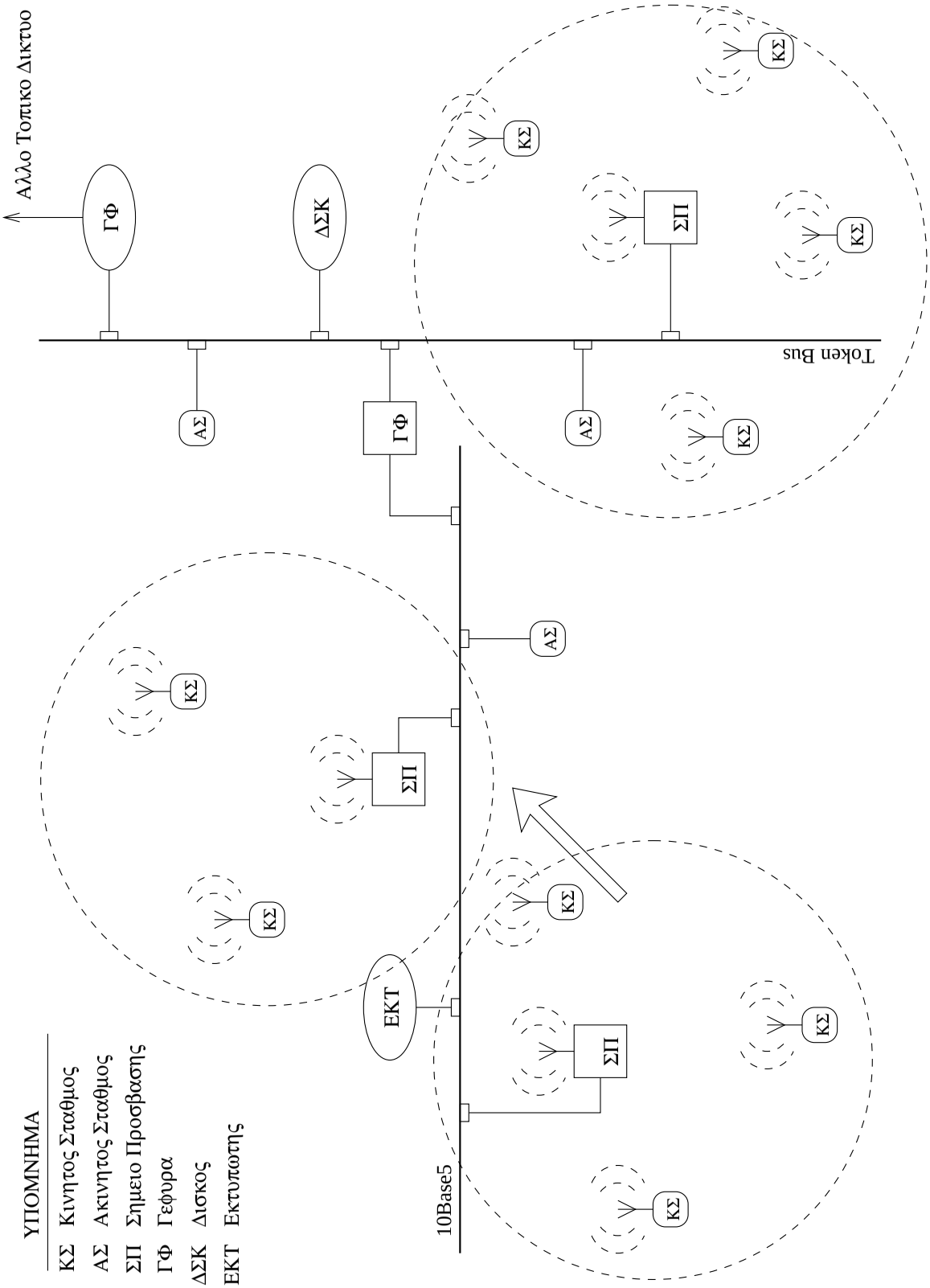
Ένας ασύρματος σταθμός μπορεί να μετακινηθεί από μια κυψέλη σε μιαν άλλη (περιαγωγή - roaming). Στη μετακίνηση του αυτή πρέπει να διατηρεί την πρόσβαση του στους πόρους και να αποκαθιστά την επικοινωνία με τους σταθμούς της νέας κυψέλης. Η αλλαγή καναλιού στον πομποδέκτη που χρειάζεται κατά την μετάβαση πρέπει [4] να γίνεται απ' το χρήστη.

---

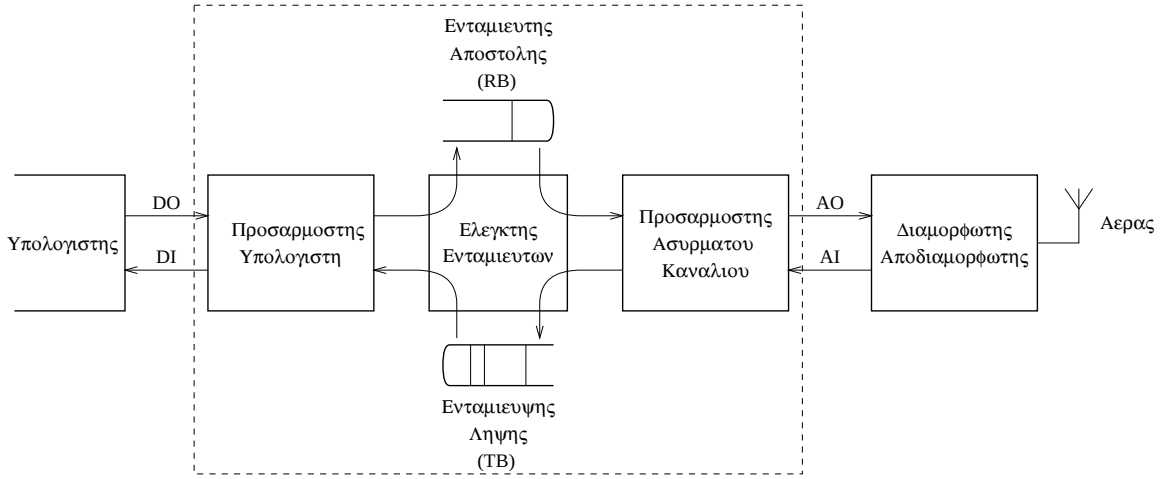
[2] Μια παραλλαγή της μεθόδου αυτής παρουσιάζεται στη βιβλιογραφία και υιοθετείται στη σχεδίαση εμπορικών ΑΤΔ. Η μέθοδος είναι η CSMA/CA (CSMA with Collision Avoidance), όπου σ' αυτό το πρωτόκολλο οι σταθμοί προσπαθούν να αποφύγουν τις συγκρούσεις : (α) εισάγοντας πάντα ένα ελεύθερο παράθυρο, μετά από κάθε πακέτο, για την αποστολή της αναγνώρισης του (ACK), (β) χρησιμοποιώντας βελτιωμένο αλγόριθμο για την υποχώρηση σε σύγκρουση και (γ) υιοθετώντας διαφορετικά επίπεδα προτεραιότητα. Όλες αυτές οι αλλαγές αφορούν τη βαθμίδα MAC, στην οποία εμείς προσπαθούμε να μην κάνουμε επεμβάσεις.

[3] Μια εξαίρεση αποτελεί το AX.25 που είναι η ασύρματη παραλλαγή του X.25, τυποποιημένη από το σύνδεσμο ραδιοερασιτεχνών Αμερικής (American Radio Relay Leage) [Tan81].

[4] Στον πομποδέκτη που προτείνουμε, μια λύση για την αυτόματη μεταπομπή (hand-off) θα ήταν απαιτητική από κυκλωματική άποψη. Θα χρειαζόταν σύνθετο δέκτη για την ανίχνευση της ισχύος ή του ρυθμού σφαλμάτων σε διαφορετικά κανάλια (βλέπε Επεκτάσεις, Κεφ.6).



Σχήμα 3.2: Παράδειγμα αρχιτεκτονικής δομής του προτεινόμενου ΑΤΔ.



Σχήμα 3.3: Η δομή του πομποδέκτη.

3.2 Οι επιλογές

Στις παραγράφους που ακολουθούν προσπαθούμε να παρουσιάσουμε τις τεχνικές επιλογές μας και να δώσουμε την αιτιολόγηση γι' αυτές στη σχεδίαση του πομποδέκτη. Προσπαθούμε να αναλύσουμε τις απαιτήσεις για τη λειτουργικότητα καθενός από τα τρία υποσυστήματα του κυκλώματος : οι προσαρμοστές με τον υπολογιστή και το ασύρματο μέσο και ο (διπλός) ενταμιευτής (σχήμα 3.3). Οι σειριακές γραμμές DO και DI κάνουν δυνατή την αποστολή και τη λήψη πακέτων προς και από τον πομποδέκτη αντίστοιχα, ενώ οι γραμμές AO και AI χρησιμεύουν για την αποστολή και λήψη προς και από τον διαποδιαμορφωτή (διαμορφωτής/αποδιαμορφωτής - modem).

3.2.1 Μετατροπή ρυθμού δεδομένων - Ο ενταμιευτής

Όπως είδαμε στο προηγούμενο κεφάλαιο, οι διασυμβολική επικάλυψη από τις πολλαπλές διοδεύσεις του σήματος στο ασύρματο κανάλι θέτει το πάνω-όριο στο ρυθμό μετάδοσης ψηφιακών δεδομένων. Το όριο στο ρυθμό είναι εν-γένει χαμηλότερο από ότι στα ενσύρματα δίκτυα και η τιμή του καθορίζεται από παράγοντες όπως (α) το αν πρόκειται για εσωτερικό χώρο ή όχι, (β) την έκταση και μορφολογία των χώρων και (γ) το είδος και το υλικό των τοιχωμάτων. Στη βιβλιογραφία έχουν γίνει μελέτες, με προσομοιώσεις [Chu87] και πειραματικά δεδομένα [Dev86][Has93a][BHMX94], για την εκτίμηση της διασποράς των καθυστερήσεων των πολλαπλών διοδεύσεων και εξάγεται ένας εμπειρικός κανόνας :

<<Αν η διάρκεια του συμβόλου είναι τουλάχιστον δεκαπλάσιο της διασποράς των καθυστερήσεων, τότε δεν απαιτείται εξισορροπιστής[5], για να έχουμε μετάδοση με ρυθμό σφαλμάτων καλύτερο από 10^{-3}.>>

[5] Ή άλλη σύνθετη τεχνική - βλ. 2.2.1.2.

Σε περιβάλλοντα γραφείου και κλειστούς πανεπιστημιακούς/ερευνητικούς χώρους η διασπορά αυτή είναι της τάξης των μερικών δεκάδων nanosecond. Άρα, για μια ικανοποιητική μετάδοση με απλή διαμόρφωση πρέπει ο ρυθμός στον αέρα R_{AIR} να βρίσκεται, το πολύ, στην τάξη των λίγων Mbps. Και εφ' όσον τα 1 ή 2 Mbps κρίνονται αρκετά για την πληθώρα των εφαρμογών που υπάρχουν[6], αποφασίσαμε να χρησιμοποιήσουμε ρυθμό μετάδοσης στην τάξη αυτή.

Χρειάζεται, λοιπόν, να μετατρέπεται ο ρυθμός μετάδοσης των δεδομένων στο ασύρματο κανάλι, από 10Mbps σε 1Mbps. Ενταμιευτές ουράς (fifo buffers) είναι απαραίτητοι συνεπώς για (α) να φυλάσσεται η περίσσεια των δεδομένων ενός πακέτου που έρχεται από τον υπολογιστή και αναμεταδίδεται, με πιο αργό ρυθμό, στο ασύρματο μέσο (ενταμιευτής αποστολής) και (β) να συγκεντρώνεται ολόκληρο το πακέτο που έρχεται απ' το ασύρματο μέσο για να γίνεται μετά αδιάλλειπτα η αναμετάδοση του προς τον υπολογιστή (ενταμιευτής λήψης). Και οι δυο ενταμιευτές πρέπει να έχουν αρκετή χωρητικότητα για το μέγιστο πακέτο του Ethernet (1518 bytes).

Κατά το διάστημα που έχει ήδη τελειώσει ο υπολογιστής την αποστολή του και ο ενταμιευτής αποστολής TB αδειάζει το περιεχόμενο του προς τον αέρα, ο πομποδέκτης παρεμποδίζει την αποστολή ενός καινούριου πιθανού πακέτου με εικονική σηματοδοσία [7] στο κανάλι DI. Στην αντίθετη κατεύθυνση ο πομποδέκτης μπορεί να δέχεται ένα νέο πακέτο από το ασύρματο μέσο, ενώ αδειάζει ένα παλιό προς τον υπολογιστή. Συνεπώς, ο ενταμιευτής λήψης RB πρέπει να μπορεί να σημειώνει αρχή και τέλος για τουλάχιστον δύο πακέτα. Το πόσο μεγάλη πρέπει να είναι η χωρητικότητα του RB εξαρτάται από το ρυθμό του ασύρματου καναλιού R_{AIR} (και το ρυθμό επικοινωνίας με τον υπολογιστή R_{DTE}), το μήκος του ελάχιστου και του μέγιστου πακέτου και το κενό χρονικό διάστημα που παρεμβάλλεται ανάμεσα σε διαδοχικά πακέτα (βλ. παράρτημα Α). Για την περίπτωση του Ethernet (μέγιστο πακέτο : 1518 bytes, ελάχιστο πακέτο : 512 bits) και για διάφορες τιμές του R_{AIR}, ο παρακάτω πίνακας δείχνει την ελάχιστη χωρητικότητα του ενταμιευτή λήψης, σε πακέτα.

R_{AIR}	300Kbps	1Mbps	2Mbps
χωρ/τα σε πακέτα	2	4	6

3.2.2 Προσαρμογή με τον υπολογιστή

Όπως ορίζεται από τις προδιαγραφές IEEE 802.3 ο πομποδέκτης επικοινωνεί με τον υπολογιστή (προσαρμοστής Ethernet) μέσω των σειριακών γραμμών DO και DI. Στην περίπτωσή μας ο πομποδέκτης έχει καταργήσει τη γραμμή ανίχνευσης σύγκρουσης CD. Την γραμμή DI, εκτός από την κανονική λήψη μηνυμάτων, την χρησιμοποιεί και για να δίνει την εντύπωση στον υπολογιστή ότι το μέσο είναι κατειλλημένο.

Συγκεκριμένα οι διαδικασίες σηματοδοσίας στα κανάλια με τον υπολογιστή (DO,DI) και το ασύρματο κανάλι (AO,AI) περιγράφονται στα παρακάτω σενάρια :

[6] Στο υπό συζήτηση πρότυπο IEEE 802.11 προβλέπονται ρυθμοί των 1 και 2 Mbps.

[7] Στέλνει φέρον, δηλαδή, το κομμάτι του συγχρονισμού του πακέτου, χωρίς να στέλνει ποτέ δεδομένα. Εξαπατά, έτσι, την διαδικασία ανίχνευσης φέροντος του MAC, κάνοντάς το να πιστεύει πως κάποιο πακέτο φτάνει στον υπολογιστή.

Α. Αποστολή πακέτου

- Ο πομποδέκτης ανιχνεύει άγχη πακέτου στο DO :
  - -- αρχίζει να αποθηκεύει στον ενταμιευτή αποστολής TB, με ρυθμό R_{DTE},
  - -- ξεκινά να στέλνει στο AO, με ρυθμό R_{AIR},
  - -- αντιγράφει στο DI ότι ακούει στο DO [8].
- Τελειώνει το πακέτο στο DO :
  - -- συνεχίζει την αποστολή του υπόλοιπου πακέτου στο AO,
  - -- σταματά την αντιγραφή στο DI,
  - -- αφού περιμένει για χρόνο IFG (inter-frame gap), αρχίζει να στέλνει σήμα συγχρονισμού προς τον υπολογιστή, για να τον απενεργοποιήσει.
- Αδειάζει ο TB :
  - -- σταματά η αποστολή στο ασύρματο μέσο,
  - -- σταματά και το σήμα συγχρονισμού στο DI.

Β. Λήψη πακέτου

- Ο πομποδέκτης καταλαβαίνει κίνηση στο ασύρματο μέσο :
  - -- απενεργοποιεί τον υπολογιστή με σήμα συγχρονισμού,
  - -- αρχίζει να αποθηκεύει το πακέτο στον ενταμιευτή λήψης RB, με ρυθμό R_{AIR}.
- Τελειώνει η λήψη απ' το ασύρματο μέσο :
  - -- παύει το σήμα συγχρονισμού στο DI,
  - -- αφού περιμένει διάστημα IFG, αρχίζει να στέλνει στα δεδομένα στο DI, με ρυθμό R_{DTE}.
- Αδειάζει ο RB :
  - -- σταματά η αποστολή στο DI.

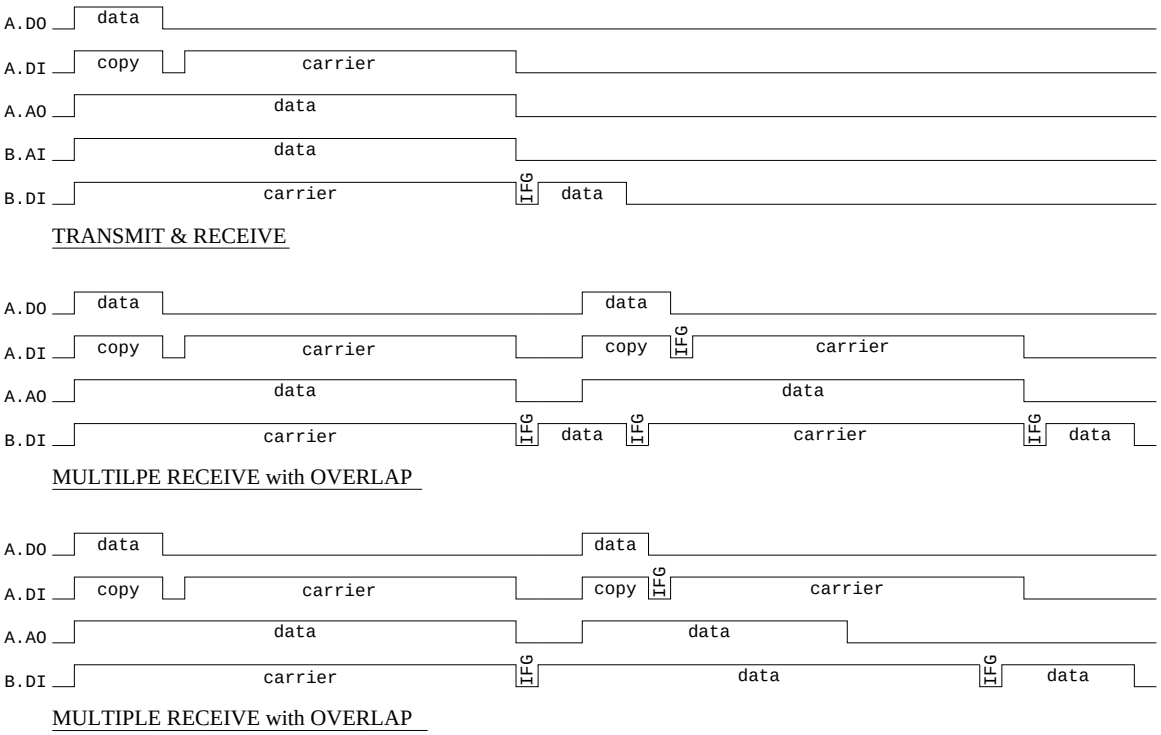
Τα σενάρια Α και Β φαίνονται στο σχήμα 3.4 (Transmit & Receive). Στο πάνω μέρος του σχήματος δίνεται η δραστηριότητα στα κανάλια DO, DI, AO και AI, για δυο υποτιθεμένους σταθμούς, έναν αποστολέα 'Α' και έναν δέκτη 'Β'. Πιο σύνθετα σενάρια για πολλαπλή λήψη πακέτων, παρουσιάζονται στο υπόλοιπο του σχήματος 3.4 και αυτά είναι:

Γ. Πολλαπλή λήψη με επικάλυψη

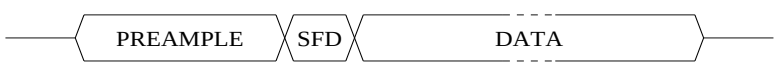
Δ. Πολλαπλή λήψη με συμπερίληψη[9]

[8] Ορισμένες κάρτες Ethernet θέλουν το σήμα απ' το DO να αντιγράφεται στο DI από τον πομποδέκτη, ώστε να ελέγχουν μερικώς την ορθότητα λειτουργίας των κυκλωμάτων (loopback test). Στον πομποδέκτη μας λαμβάνουμε υπ' όψην το χαρακτηριστικό αυτό σαν απαίτηση σχεδίασης. Η ύπαρξη του είναι μια από τις λειτουργικές παραμέτρους που μπορουν να αλλάζουν από συσκευή σε συσκευή.

[9] Οι προσδιορισμοί <<επικάλυψη>> και <<συμπερίληψη>> αναφέρονται στις χρονικές διάρκειες : (α) της λήψης κάποιου πακέτου από το ασύρματο κανάλι και (β) της αποστολής ενός προηγουμένου προς τον υπολογιστή. Όταν κατά την διάρκεια αποστολής προς τον υπολογιστή λαμβάνεται ένα ολόκληρο πακέτο από το ασύρματο κανάλι, πρόκειται για το σενάριο Δ. Αν έχουμε απλά επικάλυψη, τότε αναγόμαστε στο Γ.



Σχήμα 3.4: Σενάρια σηματοδοσίας.



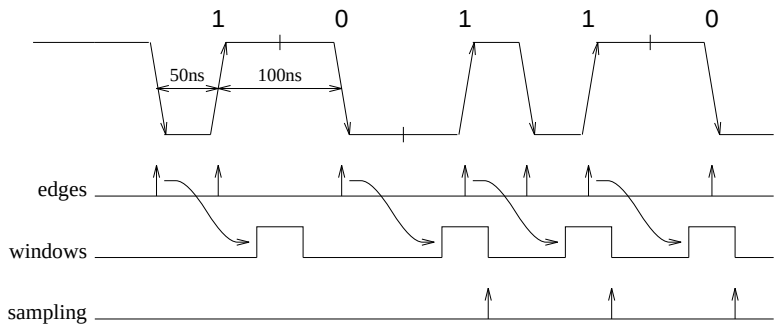
Σχήμα 3.5: Η απλουστευμένη μορφή του πακέτου.

Στο 802.3 ένα πακέτο αποτελείται από:

- bits συγχρονισμού [Preample]
- ειδική λέξη αρχής [Start Frame Delimiter - SFD]
- πεδία διεύθυνσης
- δυο bytes που δηλώνουν το μέγεθος του πακέτου
- ένας ακέραιος αριθμός bytes δεδομένων
- πεδίο CRC για την ανίχνευση λαθών

Εκτός από τα δυο πρώτα πεδία, ο πομποδέκτης μας δεν επεμβαίνει στα υπόλοιπα και τα αντιμετωπίζει σαν τα δεδομένα που του αναθέτουν να διακομίσει. Έτσι, η δομή ενός πακέτου φαίνεται σε μας όπως στο σχήμα 3.5.

Η κωδικοποίηση στα κανάλια DI και DO είναι Manchester: ένας άσσος παριστάνεται με μια θετική ακμή, στο μέσο μιας περιόδου bit και ένα μηδενικό με μια αρνητικά άκρη. Έτσι η κυματομορφή είναι μια ακολουθία από φαρδείς (100ns) και στενούς (50ns) παλμούς (σχήμα 3.6).



Σχήμα 3.6: Κωδικοποίηση Manchester και συγχρονισμός bit.

Στον προσαρμοστή του υπολογιστή χρειάζεται ένας δέκτης (που ονομάζεται DR από τα άρχισα των λέξεων DTE Receiver) για:

α. να ανιχνεύει την ύπαρξη κίνησης στη γραμμή DO [carrier sense],

β. να συγχρονίζεται σε επίπεδο bit κάνοντας την αποκωδικοποίηση Manchester [bit synchronization] και

γ. να συγχρονίζεται σε επίπεδο byte ανιχνεύοντας την ειδική λέξη SFD που δηλώνει την αρχή του πακέτου [data sense].

Για την ανίχνευση κίνησης κάνουμε υπερ-δειγματοληψία αναζητώντας θετικές ή αρνητικές ακμές στο σήμα του DO. Αν για κάποιες περιόδους bit δεν συμβεί τέτοια μετάβαση, το ενδεικτικό σήμα κίνησης πέφτει.

Στην περίπτωση του συγχρονισμού bit τα πράγματα αντιμετωπίζονται με παρόμοιο τρόπο : ανιχνεύουμε μια ακμή με υπερ-δειγματοληψία και προσπαθούμε να πιάσουμε την επόμενη ακμή σ' ένα κατάλληλα ορισμένο χρονικό παράθυρο, μετά από περίοδο ενός bit (transition tracking clock recovery [VGE86] [GC87]). Αν τα καταφέρουμε, συντονίσουμε το υπόλοιπο κύκλωμα με αυτό το χρονισμό. Αν όχι, σημαίνει ότι πιάσαμε, λανθασμένα, μια ακμή στα όρια ενός bit και ξαναπροσπαθούμε με μια επόμενη. Αν υπάρξει, έστω και ένας, φαρδύς παλμός (από ακολουθία `01` ή `10`), το κύκλωμα κλειδώνει με σωστό χρονισμό.

Τέλος, με την προϋπόθεση ότι έχουμε κάνει σωστό συγχρονισμό bit προσπαθούμε να ανιχνεύσουμε τη λέξη SFD (στο Ethernet είναι η `10101011`) και να δηλώσουμε την έναρξη του πακέτου.

Ο πομπός προς την κάρτα δικτύου (DTE Transmitter - DT) κάνει εν γένει την αντίστροφη δουλειά από το δέκτη:

α. αντιγράφει τυφλά το κανάλι DO,

β. εκπέμπει σήμα συγχρονισμού για την πέδηση (<<φρενάρισμα>>) της κάρτας του υπολογιστή,

γ. συνθέτει το πακέτο κατά τη λήψη, με Preample και SFD και με bytes δεδομένων που ανακαλεί από τον ενταμιευτή.

Για τη σχεδίαση του πομπού μένει να παρουσιαστούν μόνο οι τεχνικές κυκλωματικές

λεπτομέρειες ελέγχου και συγχρονισμού των τμημάτων του, πράγμα που θα γίνει στο επόμενο κεφάλαιο.

Συνοπτικά, ο πομποδέκτης μας υλοποιεί τις παρακάτω λειτουργίες που ορίζονται στην τυποποίηση του IEEE :

α. Αποστολή πακέτου προς το ασύρματο μέσο

β. Λήψη πακέτου προς τον υπολογιστή

γ. Επιστροφή βρόγχου (loopaback)

Στο 802.3 ορίζονται και άλλες τρεις λειτουργίες που δεν υλοποιούμε είτε γιατί είναι, απ' τον ορισμό τους, προαιρετικές, είτε γιατί δεν χρειάζονται, στην περίπτωση της ασύρματης υλοποίησης:

Ανίχνευση σύγκρουσης	Δεν είναι δυνατή η ανίχνευση σύγκρουσης στο ασύρματο κανάλι
Απομόνωση δυσλειτουργούντος σταθμού (jabber function)	Προαιρετική. Θα μπορούσε να γίνει με έλεγχο των πακέτων στον ενταμιευτή για υπερβολικό μέγεθος.
Έλεγχος λειτουργίας ανίχνευσης σύγκρουσης (SQE test - Heartbeat)	Προαιρετικό. Αλλά και μη χρήσιμο, αφού δεν γίνεται ανίχνευση σύγκρουσης.

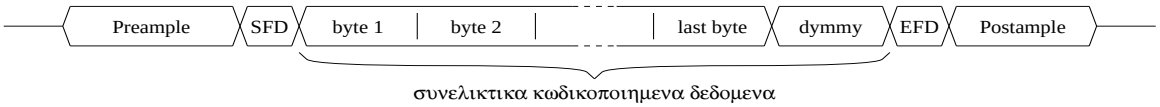
3.2.3 Προσαρμογή με το ασύρματο κανάλι

Για την εκπομπή και λήψη στο ασύρματο μέσο ακολουθούνται οι διαδικασίες που περιγράφονται στην προηγούμενη παράγραφο. Και εδώ στέλνουμε πακέτα μέσα από ένα ασύρματο κανάλι, που έχουν παρόμοια δομή:

- τμήμα συγχρονισμού [Preample], μήκους και δομής ανάλογης με τις απαιτήσεις του ασύρματου δέκτη,
- ειδική λέξη αρχής [SFD]
- ένας ακέραιος αριθμός bytes δεδομένων (διευθύνσεις, μήκος, δεδομένα, CRC)
- ειδική λέξη τέλους [End Frame Delimiter - EFD]
- παράθυρο ασφαλείας [Postample], για τον βαθμιαίο μηδενισμό της ισχύος του του πομπού.

Στον κώδικα Manchester το τέλος πακέτου ορίζεται ακριβώς από την τελευταία ακμή της κυματομορφής. Στο ασύρματο κανάλι δεν χρησιμοποιούμε κώδικα Manchester που για τη μετάδοση του χρειάζεται διπλάσιο εύρος φάσματος. Το τέλος των δεδομένων σημειώνεται με μια ειδική λέξη όπως ακριβώς και η αρχή. Επίσης, η ισχύς του πομπού πρέπει να πέφτει μετά από την ειδική λέξη, χωρίς να την επηρεάζει. Μεταδίδεται, λοιπόν, μια ακόμη εικονική οκτάδα μηδενικών bits, και ο πομπός σβήνει.

Ο πομποδέκτης αντιστέκεται στον υψηλό ρυθμό σφαλμάτων, που προκαλεί η μετάδοση στον αέρα, με την κωδικοποίηση των δεδομένων. Για να δείξουμε πως είναι δυνατό να εφαρμοσθεί κωδικοποίηση, διαλέξαμε ένα αρκετά απλό είδος κώδικα. Ανήκει στην κατηγορία των συνελικτικών κωδίκων και είναι απλούστατο να υλοποιηθεί κυκλωματικά (απαιτεί ελάχιστο



Σχήμα 3.7: Το πακέτο στο αέρα.

έλεγχο και καθόλου αριθμητικές πράξεις). Στο επόμενο κεφάλαιο 4.3.3 υπάρχει μια ανάλυση με προσομοιώσεις για τη συγκεκριμένη κωδικοποίηση, όπου γίνεται εμφανές ότι η εφαρμογή της μπορεί να ρίξει το ρυθμό σφαλμάτων κατά τουλάχιστον μια με δυο τάξεις μεγέθους.

Ο ρυθμός του συνελικτικού κώδικα είναι 1/2. Αυτό σημαίνει πως κάθε bit δεδομένων μεταδίδεται σαν ένα ζεύγος και άρα, η διάρκεια μετάδοσης ενός κωδικοποιημένου byte είναι διπλάσια από αυτή της οκτάδας SFD. Επίσης, για τον καθαρισμό του συνελικτικού αποκωδικοποιητή απαιτείται να μεταδοθεί ένα εικονικό (dummy) byte παραπάνω, πριν το EFD [10].

Έτσι, η δομή του πακέτου στον αέρα διαμορφώνεται όπως στο σχήμα 3.7.

[10] Στην αποκωδικοποίηση ενός bit συμμετέχει ένας πεπερασμένος αριθμός (χαρακτηριστικός κάθε συνελικτικού κώδικα) από τα επόμενα bits του συρμού. Έτσι, είναι πιθανά τα bits του EFD, επειδή δεν αποτελούν κομμάτι της κωδικοποίησης, να επηρεάσουν κάποια από τα προηγούμενά τους - τα τελευταία των δεδομένων.

Κεφάλαιο 4

Το κύκλωμα του πομποδέκτη

Στο κεφάλαιο αυτό αναλύεται η οργάνωση του ψηφιακού μέρους του πομποδέκτη και παρουσιάζονται τα αναλογικά στοιχεία που συμπληρώνουν το όλο σύστημα. Το κύκλωμα μετάδοσης προς τον υπολογιστή και ο αντίστοιχος δέκτης δίνονται λεπτομερώς, σε μια δεύτερη ενότητα, όπου και αναλύεται η μέθοδος δειγματοληψίας της εισόδου στο κανάλι DO. Η σχεδίαση του πομπού και του δέκτη από το ασύρματο μέσο επεξηγείται, με τις λεπτομέρειες του χρησιμοποιούμενου συνελικτικού κωδικοποιητή/αποκωδικοποιητή. Σε μια τελευταία ενότητα, συζητούνται, πλέον, οι τεχνικές λεπτομέρειες του πολλαπλού ενταμιευτή.

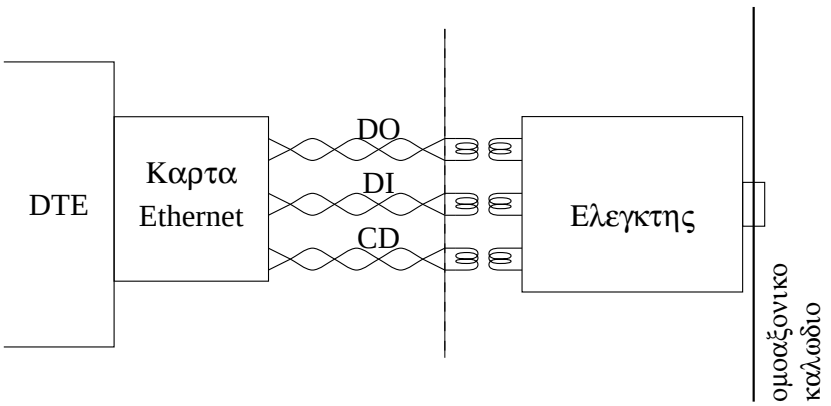
4.1 Η οργάνωση

Το κύκλωμα του πομποδέκτη έχει αναλογικά και ψηφιακά μέρη. Στα αναλογικά ανήκουν τα διακριτά στοιχεία στην διεπαφή προσαρμογής (interface) με τα κανάλια της κάρτας Ethernet και ο διαποδιαμορφωτής (διαμορφωτής/αποδιαμορφωτής modem) με την κεραία του για την έξοδο στο ασύρματο μέσο. Τα ψηφιακά μέρη είναι η μικρή μνήμη, που χρησιμοποιεί ο ενταμιευτής, και ο ελεγκτής, που εκτελεί όλες τις λειτουργίες ελέγχου και συγχρονισμού εισόδου/εξόδου.

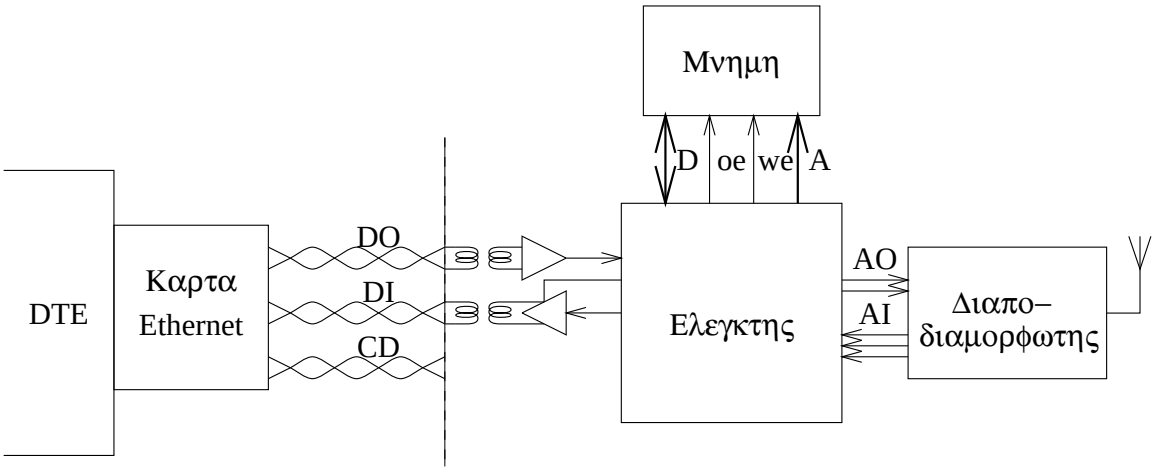
Η σύνδεση του πομποδέκτη, όπως και στις συμβατικές παραλλαγές του 802.3, γίνεται μέσω ενός 15-κλωνου καλωδίου διαφορικών ζευγών (σχήμα 4.1). Τα ζεύγη αντιστοιχουν στις σειριακές γραμμές DO, DI, CD (και CO: προαιρετικής χρήσης) και στην τροφοδοσία. Για τα δυο κανάλια (DO και DI), που τελικά χρησιμοποιούνται στον ασύρματο πομποδέκτη, η ζεύξη γίνεται με μετασχηματιστές και διαφορικούς ενισχυτές.

Ο ενταμιευτής γράφει και διαβάζει τα δεδομένα μιας μικρής στατικής μνήμης. Η χωρητικότητα της ορίζεται στα 2Kbytes που είναι αρκετή για την αποθήκευση του μέγιστου πακέτου. Οι απαιτήσεις σε ταχύτητα είναι ελάχιστες, μιας και τα δεδομένα έρχονται με ρυθμό, το πολύ, 10Mbps και διακινούνται σε οκτάδες από bits.

Από τη πλευρά του ασύρματου μέσου υπάρχει ένας αναλογικός μονοκάναλος διαποδιαμορφωτής. Ο διαμορφωτής του δέχεται μια ψηφιακή κυματομορφή, με σήμα επίτρεψης,

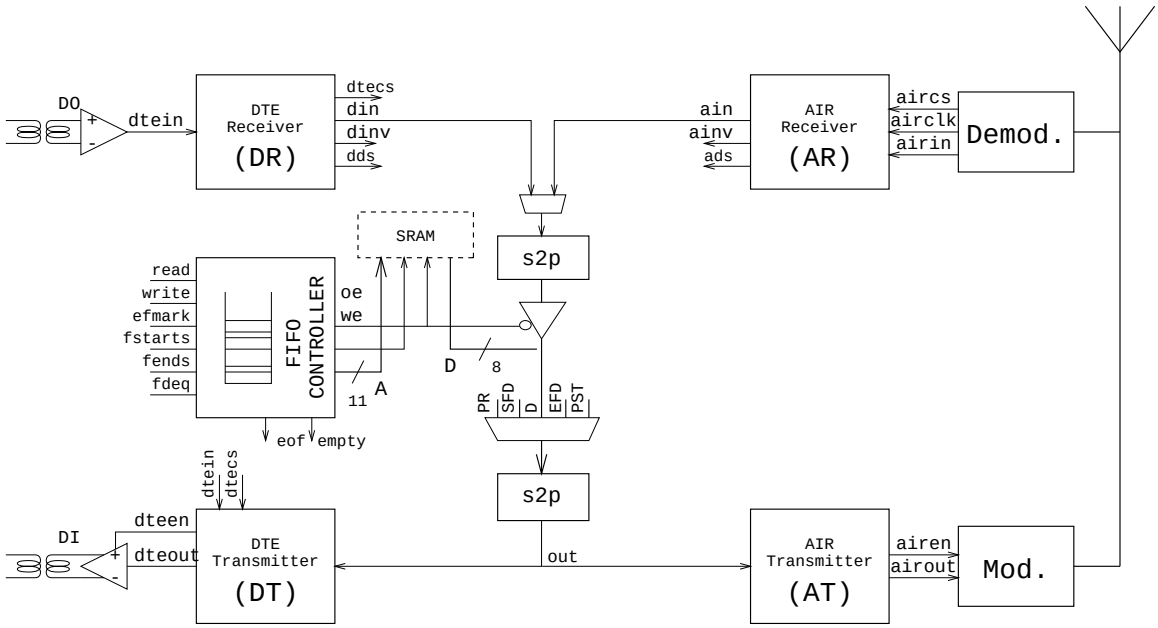


α. συμβατικος



β. ασυρματος

Σχήμα 4.1: Τα μέρη του πομποδέκτη.



Σχήμα 4.2: Η οργάνωση του πομποδέκτη.

και την διαμορφώνει σε καθορισμένο κανάλι. Το εύρος φάσματος του καναλιού εξαρτάται από το ρυθμό μετάδοσης (και τη διαμόρφωση). Αν υποθέσουμε μετάδοση στο 1Mbps, χρειάζονται, από το κριτήριο Nyquist [Sha79], τουλάχιστον 500KHz φάσματος. Ο καθορισμός της συχνότητας γίνεται από το χρήστη, με μεταγωγείς στην επιφάνεια του πομποδέκτη. Όταν ο χρήστης πρόκειται να αλλάξει κυψέλη πρόσβασης, θέτει τη νέα συχνότητα επικοινωνίας.

Ο ελεγκτής του πομποδέκτη αποτελεί την καρδιά του συστήματος και η σχεδίασή του, το κυριότερο μέρος της δουλειάς μας. Για την παραγωγή ενός πρώτου μοντέλου (prototype) του κυκλώματος επιλέχθηκε η τεχνολογία των Field Programmable Gate Arrays (FPGAs), για λόγους όπως: (α) η ευκολία κατασκευής (μικρές διαστάσεις, πυκνότητα) και (β) η δυνατότητα επαναπροσδιορισμού της λειτουργίας του κυκλώματος από λογισμικό για διορθώσεις στη σχεδίαση. Η χρησιμοποίηση, όμως, των FPGAs θέτει κάποιους περιορισμούς, τους οποίους λάβαμε υπ' όψην κατά τη σχεδίαση. Το κύκλωμα πρέπει να είναι καθαρά σύγχρονο στα ακολουθιακά του μέρη, να χρησιμοποιεί μόνο εξωτερικά παραγόμενα ρολόγια και να μην έχει μεγάλες απαιτήσεις ως προς την ταχύτητα.

Οι είσοδοι και έξοδοι του ελεγκτή σημειώνονται στο σχήμα 4.2. Στις εισόδους βλέπουμε το ψηφιακά μεταφρασμένο κανάλι DO (`dtein`) και την τριάδα [`airin`: data, `airclk`: clock, `aircs`: carrier sense] από τον αποδιαμορφωτή. Οι έξοδοι [`dteout-dteen`, `airout-airen`] αποτελούν τα ζεύγη δεδομένα-επίτρεψη για τα κανάλια DI και AO. Η τετράδα [`D`,`oe`,`we`,`A`] αφορά την διεπαφή με τη μνήμη και τα σήματα είναι αντίστοιχα: data, output enable, write enable, address. Το ρολόι `clk` είναι το κύριο ρολόι του συστήματος, σε διπλάσια συχνότητα (20MHz) απ' αυτήν του ρυθμού

10Mbps. Ενώ, το `aclk` είναι το ρολόι με το οποίο γίνεται η υπερδειγματοληψία στο DO. Στην αντίστοιχη παράγραφο του κεφαλαίου αυτού (4.2.2.1) ορίζεται και η συχνότητά του στα 33MHz.

Τα δεδομένα που φτάνουν στον DTE Receiver (DR), αφού αποκωδικοποιηθούν από Manchester, στέλνονται bit-bit στο σειριακό-σε-παράλληλο (s2p) μετατροπέα που τα ομαδοποιεί σε bytes. Στη συνέχεια αυτά γράφονται στη μνήμη. Όταν τα δεδομένα αποστέλλονται προς τα έξω, διαβάζονται από τη μνήμη, σειριοποιούνται στο p2s και δίνονται στον AIR Transmitter (AT), όπου και κωδικοποιούνται πριν σταλούν. Κατά τη λήψη ενός πακέτου, τα δεδομένα ακολουθούν την αντίστοιχη πορεία στις λειτουργικές μονάδες του πομποδέκτη: AIR Receiver (AR), s2p, fifo-sram, DTE Transmitter (DT). Ο πολυπλέκτης που βρίσκεται αμέσως μετά τη μνήμη εισάγει τις ειδικές λέξεις (Preample, SFD, Postample, EFD) στην αρχή και στο τέλος των πακέτων.

4.2 Διεπαφή με υπολογιστή

4.2.1 Ο πομπός DT

Ο DTE Transmitter εκτελεί τις ακόλουθες λειτουργίες:

α. ετοιμάζει το πακέτο με τα δεδομένα και να το στέλνει στον DTE, με κωδικοποίηση Manchester,

β. στέλνει φέρον στο DI, για να αναγκάζει το MAC να σταμάτα επικείμενες αποστολές,

γ. αντιγράφει την είσοδο `dtein`, όταν υπάρχει κίνηση (`dtecs`) στο κανάλι DO.

Τα δεδομένα έρχονται από το p2s στη γραμμή `out` (σχήμα 4.3). Η παραγωγή των σημάτων ελέγχου είναι ευθύνη του DT και αφορούν την ανάκληση δεδομένων. Τα σήματα αυτά είναι:

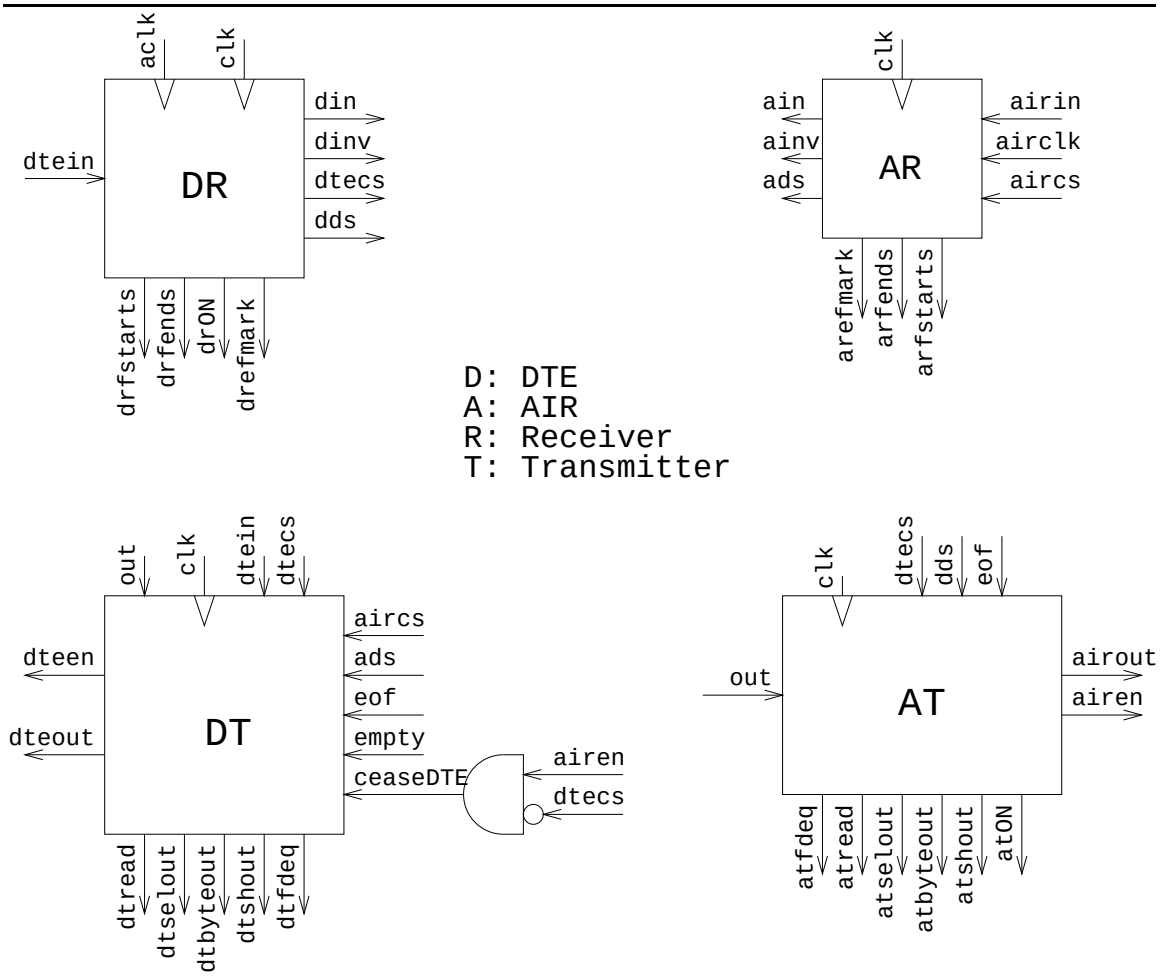
`dtread`	-	δίνει εντολή ανάγνωσης νέου byte από τη μνήμη
`dtselout`	-	επιλέγει αν το byte που θα εκπεμφθεί είναι από τα δεδομένα, ή ανήκει στην κάλυψη του πακέτου (Preample/SFD)
`dtbyteout`	-	φορτώνει την p2s με νέο byte
`dtshout`	-	ολισθαίνει τα περιεχόμενα του p2s για ένα νέο bit
`dtfdeq`	-	ενημερώνει τη fifo ότι κλείνει ο κύκλος του πακέτου, για να πετάξει την πληροφορία που κρατάει γι' αυτό

Τα υπόλοιπα είναι σήματα ελέγχου και αποτελούν εισόδους στη μηχανή πεπερασμένων καταστάσεων (finate state machine / FSM ή απλά μηχανή) του DT. Από αυτά πληροφορείται για το τι γίνεται στο ασύρματο μέσο [`aircs`, `ads`], μαθαίνει την κατάσταση της fifo [`eof`, `empty`] και ξέρει πότε να στείλει φέρον [ceaseDTE].

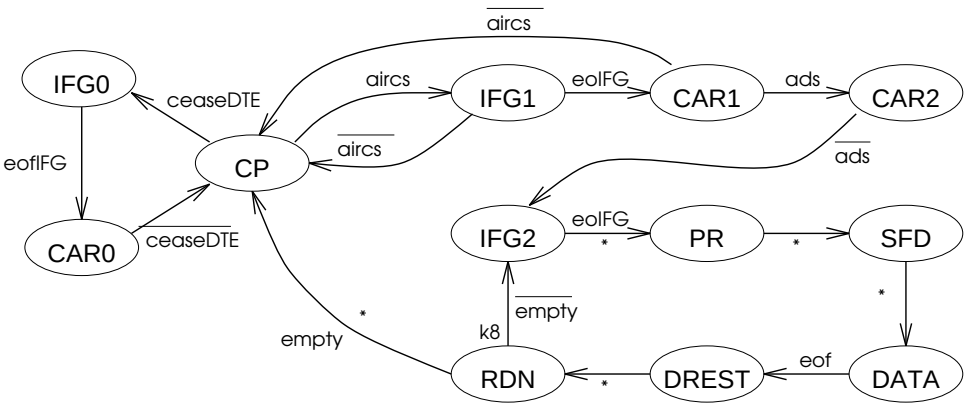
Πολλές από τις μεταβάσεις στη μηχανή του DT γίνονται σε συγχρονισμό με τους εσωτερικούς μετρητές `cnt` και `IFGcnt`:

`cnt`	-	μετρά τη διάρκεια ενός byte (2×8 κύκλοι ρολογιού)
`IFGcnt`	-	πέτρα τον χρόνο μετά το τέλος της αποστολής (είτε πρόκειται για δεδομένα, είτε για φέρον, είτε για απλό αντίγραφο) και παράγει το σήμα τερματισμού eoIFG

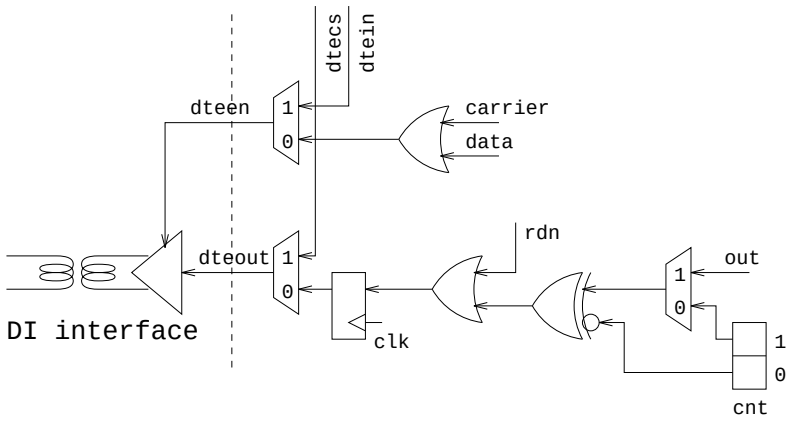
Στο σχήμα 4.4 φαίνεται το διάγραμμα καταστάσεων της μηχανής. Οι μεταβάσεις με αστερίσκο (∗) γίνονται μόνο στοιχισμένες στα όρια ενός byte. Εάν ο πομποδέκτης περίμενε να δει πρώτα την αρχή των δεδομένων στο πακέτο (από τον υπολογιστή ή το ασύρματο κανάλι) για να αρχίσει



Σχήμα 4.3: Οι είσοδοι και έξοδοι των τμημάτων DR, AR, DT και DT.



Σχήμα 4.4: Η μηχανή καταστάσεων του DT.



Σχήμα 4.5: Το κύκλωμα εξόδου του DT.

να στέλνει bits συγχρονισμού (στο ασύρματο κανάλι ή τον υπολογιστή), τότε θα σημειωνόταν μια καθυστέρηση στο συνολικό δρόμο από MAC σε MAC. Η καθυστέρηση αυτή θα ήταν της τάξης των δεκάδων περιόδων bit και, στη γενική περίπτωση, θα διεύρυνε το παράθυρο ανίχνευσης συγκρούσεων (βλέπε παράγραφο 3.1.2) και θα αύξανε έτσι την πιθανότητα συγκρούσεων. Γι' αυτό το λόγο, οι πομποί του συστήματος αρχίζουν την αποστολή σήματος συγχρονισμού στο ένα μέσο, αμέσως μόλις ανιχνευτεί κίνηση (carrier sense/cs) στο άλλο. Αν η ανίχνευση είναι ψευδής και δεν ακολουθείται από ανίχνευση δεδομένων (data sense/ds), τότε οι πομποί επιστρέφουν στην ουδέτερη τους κατάσταση.

Για τον παραπάνω λόγο υπάρχουν οι μεταβάσεις στο `aircs`, γύρω απ' την κατάσταση IFG1 και η επιπλέον κατάσταση CAR1, στο διάγραμμα. Μετά την αρχή των δεδομένων (`ads`), αρχίζει ο κύκλος της αποστολής του πακέτου. Δίνεται ένα byte (τουλάχιστον) με Preample και ένα με SFD. Ακολουθούν τα δεδομένα, ως που ο ενταμιευτής να ειδοποιήσει για το τέλος πακέτου (`eof`). Στέλνεται το υπόλοιπο-τελευταίο byte (data rest - DREST) και ο διαφορικός ενισχυτής κρατιέται για κάποιο χρόνο στην αδρανή κατάσταση (ramp down - RDN), πριν σβήσει.

Στο σχήμα 4.5 φαίνεται το κύκλωμα εξόδου, όπου γίνεται και η κωδικοποίηση Manchester. Οι φάσεις που λαμβάνονται από τα δυο τελευταίο bits του `cnt` χρησιμοποιούνται για την παραγωγή των μεταβάσεων Manchester και για την παραγωγή της ακολουθίας συγχρονισμού `010101...`, όταν αποστέλλεται φέρον. Τα υπόλοιπα σήματα [`data`, `carrier`, `copy`, `rdn`] είναι σήματα ελέγχου που αντιστοιχουν στις καταστάσεις της μηχανής.

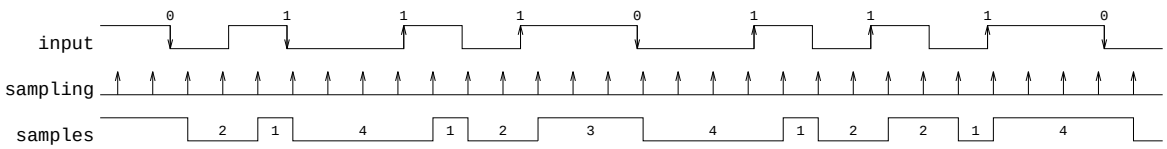
4.2.2 Ο δέκτης DR

Ο δέκτης από τον υπολογιστή (DTE Receiver) αναλαμβάνει:

α. την ανάκτηση του ρολογιού στη σειριακή γραμμή DO,

β. την ανίχνευση κίνησης στο κανάλι (`dtecs`),

γ. τον προσδιορισμό των ορίων του πακέτου (`dds`).



Σχήμα 4.6: Παράδειγμα δειγματοληψίας.

Η είσοδος `dtein`, απ' την κάρτα του υπολογιστή (σχήμα 4.3), υφίσταται δειγματοληψία και εφαρμόζεται στο s2p, με την συνοδεία ενός σήματος χρονισμού (`dinv`: `din` valid). Τα σήματα ελέγχου `drfstarts`, `drefmark` και `drfends` διατάζουν τη fifo : να ξεκινήσει τη συγκέντρωση των bytes του πακέτου, να σημειώσει τη θέση του, πιθανώς, τελευταίου byte[1] και να τελειώσει με τη συγκέντρωση των bytes, αντίστοιχα.

Η ανίχνευση της ειδικής λέξης SFD γίνεται με έναν καταχωρητή ολίσθησης και μια πύλη AND. Τα δειγματοληπτούμενα bits μπαίνουν σειριακά στον καταχωρητή του οποίου η παράλληλη έξοδος συγκρίνεται με τη γνωστή λέξη SFD. Η συμφωνία θέτει το `dds`, ενώ η απώλεια της κίνησης (`dtecs`) στη γραμμή το μηδενίζει.

4.2.2.1 Ο συγχρονισμός ρολογιού

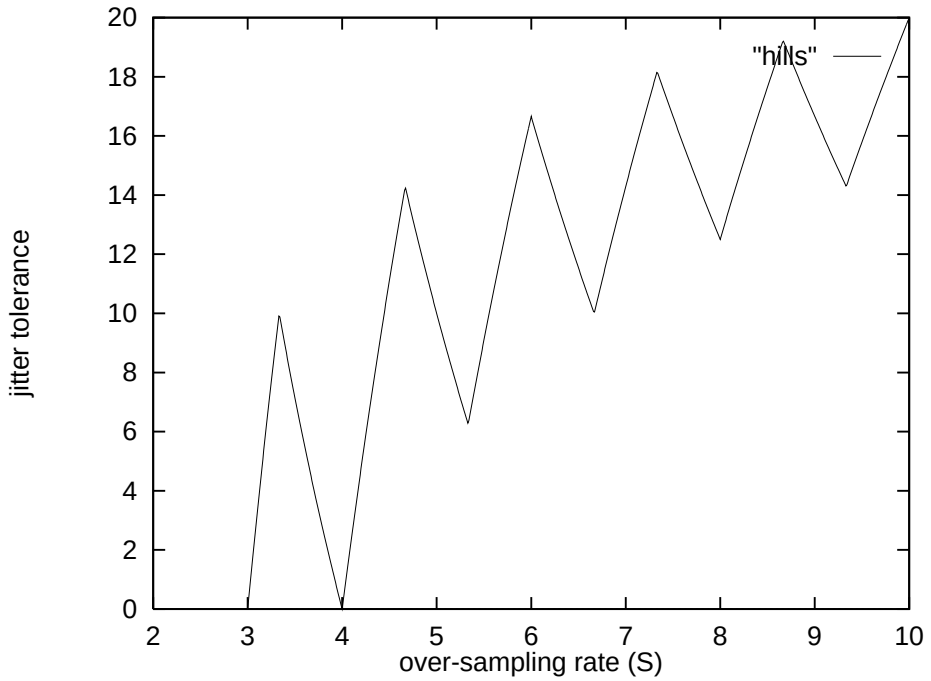
Το πρόβλημα που τίθεται είναι με ποιο τρόπο μπορεί ο δέκτης να ανακτά το ρολόι (clock recovery) από τη είσοδο `dtein` και να κάνει δειγματοληψία σε φάση μ' αυτό. Ακολουθούμε, λοιπόν, τη μέθοδο με τα παράθυρα δειγματοληψίας, που αναφέρθηκε στο προηγούμενο κεφάλαιο.

Πέρνουμε δείγματα της εισόδου, αρκετά σε κάθε περίοδο bit έτσι ώστε, να μπορούμε να ανιχνεύσουμε τις μεταβάσεις της και να διαχωρίζονται οι φαρδείς (100ns) από τους στενούς (50ns) παλμούς. Προκύπτουν , έτσι, ακολουθίες δειγμάτων που περιέχουν συστάδες από όμοια bits. Λόγω του φαινόμενου jitter, η διάρκεια των παλμών σε μια ψηφιακή γραμμή έχει διακυμάνσεις γύρω από την ονομαστική της τιμή (τρέμουλο - τρομώδης μεταβολή). Στην περίπτωση μας, οι παλμοί των 50 και 100 ns μπορεί να έρχονται φαρδύτεροι ή στενότεροι με τυχαίο τρόπο, και ίσως με πόλωση ως προς μια κατεύθυνση μεταβολής.

Οι μεταβάσεις στα όρια των παλμών είναι δυο ειδών: οι μεταβάσεις στα μέσα των bits, και οι μεταβάσεις στα όρια. Οι πρώτες είναι αυτές που καθορίζουν την τιμή του bit (τις σημειώνουμε με βέλος στο σχήμα 4.6) και οι μεταβάσεις ορίων απλώς υποστηρίζουν τις πρώτες και υπάρχουν μόνο όταν χρειάζονται. Για το λόγο αυτό, για την ανάκτηση του ρολογιού στεφόμαστε προς τις μεταβάσεις μέσων.

Έστω ότι η συχνότητα δειγματοληψίας είναι 10S MHz, δηλαδή, κατά μέσο όρο, σ' έναν φαρδύ παλμό, πέρνουμε S δείγματα. Επειδή, η δειγματοληψία δεν είναι σε συγχρονισμό με την είσοδο

[1] Ειδικά το **drefmark** υπάρχει στο DR για λόγους συμμετρίας με το AR. Επειδή, στο ασύρματο κανάλι η ανίχνευση του τέλους δεδομένων γίνεται με την EFD, η οποία μπορεί να παρουσιάζεται οπουδήποτε μέσα στο πακέτο, χρειάζεται να σημειώνουμε κάθε της παρουσία. Στην τελευταία από αυτές, πριν το τελικό σβήσιμο της ισχύος λήψης, αντιστοιχεί το τέλος των δεδομένων. Η εντολή **efmark** (end of frame mark) πρέπει να δίνεται αναγκαστικά και από το DR.



Σχήμα 4.7: Ανοχή στο τρέμουλο (jitter) ως προς τον δείκτη υπερδειγματοληψίας.

και λόγω τρέμουλου (jitter), το μήκος των συστάδων (ακέραιος αριθμός) μεταβάλλεται. Εμείς ζητάμε κάποια τιμή του S που:

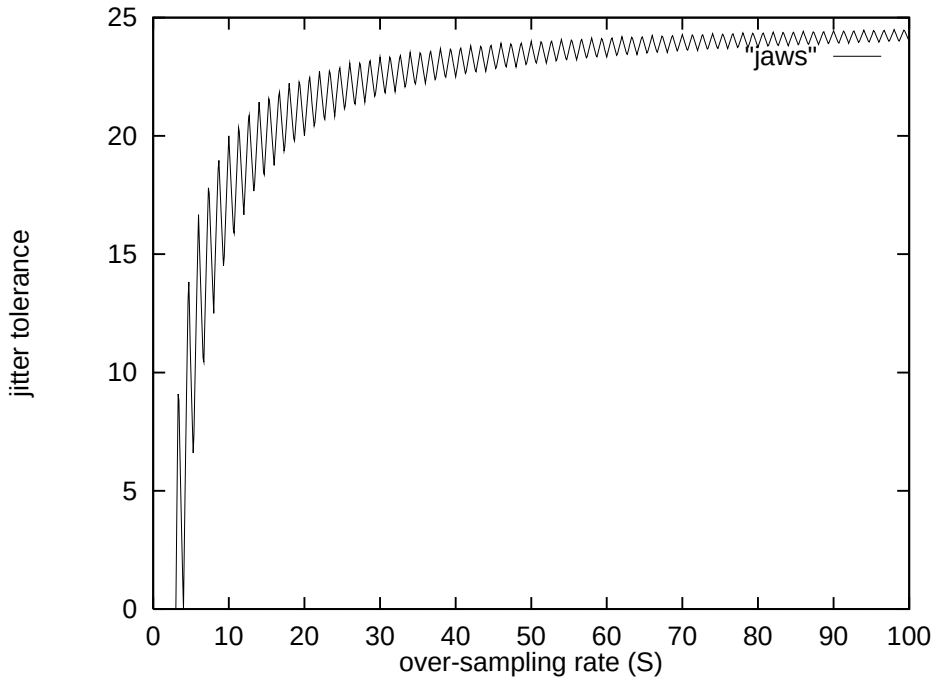
α. να μπορούμε να διαχωρίζουμε μια στενή συστάδα από μια φαρδιά, και

β. να δίνει μια ανοχή στο τρέμουλο, που να είναι τουλάχιστον 2.5ns, όπως ορίζει το 802.3.

Η συνθήκη (α) ικανοποιείται όταν υπάρχει κάποιο $e > 0$ όπου $\lceil S/2 + e \rceil < \lfloor S - e \rfloor$, δηλαδή όταν η μέγιστη στενή συστάδα απέχει από την ελάχιστη φαρδιά. Τώρα, αν το e που ικανοποιεί το (α) είναι μεγαλύτερο από $S\frac{2.5ns}{100ns}$, τότε πετυχαίνουμε και το (β).

Στο διάγραμμα 4.7 φαίνεται η ανοχή στο τρέμουλο, που πετυχαίνεται για κάθε τιμή του S. Υπάρχουν σημεία (στο διάστημα [2,3] και η τιμή 4) που δεν ικανοποιούν το (α) και σημειώνονται με μηδέν. Υπάρχουν και περιοχές που δεν φτάνουν την προδιαγραφή στο (β). Μια καλή τιμή, για να διαλέξει κανείς, είναι η 3.3 (`aclk` στα 33MHz), που δίνει τοπικό μέγιστο το 10ns. Η τιμή των 33MHz, που εξάγεται με τη μέθοδο αυτή, είναι ίδιαίτερα καλή, αν αναλογιστούμε πως η συγκεκριμένη κυματομορφή Manchester καταλαμβάνει 10MHz φάσματος και άρα, η πλήρης ανάκτησή της απαιτεί δειγματοληψία, τουλάχιστον, στα 20MHz. Ο δείκτης δειγματιληψίας πρέπει να ειναι, δηλαδή, τουλάχιστον δυο (2).

Μια μέθοδος που πραγματοποιεί ανάκτηση ρολογιού με τόσο χαμηλού ρυθμού δειγματοληψία, αναπτύχθηκε κατά τη μεταπτυχιακή εργασία της Παναγιώτας Βατσολάκη, το 1992 [Vat92]. Σύμφωνα με τη μέθοδο αυτή, η σειριακή είσοδος προ-επεξεργάζεται πριν τη δειγματοληψία και χρειάζονται δύο, τουλάχιστον, δείγματα σε κάθε περίοδο bit. Η δική μας μέθοδος εκμεταλεύεται



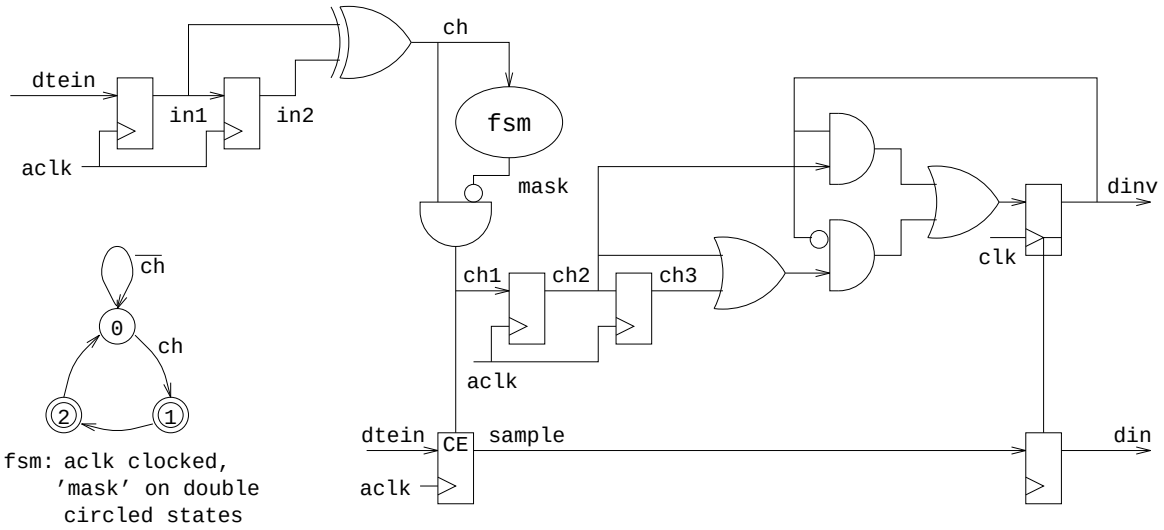
Σχήμα 4.8: Για μεγάλο ρυθμό δειγματοληψίας η ανοχή φτάνει το θεωρητικό μέγιστο.

τα ειδικά χαρακτηριστικά της κωδικοποίησης Manchester και της δομής του πακέτου Ethernet, υλοποιείται πολύ πιο οικονομικά σε υλικό και χρειάζεται τελικά μόλις 3.3 δείγματα ανά περίοδο bit.

Ερχόμαστε, τώρα, στο πως επιτυγχάνεται ο διαχωρισμός των στενών από τους φαρδείς παλμούς. Η ιδέα είναι (βλέπε σχήμα 4.9) ότι ανιχνεύουμε τις μεταβολές (ch) στα λαμβανόμενα bits, προσπαθώντας να κρατήσουμε αυτές που αφορούν μεταβάσεις μέσων και όχι μεταβάσεις ορίων.

Όταν έρχεται μια μεταβολή, περιμένουμε $\lfloor \frac{3S}{4} \rfloor$ κύκλους του `aclk` - όση δηλαδή η μέγιστη διάρκεια στενού παλμού - και μετά ανοίγουμε ένα παράθυρο για την επόμενη μεταβολή. Αυτή έρχεται, κανονικά, σε $\lceil \frac{3S}{4} \rceil$ και πάνω κύκλους, σε σχέση με την αρχική. Αυτή προκαλεί το άνοιγμα του επόμενου παραθύρου. Αν έρθει αργότερα, σημαίνει ότι η αρχική μετάβαση ήταν η αρχή ενός στενού παλμού που ακολουθείται από έναν φαρδύ. Σημαίνει δηλαδή ότι, λαθεμένα, το κύκλωμα θεώρησε την αρχική σαν μετάβαση μέσου. Σε μια τέτοια ακολουθία παλμών (στενός-φαρδύς), όμως, η μετάβαση που εμφανίζεται τελικά είναι η μετάβαση τέλους του φαρδύ παλμού και είναι σίγουρα μετάβαση μέσου. Δηλαδή, στο παράθυρο που θα ανοίξει αυτή, θα πετύχει σίγουρα την επόμενη μετάβαση μέσου και ο συγχρονισμός θα κρατηθεί μέχρι το τέλος του πακέτου.

Έτσι, σε περίπτωση που ο δέκτης βρεθεί αρχικά σε λανθασμένη φάση, αρκεί μια οποιαδήποτε παρουσία φαρδύ παλμού (δηλαδή, μια μετάβαση στα bits από 0 σε 1 ή από 1 σε 0) για να συντονιστεί. Η ακολουθία του Preample περιέχει μόνο τέτοιες ακολουθίες.



Σχήμα 4.9: Ο αποκωδικοποιητής Manchester.

Η παρούσα μέθοδος (βλέπε διάγραμμα 4.9) δοκιμάστηκε με προσομοιώσεις για $S = 3.3$, για τρέμουλο με τυχαία (ομοιόμορφη) κατανομή στη γραμμή εισόδου. Το κύκλωμα δουλεύει, χωρίς πρόβλημα με την προβλεπόμενη ανοχή στο τρέμουλο (10ns). Συμπληρωματικά, έγιναν δοκιμές και με πολωμένο jitter, με μη μηδενική μέση τιμή. Το συμπέρασμα είναι ότι το κύκλωμα μπορεί να παρακολουθήσει σωστά το ρολόι της εισόδου του, ακόμη κι αν αυτά ολισθαίνει.

4.3 Διεπαφή με το ασύρματο μέσο

4.3.1 Ο πομπός AT

Ο AIR Transmitter:

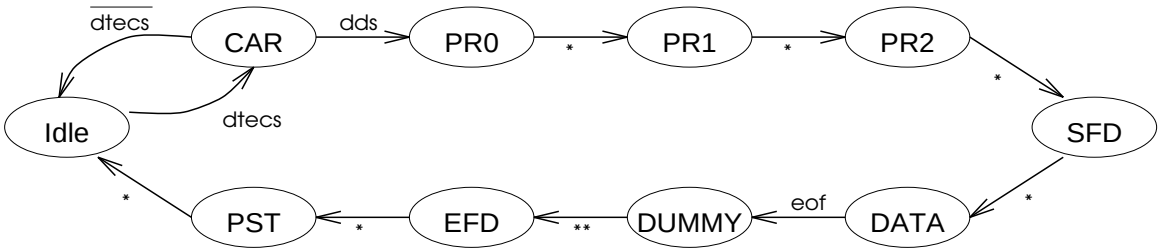
α. συνθέτει το πρόθεμα του πακέτου (Preample+SFD) όταν αντιληφθεί κίνηση (`dtecs`, `dds`) από τον υπολογιστή,

β. κωδικοποιεί τις οκτάδες που διαβάζει απ' τον ενταμιευτή,

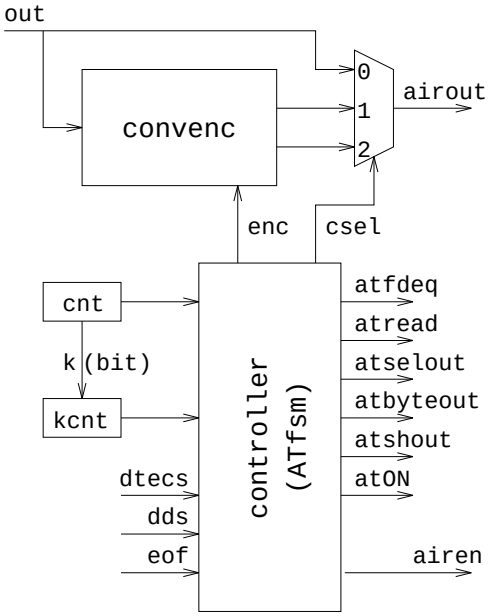
γ. προσθέτει μια επιπλέον οκτάδα (dummy byte), για τον καθαρισμό του κωδικοποιητή, όταν τελειώσουν (`eof`) τα δεδομένα προς αποστολή και

δ. κλείνει το πακέτο με το επίθεμα του (EFD+Postample).

Οι είσοδοι και έξοδοι του AT (σχήμα 4.3) είναι παρόμοιες με αυτές του DT: το `out` φέρει τα bits δεδομένων, τα `dtecs`, `dds` και `eof` σηματοδοτούν τα γεγονότα που προκαλούν τις μεταβάσεις στην μηχανή καταστάσεων και τα `airout` και `airen` είναι η είσοδος του διαμόρφωση με την επίτρεψη του. Τα υπόλοιπα σήματα είναι -κατ' αντιστοιχία με τον DT- σήματα ελέγχου για τη fifo, τον p2s και τον DT.



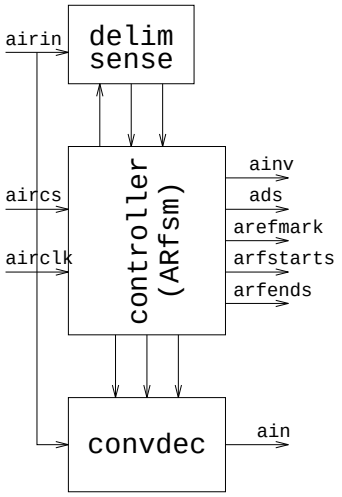
Σχήμα 4.10: Η μηχανή καταστάσεων του AT.



Σχήμα 4.11: Η οργάνωση του AT.

Στο διάγραμμα καταστάσεων της μηχανής (βλέπε σχήμα 4.10) φαίνεται ο βασικός κύκλος παραγωγής του πακέτου. Εδώ, και πάλι, κάποιες απ' τις μεταβάσεις γίνονται σε φάση με το μετρητή `kcnt` που θέτει τα όρια των bytes (∗) ή των κωδικοποιημένων bytes, διπλής διάρκειας (∗∗). Επίσης, πρέπει να πούμε πως η αποστολή σήματος συγχρονισμού (CAR) αρχίζει αμέσως μόλις ανιχνευθεί φέρον (`dtecs`) από τη πλευρά του υπολογιστή, και πριν ακόμη ανιχνευθεί η αρχή των δεδομένων (`dds`).

Το χονδρικό διάγραμμα (σχήμα 4.11) δίνει την οργάνωση του πομπού. Φαίνεται, επίσης, και το πως συνδέεται ο συνελικτικός κωδικοποιητής (convenc), του οποίου η δομή συζητείται σε επόμενη παράγραφο.



Σχήμα 4.12: Η οργάνωση του AR.

4.3.2 Ο δέκτης AR

Ο AIR Receiver μετατρέπει την τριάδα [`airin`: data, `airclk`: clock, `aircs`: carrier sense] (βλέπε σχήμα 4.3) στη σύγχρονη, με το ρολόι του συστήματος, τριάδα [`ain`: data, `ainv`: data valid, `ads`: data sense], ελέγχοντας, ταυτόχρονα, και τον ενταμιευτή (`arfstarts`, `arfends`, `arefmark`).

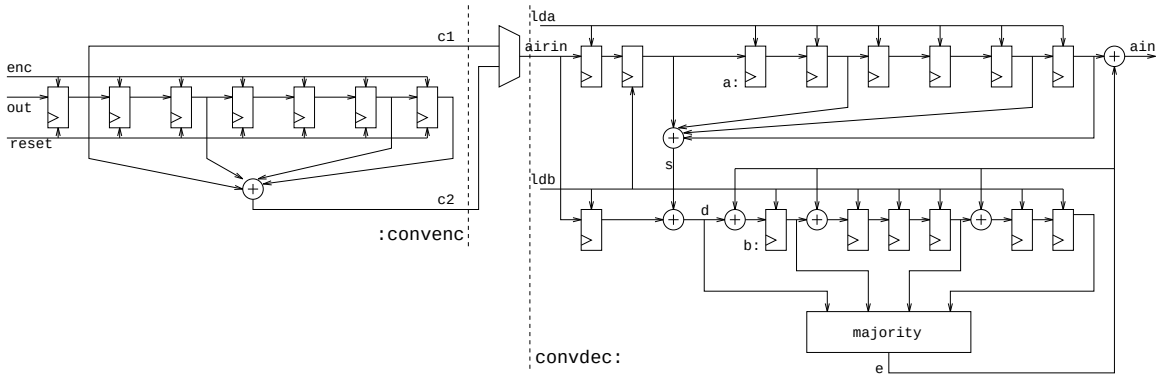
Για να συμβαίνουν αυτά, όπως φαίνεται και από το διάγραμμα 4.12, χρειάζεται ένας ανιχνευτής (delimSense) των ειδικών λέξεων (SFD και EFD), για τα όρια των δεδομένων και ένας συνελικτικός αποκωδικοποιητής (convdec). Ο συντονισμός όλων αυτών, γίνεται από τον ελεγκτή (controller), ο οποίος: μετατρέπει σε σύγχρονες τις ακμές του `airclk`, δίνει σήματα συντονισμού στον convdec (`cdrs`, `lda`, `ldb`) και παράγει τον εξωτερικό έλεγχο για s2p, fifo και DT.

4.3.3 Κωδικοποίηση για τη διόρθωση λαθών

Για τα σφάλματα που μπορεί να συμβαίνουν, κατά τη μετάδοση ενός πακέτου, στο Ethernet, υπάρχει το ειδικό πεδίο CRC (κώδικας κυκλικού πλεονασμού - cyclic redundancy code), που εξασφαλίζει την ανίχνευσή τους με μεγάλη πιθανότητα. Η ασύρματη, όμως, μετάδοση δεν αρκείται μόνο στην ανίχνευση, αλλά απαιτεί και μηχανισμούς για τη διόρθωση τους. Οι κώδικες ελέγχου (ανίχνευσης ή/και διόρθωσης) σφαλμάτων χωρίζονται, συχνά, σε δυο μεγάλες κατηγορίες:

α. στους κώδικες μπλοκ, όπου η πληροφορία διαιρείται σε μπλοκ των k bits. Κάθε μπλοκ προσαυξάνεται με r bits ελέγχου και ο δέκτης χρησιμοποιεί τα k+r bits για να εκτιμά την πληροφορία που στάλθηκε.

β. στους συνελικτικούς κώδικες, όπου τα bits ελέγχου παρεμβάλλονται συνεχώς στα bits πληροφορίας και η εκτίμηση στο δέκτη γίνεται σειριακά πάνω στο συρμό των λαμβανομένων



Σχήμα 4.13: Συνελικτικός κωδικοποιητής - αποκωδικοποιητής

bits.

Οι συνελικτικοί κώδικες αν και έχουν δύσκολη ανάλυση, δίνουν σοβαρά πλεονεκτήματα. Οι απαιτήσεις για μνήμη στους αποκωδικοποιητές είναι μικρότερες και τα κυκλώματα που κατασκευάζονται είναι πιο γρήγορα.

Μέσα σ' αυτό το χώρο, διαλέξαμε το συγκεκριμένο συνελικτικό κώδικα με κριτήρια την απλότητα της υλοποίησης και την απόδοσή του. Ο αποκωδικοποιητής που σχεδιάσαμε ανήκει στην κατηγορία των αποκωδικοποιητών κατωφλιού (threshold decoding), που οι εκτιμήσεις που κάνει δεν είναι βέλτιστες (όπως στον αλγόριθμο Viterbi), αλλά υλοποιείται πολύ πιο εύκολα από άλλους. Πρόκειται για κώδικα ρυθμού 1/2, που δηλαδή, σε κάθε bit (`c1`) πληροφορίας παραθέτουμε και ένα bit ελέγχου - το bit συνδρόμου (`c2`).

Τα bits μεταδίδονται (με χρονική πολυπλεξία) μέσα απ' το ασύρματο κανάλι και οδηγούνται στους καταχωρητές ολίσθησης a και b. Τα bits συνδρόμου επανυπολογίζονται από την λαμβανόμενη πληροφορία (`s`) και συγκρίνονται με την τα bits συνδρόμου που λάβαμε (`d`). Με πλειοψηφικό τρόπο, όταν εμφανίζονται πολλές ασυμφωνίες, αποφασίζεται ότι κάποιο bit του συρμού είναι λαθεμένο (`e`), οπότε διορθώνεται.

Ο κώδικας είναι (n,k,m)=(2,1,6) αυτο-ορθογώνιος (self-orthogonal, [Rhe89]), με αποκωδικοποίηση κατωφλιού (πλειοψηφίας). Ο αριθμός 6 δηλώνει το μήκος των καταχωρητών που χρειάζονται. Στο σύστημα αυτό, το μήκος εξαναγκασμού (constraint length) είναι (m+1)n=14, δηλαδή, η αποκωδικοποίηση ενός bit εξαρτάται και από τα 14 επόμενα του συρμού. Γιαυτό και στον πομπό AT στέλνουμε ένα επιπλέον byte άχρηστων δεδομένων ($2 \times 8 = 16$bits κώδικα).

Μέσα σ' αυτά τα 14 bits ο αποκωδικοποιητής μπορεί να διορθώσει, μέχρι το πολύ, δυο σφάλματα μετάδοσης. Αν συμβεί ένας καταιγισμός από τρία ή και περισσότερα λάθη, σε παράθυρο 14 bits, τότε κάποια λάθη θα εμφανιστούν στην έξοδο του δέκτη, ο μηχανισμός CRC θα κάνει το MAC να αντιληφθεί το λανθασμένο πακέτο και θα ζητηθεί η επανάληψή του. Συνεπώς, ο κώδικάς μας είναι ένας επιπρόσθετος μηχανισμός προστασίας των δεδομένων και δεν αναιρεί, αντίθετα υποβοηθά τους ήδη προτεινόμενους στο 802.3.

Για να μελετήσει κανείς την απόδοση ενός συνελικτικού κώδικα, πρέπει να καταφύγει ([Sha79]-σελ.:486) στις προσομοιώσεις με υπολογιστή. Κριτήριο απόδοσης ενός κώδικα, γενικά, θεωρείται η απολαβή κωδικοποίησης (coding gain), που ορίζεται σαν την βελτίωση που επιτυγχάνεται στο ρυθμό σφαλμάτων του καναλιού, με την εφαρμογή του κώδικα. Καθώς στα bits πληροφορίας προστίθενται και bits πλεονασμού, ο ρυθμός μετάδοσης στο κανάλι πρέπει να αυξηθεί, αν δε θέλουμε να ρίξουμε το ρυθμό των δεδομένων. Η αύξηση αυτή δυσχεραίνει τη μετάδοση, ανεβάζοντας τον ρυθμό σφαλμάτων (BER - bit error rate). Έτσι για τον υπολογισμό της απολαβής κωδικοποίησης πρέπει να λαμβάνεται κι αυτό υπ' όψην. Μια μέθοδος για να γίνει αυτό προτείνεται από τον P. Sweeny [Swe91] και η εφαρμογή της, στην περίπτωση μας, φαίνεται στο σχήμα 4.14.

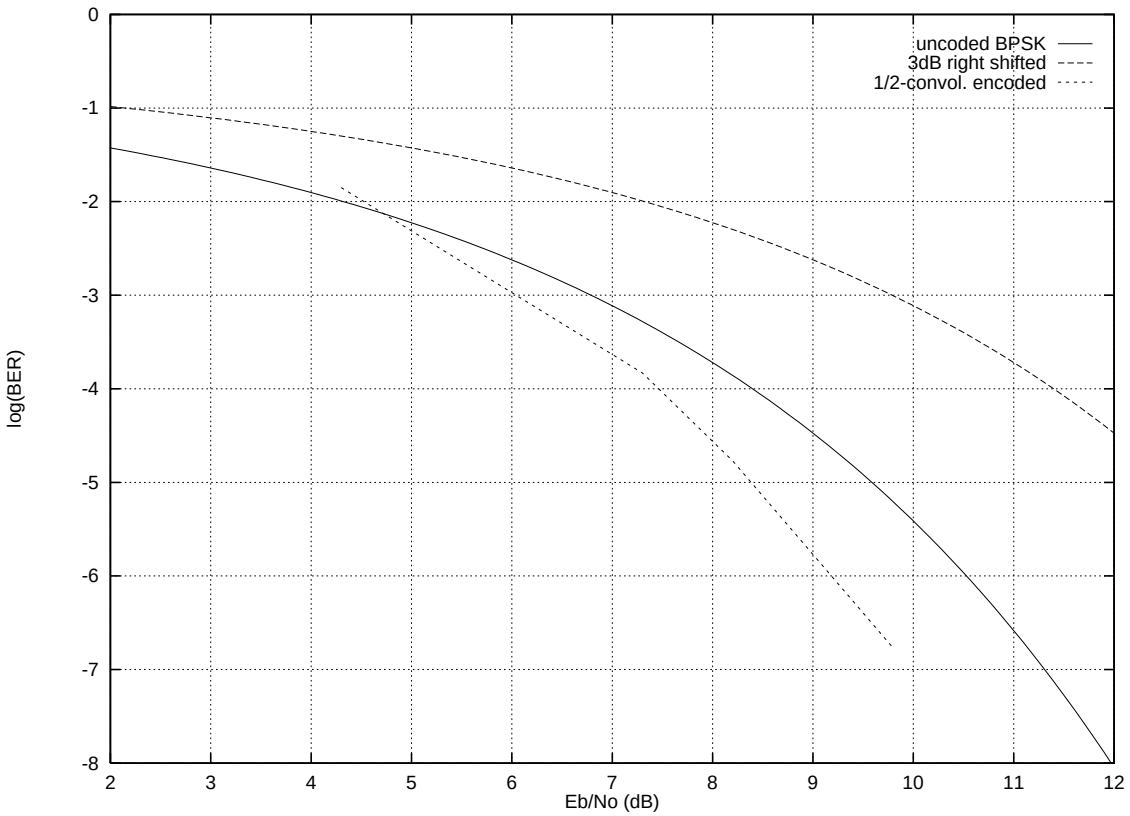
Η συμπεριφορά του κώδικα, κατ' αρχήν, έχει έναν βαθμό εξάρτησης και από τη μέθοδο διαμόρφωσης στο κανάλι [Feh79]. Διαλέξαμε, λοιπόν, για τη παράσταση της σύγκρισης, να αναφερθούμε σε μια πολύ διαδεδομένη μέθοδο: τη δυαδική μετατόπιση φάσης (BPSK). Στο διάγραμμα δίνεται ο ρυθμός σφαλμάτων (BER) συναρτήσει της σηματοθορυβικής σχέσης (E_b/N_0 : ενέργεια του bit προς τη φασματική πυκνότητα ισχύος του θορύβου, ανά Hertz), για ένα κανάλι BPSK, χωρίς κωδικοποίηση. Δίνεται, επίσης, και ένα αντίγραφο της καμπύλης, μετατοπισμένο κατά 3dB δεξιά. Η μετατόπιση των 3dB δηλώνει την αύξηση του BER, λόγω του διπλασιασμού του ρυθμού μετάδοσης.

Στην προσομοίωση υποθέταμε τιμές του BER για το κανάλι, πάνω στη δεύτερη καμπύλη και βλέπαμε το ρυθμό σφαλμάτων μετά την κωδικοποίηση. Με τις τιμές που προέκυπταν χαραξάμε τη τρίτη καμπύλη. Η διαφορά της πρώτης και της τρίτης καμπύλης δίνει τη ζητούμενη απολαβή της κωδικοποίησης.

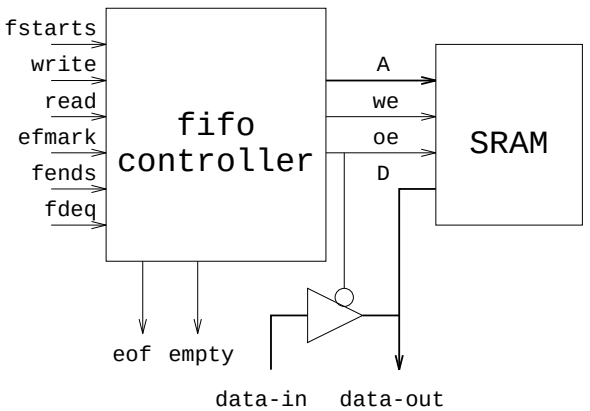
Δυστυχώς, η προσομοίωση του καναλιού για πολύ μικρά BER (της τάξης των 10^{-4} και πιο κάτω) απαιτεί δοκιμές για πολύ μεγάλο αριθμό bits, για να έχουμε στατιστική εμπιστοσύνη στη μέτρηση. Έτσι δοκιμάστηκαν τιμές (του BER στη δεύτερη καμπύλη) μέχρι την τάξη του 10^{-3}. Παρ' ολ' αυτά, η εικόνα είναι σαφής. Η εφαρμογή του συνελικτικού κώδικα δίνει μιαν απολαβή της τάξης του 1dB, για BER 10^{-4}.

4.4 Πολλαπλός ενταμιευτής

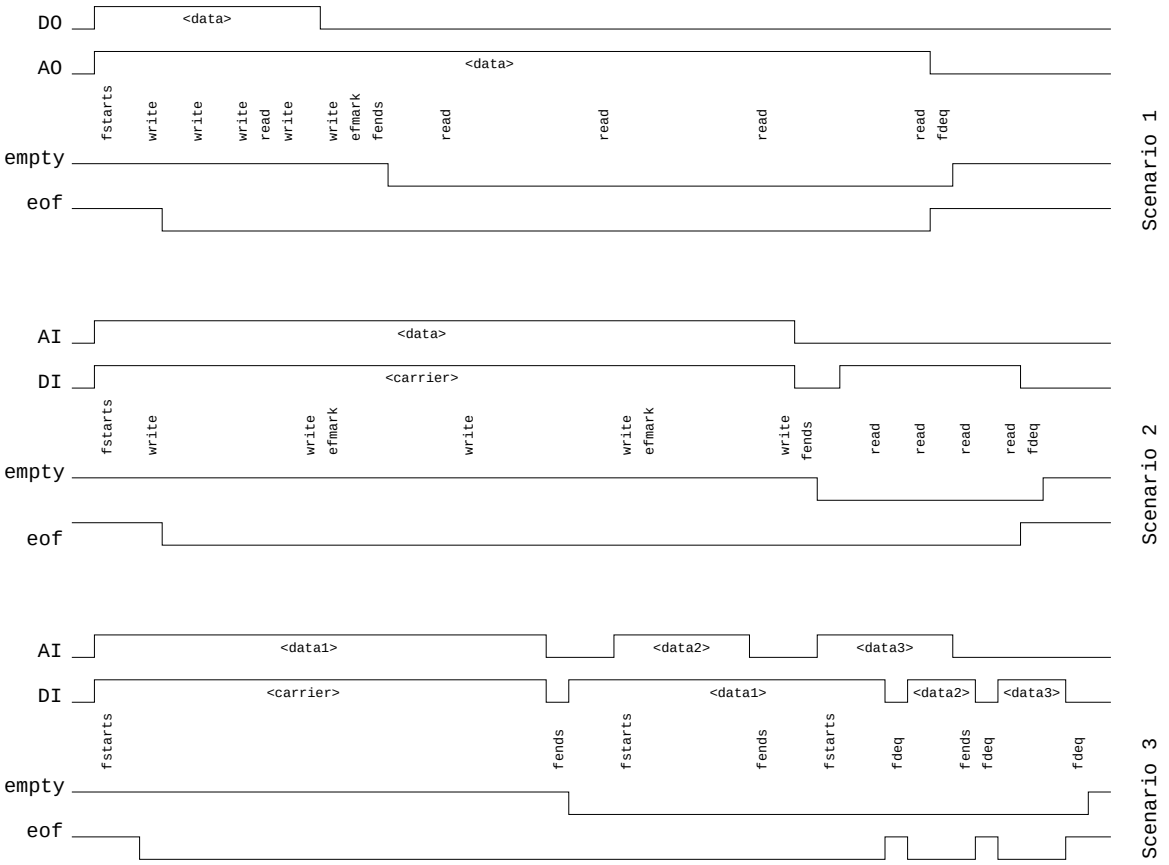
Για την προσωρινή παραμονή των πακέτων στον πομποδέκτη, από ή προς το ασύρματο μέσο, υπάρχουν οι ενταμιευτές ουράς (fifo buffers). Επειδή οι δυο κατευθύνσεις είναι χρονικά αμοιβαία αποκλειόμενες, μπορούμε να χρησιμοποιήσουμε μια κοινή μνήμη και τον ίδιο ελεγκτή για τον ενταμιευτή αποστολής (TB) και λήψης (RB). Επίσης, για τη λειτουργία της λήψης, ο ενταμιευτής πρέπει να είναι πολλαπλός. Να έχει, δηλαδή, τη δυνατότητα να διαχειρίζεται δύο ή και περισσότερα πακέτα, αποθηκευμένα ταυτόχρονα στη μνήμη του.



Σχήμα 4.14: Η απόδοση του κώδικα.



Σχήμα 4.15: Η διεπαφή του ενταμιευτή.



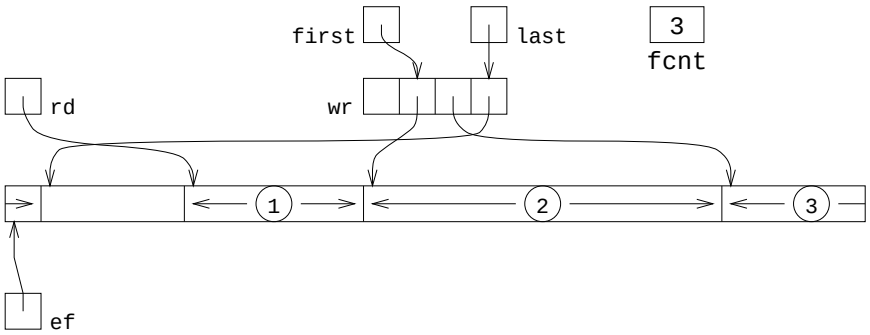
Σχήμα 4.16: Σενάρια εντολών στον ενταμιευτή.

4.4.1 Λειτουργικότητα

Ο ελεγκτής του ενταμιευτή δέχεται τις παρακάτω εντολές:

Έντονη	Σημασία
`fstarts`	ένα καινούργιο πακέτο αρχίζει να φτάνει στη fifo
`write`	γράψε ένα byte στη μνήμη
`read`	διάβασε το επόμενο byte απ' τη μνήμη
`efmark`	σημείωσε την παρουσία, πιθανώς, του τελευταίου byte του πακέτου
`fends`	τελειώσαμε με τις εγγραφές δεδομένων
`fdeq`	τελειώσαμε και με τις αναγνώσεις, τέλος αποθήκευσης

Η επεξήγηση των εντολών γίνεται καλύτερα με την παρουσίαση πιθανών σεναρίων. Στο σχήμα 4.16, στο πρώτο τμήμα, παρουσιάζεται η αποστολή πακέτου απ' τον υπολογιστή, με σημειωμένη την χρονική ακολουθία των εντολών που δίνονται στη fifo. Όταν ανιχνεύεται η ειδική λέξη SFD, δηλώνεται (`fstarts`) η έναρξη της ενταμίευσης. Κάθε οκτάδα bits που συγκεντρώνεται στέλνεται για εγγραφή (`write`), ενώ παράλληλα, και με πιο αργούς ρυθμούς, ξεκινούν οι αναγνώσεις (`read`) για την αποστολή στο ασύρματο κανάλι. Στο τέλος, οι εντολές `efmark` και `fends`, σημειώνουν



Σχήμα 4.17: Στιγμιότυπο στον ενταμιευτή.

το τέλος των εγγραφών. Οι αναγνώσεις μπορούν να συνεχίζονται, μέχρι την τελευταία, οπότε και δίνεται η εντολή `fdeq` για να δηλωθεί το τέλος αποθήκευσης και να ενημερωθούν οι εσωτερικές δομές του ελεγκτή.

Τα σήματα εξόδου `eof` και `empty` πληροφορούν τον έξω κόσμο για την κατάσταση των πακέτων. Το σήμα `eof` στον άσσο σημαίνει ότι στο πρώτο (πιο παλιό) πακέτο έχουν αναγνωστεί τόσα bytes, όσα έχουν γραφτεί. Το `empty` στον άσσο σημαίνει πως η fifo είναι άδεια, δηλαδή, δεν υπάρχει κανένα πακέτο με ολοκληρωμένη την εγγραφή του. Έτσι, το σήμα `eof` αφορά bytes και οριοθετείται από εντολές `write` και `read`, ενώ το `empty` αφορά πακέτα και οριοθετείται από ζευγάρια `fends-fdeq`.

Στο δεύτερο σενάριο του σχήματος φαίνεται η χρήση της εντολής `efmark`. Κατά τη λήψη ενός πακέτου απ' το ασύρματο κανάλι, μετά την ειδική λέξη τέλους (EFD) (η οποία μπορεί να εμφανίζεται και εντός του πακέτου) μπορούν να φτάσουν ακόμη μερικά bytes, πριν την πτώση της ισχύος. Πρέπει, λοιπόν, να σημειώνουμε όλες τις παρουσίες της λέξης, και στο τέλος, να αγνοήσουμε τα bytes που γράφονται μετά από την τελευταία.

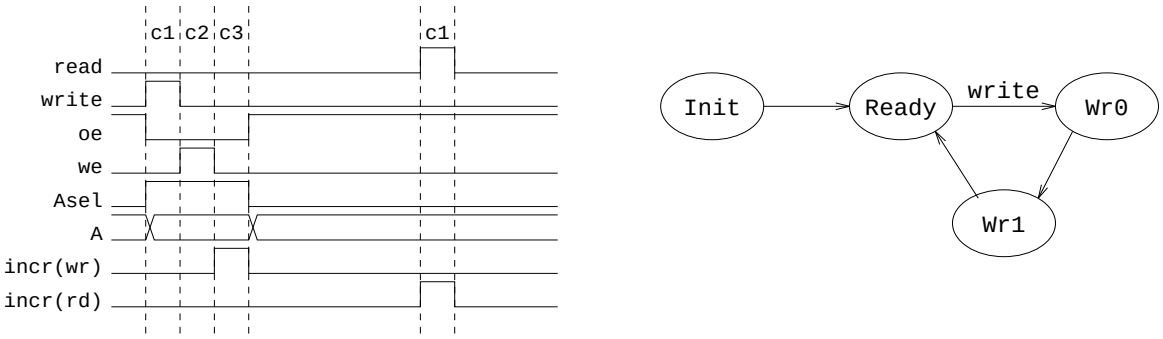
Το τρίτο σενάριο αφορά την πολλαπλή αποθήκευση πακέτων. Έχει απλουστευθεί με αφαίρεση των εντολών που αναφέρονται σε bytes (`write`, `read` και `efmark`).

4.4.2 Οργάνωση

Ο ελεγκτής του ενταμιευτή διαχειρίζεται τα όρια των πακέτων στη μνήμη. Όπως φαίνεται και στο σχήμα 4.17, τα πακέτα γράφονται σε συνεχόμενες θέσεις στη μνήμη, με αύξουσα σειρά, και με τρόπο κυλιόμενο (το πακέτο που φτάνει στη μέγιστη διεύθυνση συνεχίζει στη διεύθυνση 0).

Έτσι, για να σημειώνονται τα όρια τεσσάρων πακέτων (τέσσερα χρειάζονται για ρυθμό 1Mbps στο ασύρματο μέσο) χρειάζονται 4+1 δείκτες.[2] Αυτοί, επιλέχθηκε να είναι, οι 4 καταχωρητές

[2]Στο σημείο αυτό θα πρέπει να αναφέρουμε μια οικονομικότερη σε υλικό λύση που προτάθηκε από μέλος της εξεταστικής επιτροπής, κατά την παρουσίαση της εργασίας. Για την σημείωση των ορίων των πακέτων πάνω στη μνήμη προτείνεται να χρησιμοποιείται μία μνήμη πλάτους 9 bits. Το έννατο bit δηλώνει το τέλος ενός πακέτου και την αρχή του επομένου. Έτσι, σ' αυτή τη βελτιωμένη έκδοση του ενταμιευτή χρειάζονται μόνο δύο δείκτες, ανεξάρτητα από το μέγιστο αριθμό των πακέτων που μπορούν να ενταμιεύονται.



Σχήμα 4.18: Εγγραφή και ανάγνωση.

εγγραφής εγγραφής (wr), που δείχνουν αμέσως μετά το τέλος του πακέτου και ο καταχωρητής ανάγνωσης (rd), που σημειώνει την αρχή του παλαιότερου πακέτου - του byte που θα αναγνωστεί στο επόμενο read. Για να γνωρίζουμε ποιοι από τους καταχωρητές wr είναι ενεργοί, σημειώνουμε τον πρώτο (first) και τον τελευταίο (last) και για να ξέρουμε πόσα είναι τα αποθηκευμένα πακέτα, κάθε στιγμή, έχουμε το μετρητή fcnt. Τέλος, ο δείκτης ef προορίζεται για την τελευταία παρουσία του EFD, στο πακέτο που εκείνη τη στιγμή γράφεται.

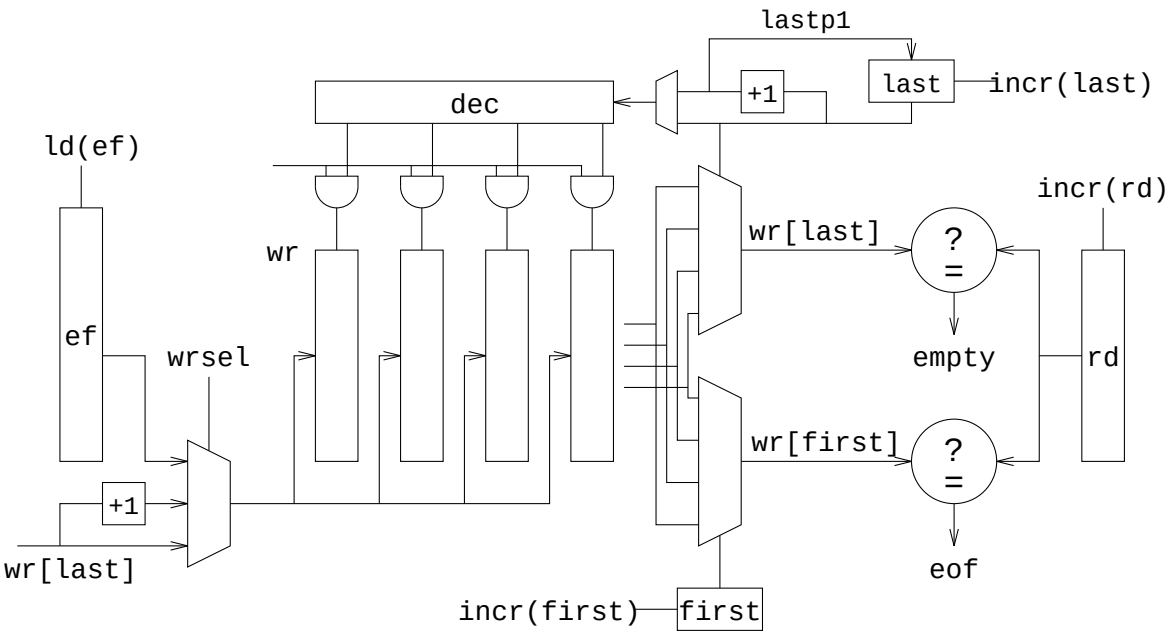
Οι λειτουργίες RTL (Register Tranfer Logic), για τους καταχωρητές, δίνονται πιο κάτω:

Εντολή	Λειτουργία
fstarts	wr[last+1] ← wr[last]; last++
fends	fcnt++; wr[last] ← ef
fdeq	first++; fcnt−−
efmark	ef ← wr[last]
write	wr[last] ← wr[last] + 1
read	rd++

Οι λειτουργίες που γίνονται στην εκτέλεση κάθε εντολής δεν αλληλοαποκλείονται χρονικά και μπορούν να εκτελεστούν ταυτόχρονα, σε έναν κύκλο ρολογιού. Για το write απαιτούνται συνολικά τρεις κύκλοι, για να εξασφαλίσουμε (με setup, έναν κύκλο πριν και hold, έναν κύκλο μετά την εγγραφή) την εγκυρότητα των δεδομένων στη μνήμη. Στις εντολές ενός κύκλου (π.χ.: read, fends) οι πράξεις γίνονται με την αμέσως επόμενη ακμή του ρολογιού. Ενώ, στα write χρειάζεται μια μικρά μηχανή καταστάσεων (βλέπε σχήμα 4.18).

Η αρχικοποίηση των καταχωρητών γίνεται στην κατάσταση Init, ενώ η Ready είναι η κατάσταση για όλες τις απλές εντολές και τον πρώτο κύκλο της write. Στο σχήμα 4.19 δίνεται το datapath του ελεγκτή.

Κατά την εκτέλεσή του write ένας από τους καταχωρητές wr αυξάνεται κατά ένα. Για να μην είναι όλοι οι καταχωρητές wr μετρητές, το αποτέλεσμα wr[last]+1 υπολογίζεται ξεχωριστά, και φορτώνεται στον κατάλληλο, μέσω του αποκωδικοποιητή dec. Επίσης, επειδή, το αποτέλεσμα last+1 χρειάζεται και σαν διευθυνσιοδότηση του dec και για την προσαύξηση του last, ο last



Σχήμα 4.19: Η οργάνωση του ελεγκτή του ενταμιευτή (fifo).

δεν είναι μετρητής, αλλά καταχωρητής με παράλληλη φόρτωση - φορτώνεται το `wr[last]`$+1$. Τέλος, τα σήματα `eof` και `empty` παράγονται με απλές συγκρίσεις ισότητας 8 bits.

Κεφάλαιο 5

Η Υλοποίηση

Το κύκλωμα του ασύρματου πομποδέκτη αποτελείται από τα παρακάτω ηλεκτρονικά μέρη:

α. τα αναλογικά στοιχεία στη διεπαφή υπολογιστή,

β. το ψηφιακό μέρος (ελεγκτής και μνήμη ενταμιευτή) και

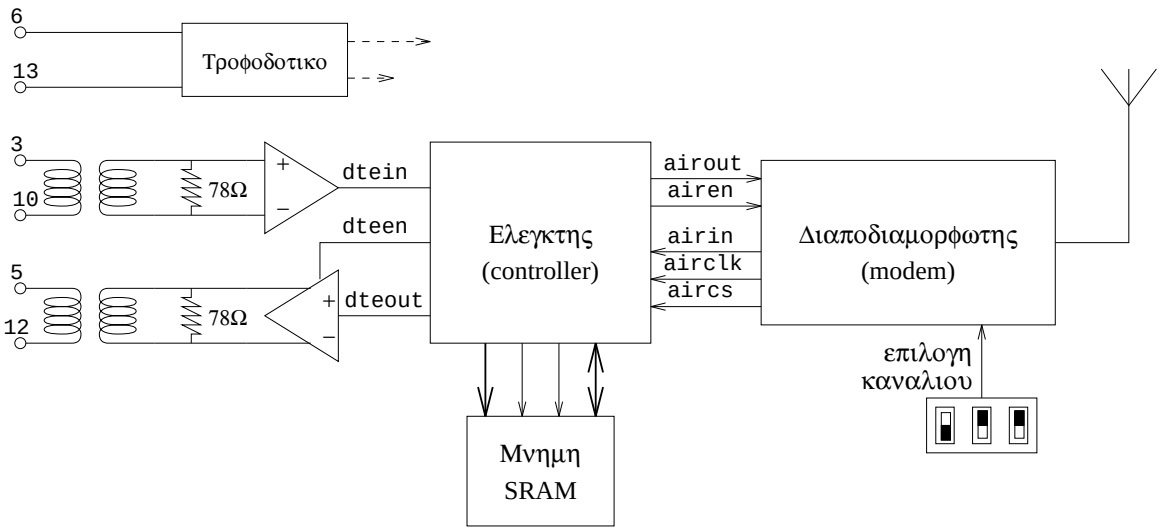
γ. τον διαποδιαμορφωτή στη διεπαφή με το ασύρματο μέσο

Στο σχήμα 5.1 φαίνονται τα βασικά στοιχεία για τη διεπαφή με τον προσαρμοστή δικτύου του υπολογιστή. Κάθε κανάλι αποτελείται από έναν θετικό πόλο, έναν αρνητικό και την θωράκισή τους. Υπάρχουν τέσσερα κανάλια πληροφορίας (DO, DI, CD και CO / Control Out που είναι προαιρετικό στο πρότυπο) και ένα τροφοδοσίας. Στον δικό μας πομποδέκτη λειτουργούν μόνο δύο κανάλια, αυτά των δεδομένων. Τα συνεστραμμένα διαφορικά ζεύγη συνδέονται με μετασχηματιστές, για την ηλεκτρική τους απομόνωση. Οι συχνότητες του σήματος είναι στην τάξη των MHz, άρα αρκούν λίγες σπείρες ($L \simeq 75\mu H$) για την επαγωγική ζεύξη των δύο κυκλωμάτων. Οι αντιστάσεις των 78Ω ορίζουν, σύμφωνα με το πρότυπο (παραγράφος 7.4) τις αντιστάσεις εισόδου και εξόδου για τις γραμμές DO και DI, αντίστοιχα.

Το τροφοδοτικό λαμβάνει ισχύ από τη γραμμή τροφοδοσίας των 12V (ακροδέκτες 6 και 13), παρέχει την κατάλληλη ηλεκτρική απομόνωση και διανέμει την ισχύ που απαιτείται σε κάθε μέρος του κυκλώματος.

Η διεπαφή του ελεγκτή με τον διαποδιαμορφωτή (modem) πρέπει να είναι όπως ορίστηκε στο προηγούμενο κεφάλαιο ή ισοδύναμη: δύο γραμμές εξόδου (δεδομένα και επίτρεψη) και τρείς εισόδου (δεδομένα, ρολόι δειγματολήψιας και ενδεικτικό ισχύος). Ο διαποδιαμορφωτής καλό θα είναι να είναι συμπαγής, χωρίς πολλά διακριτά στοιχεία και με χαμηλή κατανάλωση, στην τάξη των watt. Ο διαμορφωτής πρέπει να μπορεί να στέλνει δεδομένα με ρυθμούς τουλάχιστο μέχρι 2Mbps και με ισχύ στην κλίμακα 1mW-1W. Ο αποδιαμορφωτής είναι καλό να ανιχνεύει την ύπαρξη φέροντος και να κλειδώνει το ρολόι του σε χρόνο της τάξης των 10-20 περιόδων bit.

Για την υλοποίηση του ελεγκτή έπρεπε να επιλεγεί μια συγκεκριμένη τεχνολογία ψηφιακών κυκλωμάτων. Για τη δημιουργία ενός πρώτου μοντέλου (prototype) του πομποδέκτη διαλέξαμε την τεχνολογία της προγραμματιζόμενης λογικής των FPGA. Η τεχνολογία αυτή μας δίνει τη



Σχήμα 5.1: Το ηλεκτρονικό διάγραμμα του πομποδέκτη

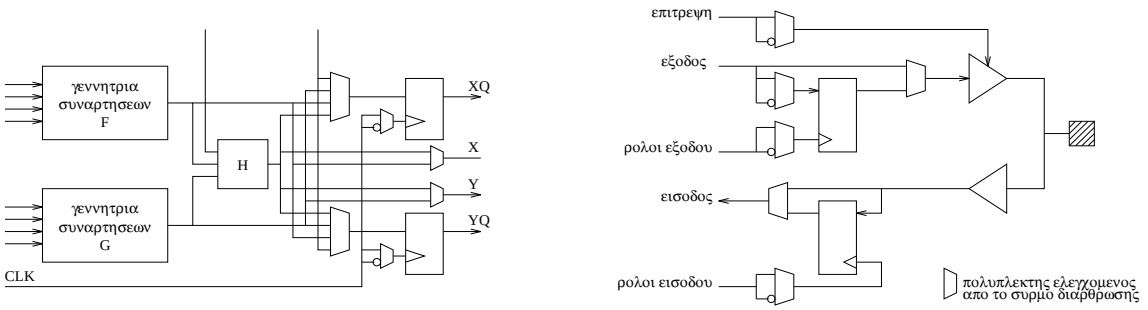
δυνατότητα να αλλάζουμε τη λειτουργικότητα του κυκλώματος που υλοποιείται (στη δικιά μας περίπτωση του ελεγκτή) πάνω στο σύστημα, χωρίς καμιά αλλαγή στα υλικά, παράγοντας απλά κώδικα FPGA, από λογισμικό. Λεπτομέριες για τα FPGA, τη σχεδίαση του κυκλώματος του ελεγκτή στη τεχνολογία αυτή και την παραγωγή κώδικα δίνονται στις επόμενες ενότητες του κεφαλαίου.

5.1 Η τεχνολογία των FPGA

Η ίδεα για τη δημιουργία των πρώτων προγραμματιζόμενων από-τον-χρήστη συστοιχιών πυλών, των Field Programmable Gate Arrays (FPGA) ανήκει στην εταιρεία Xilinx [1], που, ως πρωτοπόρος από το 1985, και με ανταγωνιστές (Atmel, Motorola κ.α.) στη συνέχεια, βελτιώνει τα χαρακτηριστικά των συσκευών και ερευνά για την αποτελεσματικότερη χρήση τους.

Τι είναι; Καθέ ολοκληρωμένο κύκλωμα FPGA (της Xilinx ή άλλης εταιρείας) εκτελεί λειτουργίες ενός εξειδικευμένου κυκλώματος υψηλής ολοκλήρωσης (custom LSI), όπως ακριβώς μια συστοιχία πυλών (gate array) με τη διαφορά όμως ότι το FPGA είναι προγραμματιζόμενο από-το-χρήστη ή ακομή επανα-προγραμματιζόμενο. Υπάρχουν FPGA σε διαφορετικά μεγέθη (αριθμός πυλών / στοιχείων λογικής), ταχύτητες, όρια συνθηκών λειτουργίας και συσκευασιές. Ο χρήστης, ανάλογα με την εφαρμογή του, επιλέγει την κατάλληλη συσκευή και μετατρέπει το κύκλωμα που έχει σχεδιάσει σ' ενα συρμό από bits διάρθρωσης (configuration bitstream). Η μετατροπή αυτή

[1] Η υποδομή του εργαστηρίου που διαθέτουμε είναι στραμμένη στα FPGA της Xilinx. Τεκμηρίωση, εργαλεία και λογισμικό προϋπήρχαν στο εργαστήριο, μαζί με την εμπειρία των ανθρώπων του. Αυτό το γεγονός, καθώς και η προηγούμενη εμπειρία μας [Hat94] στα FPGA της εταιρείας αυτής, ήταν καθοριστικοί λόγοι που μας οδήγησαν να επιλέξουμε τις συσκεύες της Xilinx για την υλοποίηση του προτύπου μοντέλου του πομποδέκτη.



Κυτταρο Λογικης

Κυτταρο Εισοδου/Εξοδου

Σχήμα 5.2: Απλοποιημένα διαγράμματα Κυττάρων Λογικής και Εισόδου/Εξόδου, της σειράς XC4000

γίνεται με τη βοήθεια ειδικού συστήματος ανάπτυξης, σε λογισμικό, που παρέχει η εταιρεία. Ο συρμός διάρθρωσης φορτώνεται και το FPGA λειτουργεί πλέον σύμφωνα με τον αρχικό σχεδιασμό του κυκλώματος προς υλοποίηση.

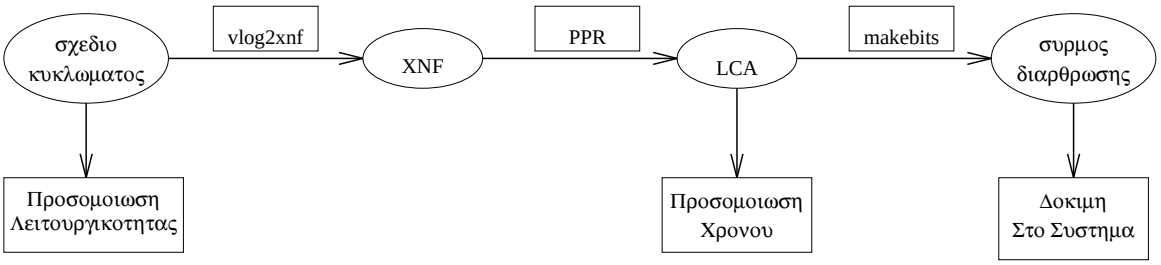
Απο τι αποτελείται; Βασικό στοιχείο διαφοροποίησης ενός FPGA της Xilinx από τις παραδοσιακές συσκευές προγραμματιζόμενης λογικής αποτελεί ο τρόπος με τον οποίο υλοποιείται η συνδυαστική τους λογική. Μια συνάρτηση τεσσάρων μεταβλητών υλοποιείται σαν μια 16×1 bits μνήμη RAM, όπου τα περιεχόμενά της αποτελούν μέρος του συρμού διάρθρωσης. Η έξοδος μιας τέτοιας γεννήτριας συναρτήσεων μπορεί να φορτώνει ένα flip-flop, να οδηγεί άλλη συνδυαστική λογική ή να αποτελεί έξοδο του κυκλώματος.

Κάθε συσκευή FPGA περιέχει έναν ορθογώνιο πίνακα από πανομοιότυπα κύτταρα λογικής (logic cells), συνήθως τετράγωνο, σε διατάξεις από 8×8 ως 32×32 ή και μεγαλύτερες[2].

Σε κάθε τέτοιο κύτταρο περιέχονται μια ή δύο γεννήτριες συναρτήσεων, δύο flip-flop, καθώς και γραμμές σύνδεσης με πολυπλέκτες για την όσο το δυνατό βολικότερη διάρθρωση του εσωτερικού δυκτιώματος του κυττάρου (σχήμα 5.2). Κοντές και μακριές μεταλλικές γραμμές διατρέχουν το ολοκληρωμένο κύκλωμα οριζόντια και κάθετα, στο ενδιάμεσο των κυττάρων λογικής, διασυνεδέοντάς τα επιλεκτικά ή συνδέοντάς τα με τα κύτταρα εισόδου/εξόδου (σχήμα 5.2). Παράλληλα, στις γραμμές αυτές υπάρχουν και γραμμές ρολογιού, δηλαδή ειδικά δικτυώματα με ιεραρχικά δομημένους ενισχυτές, έτσι ώστε να μπορούν να διανέμουν σήματα ρολογιού (ή άλλα) σ' ολόκληρη τη συσκευή, με την ελάχιστη διαφορά καθυστερήσεων (skew).

Διαδικασία σχεδίασης Η σχεδίαση ενός ψηφιακού κυκλώματος μπορεί να ξεκινήσει σαν σχηματικό διάγραμμα πυλών, είτε σαν χοντρικό διάγραμμα αποτελούμενο από μεγαλύτερα δομικά στοιχεία, είτε, τέλος, με περιγραφή σε κάποια υψηλού επιπέδου γλώσσα περιγραφής

[2]Οι συσκευές της Atmel [Atm96] έχουν απλούστερα και μικρότερα κύτταρα λογικής, οπότε οι διαστάσεις του πίνακα κυμαίνονται από 32×32 ως 80×80.



Σχήμα 5.3: Η διαδικασία σχεδίασης σε συστήματα FPGA

υλικού (σχημα 5.3). Το σχέδιο μετατρέπεται στη μορφή XNF (Xilinx Netlist Format), που ουσιαστικά αποτελεί μια περιγραφή με πύλες και flip-flops.

Μετά ακολουθεί η διαδικασία του διαμερισμού, της τοποθέτησης και της δρομολόγησης (partition-placement-routing / PPR). Η λογική του κυκλώματος στην περιγραφή XNF διαμερίζεται σε λογικά κύτταρα, τα κύτταρα τοποθετούνται σε συγκεκριμένες θέσεις πάνω στο FPGA με την όσο το δυνατό καλύτερη γειτνίαση και τέλος, επιλέγεται η δρομολόγηση των γραμμών διασύνδεσης. Τα κριτήρια σύμφωνα με τα οποία γίνονται οι βελτιστοποιήσεις σε κάθε βήμα είναι: οι καθυστερήσεις των σημάτων και ο χώρος του FPGA που καταλαμβάνεται. Το αποτελέσμα αυτής της διαδικασίας είναι η περιγραφή του κυκλώματος σε LCA (Logic Cell Array).

Το επόμενο βήμα είναι η παραγωγή του συρμού διάρθρωσης από το LCA και η φόρτωσή του στη συσκευή. Ο συρμός αποθηκεύεται σε στοιχεία μνήμης (μανταλωτές-latches), διατεταγμένα, έτσι ώστε, να αποτελούν έναν μεγάλο καταχωρητή ολίσθησης. Το περιεχόμενο των μανταλωτών καθορίζει τη λειτουργικότητα του FPGA. Κάθε bit του σύρμου, είτε ορίζει κάποιο κομμάτι συνδυαστικής λογικής, είτε ελέγχει την ηλεκτρική επαφή γραμμών διασύνδεσης, είτε ενεργοποιεί ή όχι κάποιο από τα στοιχεία που περιέχονται στο FPGA.

Το μέγεθος του συρμού διάρθρωσης κυμαίνεται στην τάξη των δεκάδων ή εκατοντάδων Kbits, ανάλογα με το μέγεθος του ολοκληρωμένου που χρησιμοποιείται. Η φόρτωση μπορεί να γίνει με διάφορους τρόπους, από σειριακη/παράλληλη θύρα υπολογιστή ή από μνήμη τύπου PROM/EPROM/EEPROM, καθοδηγούμενη είτε από εξωτερικό-βοηθητικό κύκλωμα, είτε από το ίδιο το FPGA. Κάθε φορά που η συσκευή προγραμματίζεται με τον ίδιο ή διαφορετικό συρμό διάρθρωσης, η φόρτωση του σύρμου διαρκεί όσο και την πρώτη φορά, κάποιες δεκάδες milisecond.

Παρατηρήσεις Η τεχνολογία των FPGA παρέχει τη δυνατότητα για γρήγορη σχεδίαση. Οι κύκλοι σχεδίαση-υλοποιήση-δοκιμή για κάθε κύκλωμα διαρκούν πολύ λιγότερο, με απότελεσμα τα συστήματα να σχεδιάζονται και να παράγονται στο λιγότερο χρόνο, αλλά και με το μικρότερο κόστος: για μια καινούργια δοκιμή δεν χρειάζονται αλλαγές στα διακριτά στοιχεία ή τα ολοκληρωμένα κυκλώματα (programmable arrays, programmable logic, ή ακόμη full/semi-custom LSI/VLSI).

Τα FPGA είναι επανα-προγραμματιζόμενα πάνω στο σύστημα, μπορεί δηλαδή να εναλλάσεται

η λειτουργία που εκτελούν ανάλογα με τις εκάστοτε απαιτήτεις του συστήματος. Μπορούν να χρησιμοποιηθούν, λόγω της δυνατοτήτας τους αυτής, για να προσαρμόζουν παραμέτρους λειτουργίας των κυκλωμάτων που υλοποιούν, ανάλογα με το χρήστη ή το περιβάλλον που τα περιέχει. Τη δυνατότητα του επεναπρογραμματισμού την έχουν και οι μικροεπεξεργαστές, αλλά με περιορισμούς στην απόδοσή τους, σε σχέση μ'αυτή των FPGA. Οι μικροεπεξεργαστές, επισής, στερούνται της συνδρομικότητας στις λειτουργίες που εκτελούν.

Παρ' όλα τα προφανή πλεονεκτήματα των FPGA, υπάρχουν και προβλήματα στα οποία ακόμη η έρευνα, σε εταιρείες και ερευνητικά ιδρύματα, συνεχίζεται. Υπάρχουν ακόμη αδυναμίες στους αλγόριθμους αυτόματης υλοποίησης, της αυτόματης μετατροπής, δηλαδή, της περιγραφής ενός κυκλώματος σε κώδικα FPGA. Αυτό, συνήθως, έχει σαν αποτέλεσμα την όχι βέλτιστη εκμετάλλευση των πόρων της συσκευής και τις απώλειες σε απόδοση. Για να ξεπεραστούν πολλές φορές αυτές οι δυσκολίες, ο σχεδιαστής είναι αναγκασμένος να περιγράφει τα κυκλώματά του σε χαμηλό επίπεδο και να λαμβάνει υπ' όψη του τις επιμέρους ιδαιτερότητες του κάθε ολοκληρωμένου που χρησιμοποιεί. Έτσι σπαταλάται πολύς χρόνος για εκμάθηση της τεχνολογίας και απαιτούνται, ίσως, επεμβάσεις με-το-χέρι στη διαδικασία της υλοποίησης.

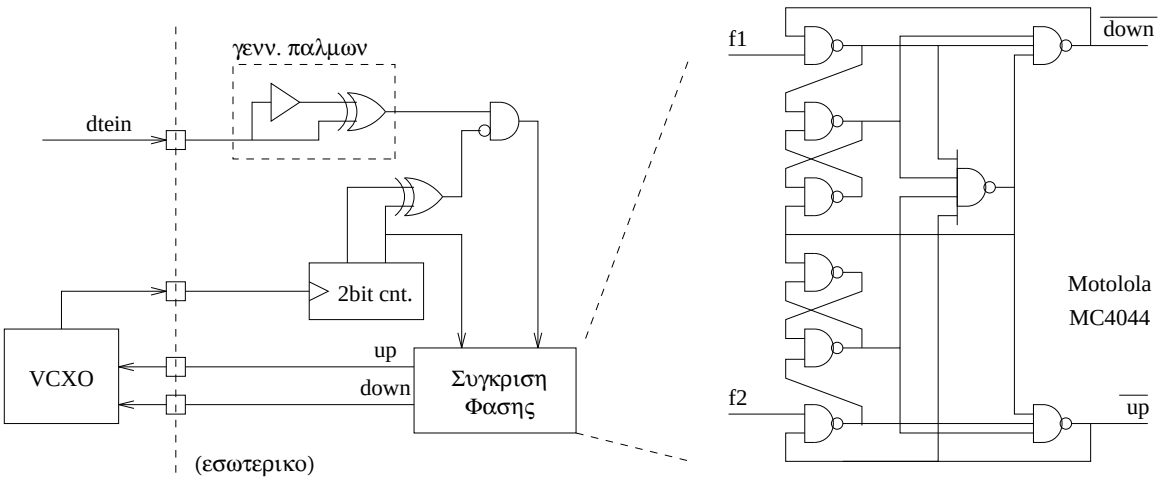
5.2 Η σχεδίαση του ελεγκτή σε FPGA

Τα στοιχεία που απαρτίζουν το εσωτερικό ενός ολοκληρωμένου κυκλώματος FPGA είναι λογικές πύλες και στοιχεία μνήμης. Αν και δοκιμές για την ασύγχρονη σχεδίαση τμημάτων ενός κυκλώματος μπορεί να είναι επιτυχημένες, γενικά συνίσταται [PA93] η εντελώς σύγχρονη σχεδίαση. Επειδή, στη διαδικασία της υλοποιήσης η τελική διάταξη των στοιχείων είναι πολύπλοκο να προβλεφθεί και επειδή είναι δύσκολη η λεπτομερής προσομοίωση, ο σχεδιαστής δεν είναι ποτέ απόλυτα σίγουρος πως ενα κύκλωμα που καταφέρνει να λειτουργεί σωστά στην τεχνολογία TTL, θα δουλεύει και στα FPGA.

Ήμασταν, λοιπόν, αναγκασμένοι να κατευθύνουμε τη σχεδίαση του ελεγκτή του πομποδέκτη προς απολύτως σύγχρονες τεχνικές. Όλα τα σήματα (ελέγχου και δεδομένων) του κυκλώματος είναι συγχρονισμένα μ' ένα ρολόι - το ρολόι του συστήματος `clk`. Ο έλεγχος παντού γίνεται με μηχανές πεπερασμένων καταστάσεων (FSM) που ενεργοποιούνται από το `clk`.

Στο προηγούμενο κεφάλαιο αναλύθηκε η τεχνική με την οποία γίνεται η υπερδειγματοληψία της ασύγχρονης εισόδου `dtein` και η ματατροπή της στο σύγχρονο στο ρολόι του συστήματος σήμα `din`. Το ρολόι της υπερδειγματοληψίας `aclk` τρέχει στα 33MHz. Τα δύο ρολόγια (`clk` και `aclk`) είναι ασύμβατα καί πρέπει να συνυπάρχουν στο FPGA. Ευτυχώς τα ολοκληρωμένα της Xilinx διαθέτουν (τουλάχιστον) δύο δικτυώματα, ειδικά για τη διανομή ρολογιών, τα οποία και χρησιμοποιούνται.

Εδώ πρέπει να παρατηρήσουμε πως η λύση που διερευνήθηκε αρχικά για την αποκωδικοποίηση Manchester ήταν λύση βρόγχου κλειδώματος φάσης (PLL, βλέπε σχήμα 5.4). Στη λύση αυτή, το ψηφιακό μέρος του βρόγχου υλοποιείται μέσα στο FPGA και το υπόλοιπο με διακριτά στοιχεία. Οι



Σχήμα 5.4: Η αρχική λύση με το βρόχγο κλειδώματος φασης (PLL)

περιορισμοί όμως της σύγχρονης σχεδίασης και των καθυστερήσεων στις πύλες είσοδου/εξόδου του FPGA μας ανάγκασαν να στραφούμε στη λύση της υπερδειγματοληψίας.

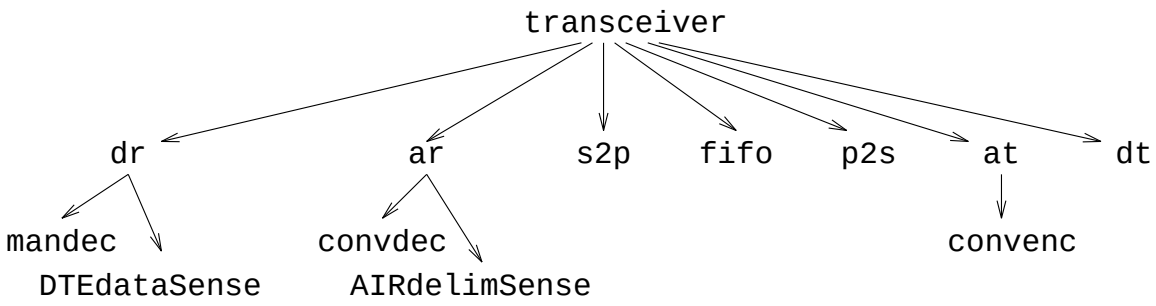
Μια τελευταία παρατήρηση που πρέπει να κάνουμε είναι σχετική με τη μνήμη του ενταμιευτή. Λόγω της συγκεκριμένης υλοποίησης των γεννητριών συναρτήσεων στα FPGA της Xilinx γίνεται δυνατή η χρήση των μικρών μνημών 16×1 bits ως RAM, εντός του ολοκληρωμένου. Η δυνατότητα αυτή υπάρχει μόνο στα προϊόντα της οικογένειας XC4000 και μάλιστα με περιορισμούς μεγέθους. Κάθε κύτταρο λόγικης περιέχει δύο γεννήτριες συναρτήσεων που, αν χρησιμοποιηθούν για RAM, παρέχουν 32 bits. Εμείς χρειαζόμαστε τουλάχιστο 1518×8=12144 bits, άρα πρέπει να χρησιμοποιήσουμε συσκευή με μέγεθος 20×20 κύτταρων ή μεγαλύτερο. Το υπόλοιπο κύκλωμα πρέπει να μοιραστεί κι αυτό χώρο του FPGA, οπότε είμαστε αναγκασμένοι να μετακινηθούμε προς τα μεγαλύτερα προϊόντα της σειράς (άρα και ακριβότερα), χρησιμοποιώντας το μεγαλύτερο μέρος τους για μνήμη! Τελικά, επιλέξαμε τη χρήση εξωτερικής στατικής RAM.

5.3 Η δημιουργία κώδικα FPGA

Τα μέρη του ελεγκτή σχεδιάζονται σε Verilog [CAD91]. Η Verilog είναι μια γλώσσα περιγραφής υλικού (hardware description language), υψηλού επιπέδου, που επιτρέπει να παρασταθούν κυκλώματα με περιγραφή είτε της συμπεριφοράς τους (behavioural model), είτε της δομής τους (structural model). Το ειδικό φίλτρο vlog2xnf [3] (που παρέχει η Xilinx) μετατρέπει μια περιγραφή δόμης, γραμμένη σε Verilog, στη μορφή XNF και δημιουργεί ένα αντίγραφό της στη βιβλιοθήκη Opt [4]. Αυτόματη μετατροπή περιγραφής συμπεριφοράς σε XNF δεν είναι δυνατή. Συνεπώς είναι

[3] Αυτό καθώς και οποιοδήποτε άλλο εργαλείο ή μέρος λογισμικού που χρησιμοποιήθηκε για την εργασία αυτή είναι εγκατεστημένο σε περιβάλλον UNIX, σε σταθμούς Sun και αποτελεί μέρος του εργαστηρίου της ομάδας AVG, στο ΙΠ-ΙΤΕ.

[4] Τη βιβλιοθήκη αυτή τη διαχειρίζεται το ολοκληρωμένο περιβάλλον Design Framework II της Cadence.



Σχήμα 5.5: Τα λειτουργικά τμήματα του ελεγκτή

ανάγκη κάθε μέρος του κυκλώματος να μετατρέπεται σε περιγραφή δομής (βλέπε παράρτημα C), έτσι ώστε να περνά από το φίλτρο.

Παράλληλο βήμα στη διαδικασία παραγωγής κώδικα FPGA είναι η συγγραφή, σε Verilog επίσης, ενός συμπληρωματικού κυκλώματος που περιέχει μια αναφορά στο βασικό κύκλωμα και ορίζει τη χρήση των στοιχείων του FPGA στα σημεία εισόδου/εξόδου (I/O buffers και pads). Αφού ετοιμαστεί η περιγραφή αυτή, συνδυάζεται με το βασικό κύκλωμα στην κοινή βιβλιοθήκη Opt. Το περιεχόμενο της βιβλιοθήκης μετατρέπεται εξ' ολοκλήρου σε XNF, αφού γίνουν πρώτα κάποιοι ελέγχοι πληρότητας και σαφήνειας του σχεδίου. Μετά απ' αυτό, αναλαμβάνει τον ελέγχο το λογισμικό της Xilinx σε μια διαδικασία που έχει ήδη περιγραφεί στην παράγραφο 5.1. Με τη δημιουργία της μορφής LCA μπορούμε να έχουμε εκτιμήσεις των καθυστερήσεων στο κύκλωμα, άρα μπορούμε να κάνουμε τις πρώτες δοκιμές-προσομοιώσεις, πριν την τελική κατασκευή. Οι εκτιμήσεις αυτές, καθώς και ένα μοντέλο του κυκλώματος εξάγονται σε Verilog με το φίλτρο time3000 (ή time4000). Αν στη δοκιμή αυτή ανιχνευτούν σφάλματα, ο σχεδιαστής πρέπει να επαναλάβει τη διαδικασία στη διορθωμένη έκδοση του κυκλώματος.

Για λόγους απλότητας στην ανάλυση της συμπεριφοράς και ευκολίας στις δοκιμές, δεν ξεκινήσαμε τη διαδικασία με είσοδο ολόκληρο τον ελεγκτή, αλλά την επαναλάβαμε ιεραρχικά σε κάθε λειτουργικό τμήμα (module) που τον αποτελεί. Στο σχήμα 5.5 φαίνονται τα ονοματα των τμημάτων του ελεγκτή που πέρασαν τη διαδικασία της υλοποιήσης και δοκιμάστηκαν (με προσομοίωση Verilog) ξεχωριστά.

Στο σημείο αυτό θα θέλαμε να παρατηρησουμε κάποιες αδυναμίες του εργαστηρίου, που δυστυχώς έγιναν αιτίες να χαθεί πολύτιμος χρόνος. Η ελλειπής τεκμηρίωση τμημάτων του λογισμικού μας αναγκάσε σε πολλές ασκοπες δοκιμές της χρήσης του. Το βασικό φίλτρο vlog2xnf δεν έχει εγχειρίδιο αναφοράς και σε κάποιες περιπτώσεις η συμπεριφορά του είναι μη-προβλέψιμη! Τέλος, χρόνος σπαταλήθηκε στην εξεύρεση ευρηστικών μεθόδων για την παρακάμψη των δυσκολιών που οφείλονται στην ασυμβατότητα εργαλείων (όπως το edif2xnf και το map2lca).

5.4 Προσομοιώσεις

Στην εργασία αυτή η σχεδίαση του πομποδέκτη έφτασε <<ένα βήμα πριν την κατασκευή>>. Έγιναν δηλαδή μέχρι και οι τελευταίες δοκιμές που μπορεί να κάνει κανείς πριν τη φόρτωση του συρμού διάρθρωσης στο FPGA.

Η σχεδίαση του ελεγκτή έγινε σε δύο βήματα. Προηγήθηκε η σχεδίαση σε Verilog (ο κώδικας μπορεί να βρεθεί στο παράρτημα Β), και αφού ελέγχθηκε η ορθότητα της λειτουργίας του (προσομοίωση λειτουργικότητας), ακολούθησε η προσαρμογή του στα δεδομένα των FPGA. Ξαναγράφηκε, δηλαδή, ο πηγαίος κώδικας (Verilog source) για να αντιστοιχεί στους πόρους που διαθέτουν τα FPGA. Οι τελικές δοκιμές βασίστηκαν στις εκτιμήσεις των καθυστερήσεων στο LCA (προσομοίωση χρόνου).

Στις προσομοιώσεις λειτουργικότητας (functionality simulations) ελέγχθηκε ξεχωριστά κάθε κομμάτι (DR, DT, FIFO, AR, AT), συνδυασμοί τους (DR-FIFO-AT, AR-FIFO-DT, AT-AR), καθώς και μια συστοιχία πομποδεκτών που αποτελούν ένα υποτιθέμενο τοπικό δίκτυο. Ο έλεγχος επικεντρώθηκε στην σώστη σηματοδοσία, στην ορθότητα των δεδομένων κατά τη μεταφορά τους και στην ικανοποιήση των περιορισμών που καθορίζει το πρότυπο 802.3.

Οι προσομοιώσεις χρόνου (timing simulations) έγιναν στις ίδιες πλατφόρμες δοκιμών, μόνο που τα κυκλώματα αντικαταστάθηκαν από τα αντίστοιχα μοντέλα με τις εκτιμήσεις των καθυστερήσεων. Το φίλτρο time3000 αναλύει την περιγραφή LCA και δίνει λεπτομερείς εκτιμήσεις για τις καθυστερήσεις σε κάθε στοιχείο του FPGA. Για κάθε γεννήτρια συναρτήσεων, flip-flop ή άλλο βοηθητικό στοιχείο υπολογίζεται η μέγιστη καθυστέρηση, στις χειρότερες συνθήκες τροφοδόσιας και θερμοκρασίας (4.75V και 75°C). Για κάθε δικτύωμα διασύνδεσης υπολογίζεται καθυστέρηση ανάλογη με το συνολικό μήκος του και με το φορτίο που οδηγεί (fan-in).

Στις δοκιμές αυτές ο βασικός στόχος μας επιτεύχθηκε. Το κύκλωμα του ελεγκτή λειτουργεί σωστά στις συχνότητες 20MHz και 33MHz των ρολογιών `clk` και `aclk`, αντίστοιχα.

Κεφάλαιο 6

Επίλογος

Η μεγάλη διάδοση των φορητών υπολογιστών και η ανάγκη για δικτύωσή τους είναι οι βασικές αιτίες της κινητικότητας που παρατηρείται τα τελευταία χρόνια στο χώρο των ασυρμάτων τοπικών δικτύων (ΑΤΔ). Οι προσαρμοστές δικτύου τύπου Ethernet χρησιμοποιούνται στους περισσότερους, ίσως, υπολογιστές παγκοσμίως. Οι δύο αυτές απλές παρατηρήσεις μας οδηγήσαν στον ασύρματο πομποδέκτη της εργασίας αυτής, σαν λύση άμεση στο θέμα των ΑΤΔ.

Στο κεφάλαιο αυτό επιχειρείται πρώτα μια αξιολόγηση της προτεινόμενης λύσης. Στην αντίστοιχη ενότητα γίνονται παρατηρήσεις στη σχεδίαση και υλοποίηση του πομποδέκτη και εκτιμάται η σπουδαιότητά του στο χώρο των ΑΤΔ. Στην δεύτερη ενότητα του κεφαλαίου παρουσιάζονται κάποιες ιδέες για πιθάνες επεκτάσεις της εργασίας και περεταίρω συνέχισή της.

6.1 Αξιολόγηση

Οι προσαρμοστές (κάρτες) δικτύου που ακολουθούν το πρότυπο IEEE 802.3 μπορούν να λειτουργήσουν σε μια σειρά απο τηλεπικοινωνιακά μέσα. Τη δυνατότητα αυτή τους την παρέχουν οι εκάστοτε πομποδέκτες που χρησιμοποιούνται. Ο δικός μας πομποδέκτης επιτελεί ακριβώς τον σκοπό αυτό: προσαρμόζει τη λειτουργία μιας συμβατικής κάρτας 802.3 στο ασύρματο μέσο [1]. Μετατρέπει το ρυθμό μετάδοσης των δεδομένων, σε επίπεδα κατάλληλα για την ασύρματη μετάδοση σε εσωτερικό χώρο, και προστατεύει τα δεδομένα ενάντια στον αυξημένο ρυθμό σφαλμάτων στο ασύρματο κανάλι.

Η μετατροπή ρυθμού και η κωδικοποιήση είναι λειτουργίες του πομποδέκτη που αφορούν τη μετάδοση στον αέρα. Αλλαγές, σε σχέση με τους συμβατικούς πομποδέκτες, έχουν γίνει και στη σηματοδοσία με την κάρτα δικτύου. Η γραμμή δεδομένων εισόδου DI χρησιμεύει τώρα και κατά τα διαστήματα που ο πομποδέκτης ειναι απασχολημένος, για να δίνει την εντύπωση στην κάρτα πως το μέσο είναι κατελλημένο. Η γραμμή ανίχνευσης συγκρούσεων CD δεν χρησιμοποιείται. Το προτεινόμενο μικρό μέγεθος κυψέλης και η ειδική φροντίδα που δόθηκε στη διαδικασία

[1] Μ' αυτό το σκεπτικό μπορούμε να πούμε πως ο πομποδέκτης μας αποτελεί επέκταση του προτύπου 802.3 στο ασύρματο μέσο. Άρα, είναι θεωρητικά δυνατή η προσθήκη των προδιαγραφών του πομποδέκτη στο 802.3

συγκρότησης των πακέτων, επιτρέπουν την συρρίκνωση του παραθύρου σύγκρουσης. Έτσι, οι απώλειες στην απόδοση του πρωτοκόλλου CSMA είναι οι ελάχιστες δυνατές.

Κατά τη σχεδίαση του κυκλώματος επιχειρήθηκε το μεγαλύτερο μέρος του να είναι ψηφιακό - άρα καλύτερα ελεγχόμενο. Ο ελεγκτής υλοποιήθηκε με την τεχνολογία των FPGA, όπου, εκτός των άλλων πλεονεκτημάτων, υπάρχει και η δυνατότητα για φθηνή μαζική παραγωγή του. Όταν η διαδικασία της σχεδίασης ολοκληρωθεί, με πλήρη εργαστηριακό έλεγχο, το κύκλωμα μπορεί να παραχθεί σαν αυτόνομο ολοκληρωμένο, χωρίς δηλαδή το βοηθητικό σύστημα προγραμματισμού του. Με τη μέθοδο HardWire ένας συρμός διάρθρωσης FPGA μπορεί να γίνει σχέδιο, για την κατασκευή σε σιλικόνη, του μη-προγραμματιζόμενου πλέον κυκλώματος.

Τα εκτός ψηφιακού μέρους εξαρτήματα μειώθηκαν σημαντικά και με την εφαρμογή της μεθόδου της υπερδειγματοληψίας στη γραμμή DO. Ο δέκτης που σχεδιάστηκε είναι σίγουρα πιο φθηνός σε υλικό και κάνει ταχύτερη ανάκτηση του ρολογιού από ένα PLL. Η μελέτη που έγινε για την ελαχιστοποιήση της συχνοτήτας δειγματοληψίας οδήγησε στην τιμή των 33MHz, που είναι από τις χαμηλότερες που μπορούν να επιτευχθούν.

Ο πομποδέκτης που προτείνουμε είναι το ελάχιστο εξάρτημα που πρέπει να αντικατασταθεί για να μετατραπεί ένα τοπικό δίκτυο σε ασύρματο. Η κάρτα δικτύου παραμένει η ίδια και δεν χρειάζεται άλλη τροποποίηση, από την αντικατάσταση του συμβατικού πομποδέκτη με τον ασύρματο. Κατά την σχεδίαση προσπαθήσαμε να κρατήσουμε το κόστος του χαμηλό, οπότε η σπουδαιότητά του, σαν εμπορικό προϊόν, είναι προφανής. Και δεν θα ήταν αβάσιμο να πούμε πως πρόκειται για μια καλή ενδιάμεση λύση στη μετάβαση προς τα ΑΤΔ. Σε περιπτώσεις που οι υπάρχουσες ασύρματες κάρτες δικτύου των 600 δολλαρίων θεωρούνται ακριβές, ο πομποδέκτης μας μπορεί να δώσει λύση.

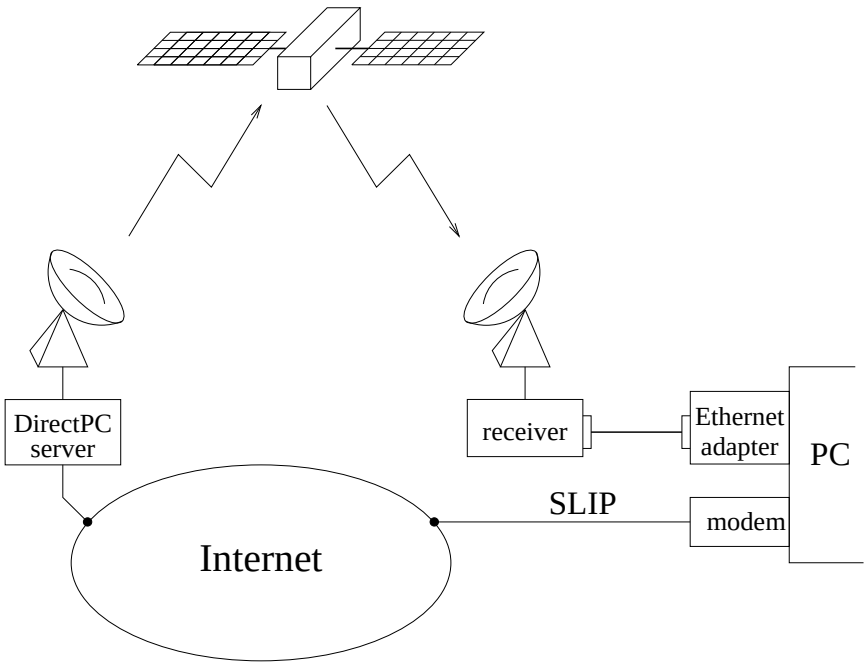
Θεωρώντας συνολικά την πρόταση μας και την πρόταση που κάνει η επιτροπή IEEE 802.11 για τα ΑΤΔ, μπόρουμε να πούμε ότι υπάρχουν βασικές ομοιότητες. Πράγματι, αν εξαιρέσουμε την κυψελοειδή δομή ενός δικτύου 802.11, το πρωτόκολλο προσπέλασης του μέσου είναι κατά βάση το CSMA, η μετάδοση γίνεται με ρυθμούς στην τάξη του 1Mbps, σφάλματα στα δεδομένα ανιχνεύονται με CRC και για την αντίσταση στις πολλαπλές διοδεύσεις του σήματος επιλέγονται τεχνικές διευρυνσης φασματος[2].

6.2 Επεκτάσεις

Υποσύστημα λήψης στο DirectPC Η ιδέα της χρήσης των προσαρμοστών Ethernet για την μετάβαση σε άλλο φυσικό μέσο, μπορεί άμεσα να εφαρμοστεί και στο σύστημα DirectPC. Το υπό ανάπτυξη σύστημα DirectPC[3] αποτελεί μια χαμηλού κόστους υβριδική λύση για διασύνδεση με

[2] Στην πρώτη υλοποίηση που προτείνουμε για τον πομποδέκτη χρησιμοποιείται ένας διαποδιαμορφωτής. Το πρόβλημα των πολλαπλών διοδεύσεων το αντιμετωπίζουμε μικραίνοντας το μέγεθος της κυψέλης πρόσβασης. Το αν χρησιμοποιείται διαποδιαμορφωτής διευρυμένου φάσματος ή όχι δεν επηρεάζει καθόλου τη σχεδίαση του υπόλοιπου κυκλώματος και, άρα, μπορεί η αντικατάσταση του να γίνει, αν αυτό απαιτηθεί.

[3] Είναι αποτέλεσμα της συνεργασίας NASA, Hughes Network Systems και της πολιτείας του Maryland. Για πληροφορίες περί της εργασίας, αποτελεσμάτων και προϊόντων μπορεί κανείς να απευθυνθεί στους: Dr. John Baras (T: +1-301-405-6606, E-mail: baras@isr.umd.edu) και Timothy Kirkwood (T: +1-301-405-7904, E-mail: timk@isr.umd.edu).



Σχήμα 6.1: Η αρχή λειτουργίας του συστήματος DirectPC.

το Internet. Η ιδέα βασίζεται στο γεγονός ότι, στις περισσότερες των περιπτώσεων, οι χρήστες καταναλώνουν περισσότερη πληροφορία, από όση παράγουν. Συνήθως, τα πόσα της πληροφορίας που κυκλοφορούν προς και απο τον χρήστη (ιδίως σε εφαρμογές όπως WWW και ftp) είναι ασύμμετρα κατανεμημένα: η είσοδος είναι αυτή που χρειάζεται μια γρήγορη γραμμή μεταφοράς δεδομένων [Bar95]. Στο σύστημα DirectPC (βλέπε σχήμα 6.1) τη γρήγορη αυτή γραμμή αποτελεί μια μονόδρομη δορυφορική σύνδεση. Η υπολογιστής (PC), για παράδειγμα, είναι συνδεδεμένος με το Internet μέσω μιάς συνηθισμένης σειριακής γραμμής (SLIP). Όταν ζητείται κάποιο μεγάλο κομμάτι πληροφορίας, ενεργοποιείται ο μηχανισμός DirectPC και τα δεδομένα στέλνονται μέσω δορυφόρου. Ο υπολογιστής είναι εφοδιασμένος με μια απλή κεραία λήψης (satelite dish) και έναν δέκτη.

Για την κατασκευή του υποσυστήματος λήψης μπορεί να χρησιμοποιηθεί ένας προσαρμοστής Ethernet σε συνδυασμό με εναν δέκτη, παρόμοιο με αυτόν της εργασιάς μας. Ο δέκτης θα παρέχει δυνατότητες μετατροπής ρυθμού και αποκωδικοποιήσης, μόνο ως προς τη μια κατεύθυνση.

Τοπολογία διαύλου - όρια στο μέγεθος πακέτου Σε κάθε δίκτυο με τοπολογία διαύλου (bus topology) η μετάδοση γίνεται σ' ένα μοναδικό κανάλι και απλά εφαρμόζεται κάποια μέθοδος για τη διαιτησία στο μέσο. Αν ένα δίκτυο με κάποιο άλλο είδος τοπολογίας (δακτυλίου, δένδρου, αστέρα) έπρεπε να μετατραπεί σε ασύρματο, θα χρειαζόταν περισσότερα από ένα κανάλια επικοινωνίας. Η βάση της ιδέας μας για τον ασύρματο πομποδέκτη μπορεί να εφαρμοστεί, χωρίς ουσιαστικές αλλαγές, σε κάθε τοπικό δίκτυο με τοπολογία διαύλου. Τέτοιο παράδειγμα αποτελεί

το πρότυπο IEEE 802.4 (Token Bus). Για να γίνεται κάτι τέτοιο είναι απαραίτητο η πληροφορία να διακινείται με τη μορφή πακέτων με άνω και κάτω όρια στο μέγεθος τους. Τα όρια αυτά πρέπει να υπάρχουν για να είναι πεπερασμένη η χωρητικότητα των ενταμιευτών, σε αριθμό bits και σε αριθμό συσσωρευομένων πακέτων.

Αυτόματη μεταπομπή Στην πρόταση μας για τη χρήση του πομποδέκτη η μεταπομπή (hand-off), η αλλαγή δηλαδή κυψέλης πρόσβασης, γίνεται <<με το χέρι>>. Ο χρήστης πρέπει να αλλάζει κανάλι, επιλέγοντας από μια σειρά διαθέσιμων. Μια πιθανή βελτίωση θα ήταν η αυτόματη μεταπομπή. Για να γίνεται κάτι τέτοιο ο πομποδέκτης θα πρέπει να είναι σε θέση να ανιχνεύει την ποιότητα στην επικοινωνία που έχει σε κάθε κάναλι και να μπορεί αυτόματα να αλλάζει προς το καλύτερο από αυτά. Αν για παράδειγμα ανιχνεύσει αδύναμο σήμα ή υψηλό αριθμό σφαλμάτων στο κανάλι που εκπέμπει, να μπορεί να κάνει μια <<βολιδοσκόπηση>> στα υπόλοιπα κανάλια, επιλέγοντας στο τέλος αυτό με την καλύτερη ποιότητα λήψης. Τούτο προϋποθέτει ότι θα υπάρχει πάντα κάποια κυκλοφορία πακέτων στον αέρα (έστω και τεχνιτή από τους πομποδέκτες) και ότι η αλλαγή καναλιού ενός σταθμού θα μπορεί να γινεί αντιληπτή στο δίκτυο-ραχοκοκκαλιά δυναμικά.

Μετάδοση πολλαπλού ρυθμού Τέλος, μια ενδιαφέρουσα και απλή ιδέα για εφαρμογή σε ασύρματο κανάλι είναι η μετάδοση πολλαπλού ρυθμού (multi-rate transmission). Αν σε κάποια χρονική στγμή σταθμοί σ' ένα ΑΤΔ αντιληφθούν κακή ποιότητα επικοινωνίας, πιθανότατα λόγω πολλαπλών διοδεύσεων του σήματος, μπορούν να ελατώσουν το ρυθμό μετάδοσης των δεδομένων επιζητώντας την ελάτωση του ρυθμού σφαλμάτων. Για να γίνεται κάτι τέτοιο πρέπει να υπάρχει ένα κατανεμημένο πρωτόκολλο, σύμφωνα με το όποιο, όλοι οι πομποδέκτες θα αποφασίζουν τον, για παράδειγμα, υποδιπλασιασμό του ρυθμού μετάδοσης. Μπορούν περιοδικά οι ενεργοί πομποδέκτες να στέλνουν μικρά ειδικής μορφής πακέτα για να ενημερώνονται οι υπόλοιποι για την ποιότητα λήψης του σήματος. Έτσι, με κατανεμημένο τρόπο, ανάλογα με το αν ικανοποιούνται κάποια κριτήρια ποιότητας ή όχι, οι πομποδέκτες θα πέρνουν την απόφασή τους.

Παράρτημα Α

Ελάχιστη χωρητικότητα ενταμιευτή

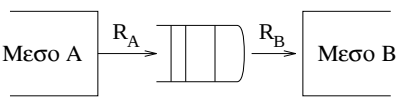
Έστω ότι το μέσο Α μεταδίδει πακέτα δεδομένων στο Β με ρυθμούς R_A και R_B αντίστοιχα. Χωρίς βλάβη της γενικότητας υποθέτουμε οτι $R_A < R_B$. Έστω G ο ελάχιστος χρόνος που μεσολαβεί ανάμεσα σε δύο διαδοχικές αποστολές και P_{min}, P_{max} τα μήκη του ελάχιστου και του μέγιστου πακέτου. Η χειρότερη περίπτωση για την πληρότητα του ενταμιευτή φαίνεται στο σχήμα A.2. Ο ενταμιευτής πρέπει να μπορεί να κρατά $p + 1$ πακέτα, όπου

$$\left(G + \frac{P_{min}}{R_A}\right) p + G \geq \frac{P_{max}}{R_B} \tag{A.1}$$

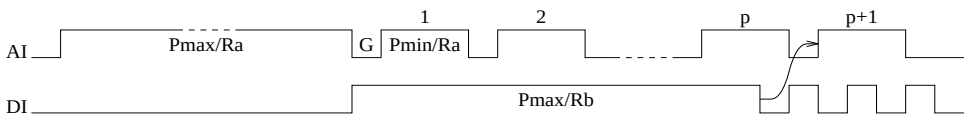
Δηλαδή, τουλάχιστον

$$p_{max} = \left\lceil \frac{\frac{P_{max}}{R_B} - G}{\frac{P_{min}}{R_A} + G} \right\rceil + 1, \text{πακέτα.} \tag{A.2}$$

Επειδή $R_A < R_B$, ο ενταμιευτής δεν πρόκειται ποτέ να κρατήσει περισσότερα απο P_{max} bits. Η χωρητικότητά του μπορεί επομένως να οριστεί στα P_{max} bits, με τη δυνατότητα να διακρίνει p_{max} πακέτα.



Σχήμα Α.1: Η έννοια του πολλαπλού ενταμιευτή.



Σχήμα Α.2: Η χειρότερη περίπτωση για τον ενταμιευτή: ένα πακέτο μέγιστου μήκους ακολουθείται από πολλά ελάχιστου μήκους που απέχουν μόνο G μεταξύ τους.

Παράρτημα Β

Ο κώδικας Verilog του ελεγκτή

```
/*
 *  TRANSCEIVER CONTROLLER MODULES
 *
 *  Author : Theodore Hatsiulis
 *  Mode : Verilog
 *  Created : December 1995
 *  Last modulied : June 1996
 *
 *  Modules Tree :
 *      controller
 *          dr
 *              mandec
 *                  DTEms
 *                  DTEcs
 *              DTEdataSense
 *          ar
 *              AIRdelimSense
 *              convdecFSM
 *              convdec
 *          s2p
 *          p2s
 *          fifo
 *          at
 *              convenc
 *          dt
 */
```

```
// MANCHESTER DECODER : OVERSAMPLER - DTE INTERFACE
module  mandec( dtein, aclk, clk, in, inv, cs );
`include "globalParams"
input   dtein;  // direct input, asynchronous to the clock
input   aclk;   // alt. system clock: 3.3 times faster than the DTE bit rate
input   clk;    // system clock: 2 times faster than the DTE bit rate
output  in;     // the data synchronized
output  inv;    // data valid
output  cs;     // carrier sense

    reg in1, in2, in, ch2, inv, sample;
    wire mask, ch1, cs;
    wire ch = in1 ^ in2;

    always @( posedge clk ) begin
        inv = (ch1|ch2)&~inv | ch1&(~ch2)&inv;
        in = sample;
    end

    always @( posedge aclk ) begin
        ch2 = ch1;
        sample = (ch1)? in1 : sample;
        in2 = in1;
        in1 = dtein;
    end

    DTEmonost   ms0( ch, aclk, mask );
    and         an0( ch1, ch, ~mask );
    DTEcs       cs0( ch, aclk, cs );

    initial begin   in1 = 0; in2 = 0; sample = 0; ch2 = 0;
                    in = 0; inv = 0; end
endmodule


// DIGITAL MONOSTABLE MULTIVIBRATOR - DTE INTERFACE
module DTEmonost( ch, aclk, mask );
```

```
`include "globalParams"
input   ch;     // input changes
input   aclk;   // FSM clock
output  mask;   // HI at first two cycles, after a 'ch'

    reg [1:0] st;
    wire mask = (st==1)|(st==2);

    always @( posedge aclk )
        case (st)
            0 : st = (ch)? 1 : 0;
            1 : st = 2;
            2 : st = 0;
        endcase

    initial st = 0;
endmodule


// DTE CARRIER SENSOR
module DTEcs( ch, aclk, cs );
`include "globalParams"
input   ch;     // input changes
input   aclk;   // counter clock
output  cs;     // carrier sense
                // (digitally implemented re-triggerable monostable)

    reg [2:0] cnt;
    wire [2:0] ncnt = (ch)? 4 : (cnt==0)? 0 : cnt-1;
    wire cs = |cnt;

    always @( posedge aclk ) cnt = ncnt;

    initial cnt = 0;
endmodule


// FRAME DELIMITERS DETECTOR - DTE ENTERFACE
module  DTEdataSense( in, inv, cs, clk, ds, efd );
```

```
`include "globalParams"
input   in;     // data
input   inv;    // data valid
input   clk;    // system clock
input   cs;     // carrier sense
output  ds;     // data sense: high from SFD till the end of carrier sense
output  efd;    // EFD detected (not a real EFD octet)

    reg [SFDlen-1:0] shreg; reg ds;
    wire sfd = (shreg==SFD);
    wire efd_ = ~cs&ds;
    reg efd;

    always @( posedge clk ) begin
        ds = (cs&sfd&~efd)|(ds&~sfd&~efd);
        efd = efd_;
        shreg = (inv)? {in,shreg[SFDlen-1:1]} : shreg;
    end

    initial begin shreg = 0; ds = 0; efd = 0; end
endmodule


// DTE RECEIVER
module  dr( dtein, aclk, clk,
                drfstarts, drfends, drefmark,
                din, dinv, dds, dtecs );
`include "globalParams"
input   dtein;      // direct input by DTE differential amplifier
input   aclk;       // 33.3 MHz oversampling clock
input   clk;        // 20 MHz system clock
output  drfstarts;  // start of frame
output  drfends;    // end of frame (real end of carrier)
output  drefmark;   // pseudo 'efm (compatibility with AT module)
output  din;        // DTE data decoded
output  dinv;       // data valid
output  dds;        // data sense: from SFD to end of carrier sense
output  dtecs;      // DTE carrier sense
```

```
    reg [1:0] st;
    wire drfstarts = (st==FS);
    wire drfends = (st==FE);

    mandec  md( dtein, aclk, clk, din, dinv, dtecs );
    DTEdataSense    ds( din, dinv, dtecs, clk, dds, drefmark );

    always @(posedge clk)
        case (st)
            Idle:   st = (dds)? FS : Idle;
            FS:     st = RX;
            RX:     st = (~dds)? FE : RX;
            FE:     st = Idle;
        endcase

    initial st = 0;
endmodule


// FRAME DELIMITERS DETECTOR - AIR INTERFACE
module  AIRdelimSense( airin, sh, clk, sfd, efd );
`include "globalParams"
input   airin;  // data
input   sh;     // shift next bit of data
input   clk;    // system clock
output  sfd;    // SFD detected
output  efd;    // EFD detected

    reg [SFDlen-1:0] shreg;
    wire sfd = (shreg==SFD);
    wire efd = (shreg==EFD);

    always @( posedge clk ) begin
        shreg = (sh)? {airin,shreg[SFDlen-1:1]} : shreg;
    end

    initial shreg = 0;
endmodule
```

```
// CONVOLUTIONAL DECODER
module  convdec( airin, rs, lda, ldb, clk, ain );
`include "globalParams"
input   airin;  // data to be decoded
input   rs;     // reset
input   lda;    // load 'a' register
input   ldb;    // load 'b' register
input   clk;    // system clock
output  ain;    // decoded data

    reg r1, r1L, r2;
    reg [5:0] a, b;
    wire s = r1L ^ a[4] ^ a[1] ^ a[0];
    wire d = s ^ r2;
    wire e = d&b[5]&b[2] | d&b[5]&b[0] | d&b[2]&b[0] | b[5]&b[2]&b[0];
    wire ain = a[0] ^ e;

    always @( posedge clk ) begin
        r1 = (rs)? 0 : (lda)? airin : r1;
        b = (rs)? 0 : (ldb)? { d^e, b[5]^e, b[4], b[3], b[2]^e, b[1] } : b;
        a = (rs)? 0 : (ldb)? { r1L, a[5:1] } : a;
        r1L = (rs)? 0 : (ldb)? r1 : r1L;
        r2 = (rs)? 0 : (ldb)? airin : r2;
    end

    initial begin r1 = 0; r1L = 0; r2 = 0; a = 0; b = 0; end
endmodule


// CONVOLUTIONAL DECODER CONTROLLER
module convdecFSM( aircs, airclk, sfd, efd, clk,
                   cdrs, lda, ldb, sh, ds, efmark );
`include "globalParams"
input   aircs;  // encoded data from AIR interface (modem)
input   airclk; // 'airin' synchronization clock
input   sfd;    // start of frame
input   efd;    // end of frame
input   clk;    // system clock
```

```
output  cdrs;   // reset (convdec)
output  lda;    // load 'a' register (convdec)
output  ldb;    // load 'a' register (convdec)
output  sh;     // shift bet bit (AIRdataSense)
output  ds;     // data sense
output  efmark; // mark EFD octet

    // sh
    parameter   SH = 1, ClearSH = 2;
    reg [1:0] SHst;
    //wire sh = (SHst==SH)&aircs;
    wire sh = (SHst==SH);

    // lda, ldb
    parameter   A = 1, B = 2,
                ClearA = 3, ClearB = 4,
                WaitA = 5, WaitB = 6;
    reg [2:0] ABst;
    reg dec;
    wire lda = (ABst==A);
    wire ldb = (ABst==B);
    wire cdrs = sfd&~dec;

    // delay FSM: ds, efmark
    parameter   SET = 14, EF = 15;
    reg [3:0] st;
    wire ds = &st[3:1]; // 'st' == SET or 'st' == EF
    wire efmark = (st==EF);

    always @( posedge clk ) begin
        case (SHst)
            Idle : SHst = (airclk)? SH : Idle;
            SH : SHst = ClearSH;
            ClearSH : SHst = (~airclk)? Idle : ClearSH;
        endcase
        dec = aircs&((sh)? (sfd|dec) : dec );
        case (ABst)
            Idle:   ABst = (dec)? WaitA : Idle;
            WaitA:  ABst = (dec)? (airclk)? A : WaitA : Idle;
```

```
            A:      ABst = (dec)? ClearA : Idle;
            ClearA: ABst = (dec)? (airclk)? ClearA : WaitB : Idle;
            WaitB:  ABst = (dec)? (airclk)? B : WaitB : Idle;
            B:      ABst = (dec)? ClearB : Idle;
            ClearB: ABst = (dec)? (airclk)? ClearB : WaitA : Idle;
        endcase
        case (st)
            Idle:   st = (sh&sfd&aircs)? 1 : Idle;
            SET:    st = (~aircs)? Idle : (sh&efd)? EF : SET;
            EF:     st = (aircs)? SET : Idle;
            default:st = (sh)? st + 1 : st;
        endcase
    end

    initial begin SHst = Idle; dec = 0; ABst = Idle; st = Idle; end
endmodule


// AIR RECEIVER
module  ar( airin, airclk, aircs, clk,
                arfstarts, arfends, arefmark,
                ain, ainv, ads );
`include "globalParams"
input   airin;      // encoded data from AIR interface (modem)
input   airclk;     // 'airin' synchronization clock
input   aircs;      // carrier sense on air
input   clk;        // system clock
output  arfstarts;  // start of frame
output  arfends;    // end of frame
output  arefmark;   // EFD encountered (possible end of frame data)
output  ain;        // data decoded
output  ainv;       // data valid
output  ads;        // data sense

    reg [1:0] st;
    wire arfstarts = (st==FS);
    wire arfends = (st==FE);

    wire airin_ = (aircs)? airin : 0;
```

```
    AIRdelimSense   ds( airin_, sh, clk, sfd, efd );
    convdecFSM      fsm( aircs, airclk, sfd, efd, clk,
                            cdrs, lda, ldb, sh, ads, arefmark );
    convdec         cd( airin_, cdrs, lda, ldb, clk, ain );
    wire ainv = lda&ads;

    always @(posedge clk)
        case (st)
            Idle:   st = (ads)? FS : Idle;
            FS:     st = RX;
            RX:     st = (~ads)? FE : RX;
            FE:     st = Idle;
        endcase

    initial st = Idle;
endmodule


// SERIAL TO PARALLEL CONVERTER
module  s2p( sin, sh, rs, clk, pout, write );
`include "globalParams"
input   sin;                    // serial in
input   sh;                     // shift next bit
input   rs;                     // reset registers
input   clk;                    // system clock
output [MemDatumSize-1:0] pout; // parallel out
output  write;                  // octet completed (fifo)

    reg [MemDatumSize-2:0] sreg;
    reg [MemDatumSize-1:0] pout;
    reg [2:0] cnt;
    wire latch = &{sh,cnt};
    reg write;

    always @( posedge clk ) begin
        pout = (latch)? {sin,sreg[MemDatumSize-2:0]} : pout;
        sreg = (sh)? {sin,sreg[MemDatumSize-2:1]} : sreg;
        write = latch;
        cnt = (rs)? 0 : (sh)? cnt + 1 : cnt;
```

```
    end

    initial begin sreg = 0; pout = 0; cnt = 0; write = 0; end
endmodule


// FIFO CONTROLLER
module  fifo(   fstarts, fends, fdeq, efmark, write, read, clk,
                eof, empty,
                oe, we, A );
`include "globalParams"
input   fstarts;    // frame starts
input   fends;      // frame ends
input   fdeq;       // frame dequeue
input   efmark;     // mark EFD
input   write;      // write byte to memory
input   read;       // read byte from memory
input   clk;        // system clock
output  empty;      // fifo empty, no other completed frames
output  eof;        // end of data reached in current frame
output  oe;         // output enable (SRAM)
output  we;         // write enable (SRAM)
output  [MemAddBits-1:0] A; // address of data (SRAM)

    parameter   Ready = 1,
                WR0st = 2, WR1st = 3;
    reg  [2:0] state;

    wire oe = ~(write|(state==WR0st)|(state==WR1st));
    wire we = (state==WR0st);
    wire asel = ~oe;
    wire wlp1 = fstarts;
    wire [1:0] wrinsel = (fstarts)? 1 : (fends)? 2 : 0;
    wire iwr = (state==WR1st)|fstarts|fends;
    wire ird = read;
    wire ifirst = fdeq;
    wire rslast = (state==Idle);
    wire ilast = fstarts;
    wire ifcnt = fends;
```

```
wire dfcnt = fdeq;
wire efld = efmark;

reg [MemAddBits-1:0]    rd;
reg [MemAddBits-1:0] wr0; reg [MemAddBits-1:0] wr1;
reg [MemAddBits-1:0] wr2; reg [MemAddBits-1:0] wr3;
reg [MemAddBits-1:0]    ef;
reg [MaxBuffersBits-1:0] first, last;
reg [MaxBuffersBits:0] fcnt;

wire  [MaxBuffersBits-1:0] first_p1 = first + 1;
wire  [MaxBuffersBits-1:0] last_p1 = last + 1;

wire [MemAddBits-1:0] wr_last = (last==0)? wr0 : (last==1)? wr1 :
                                (last==2)? wr2 : wr3;
wire [MemAddBits-1:0] wr_first = (first==0)? wr0 : (first==1)? wr1 :
                                 (first==2)? wr2 : wr3;
wire [MaxBuffersBits-1:0] wsel = (wlp1)? last_p1 : last;
wire [MemAddBits-1:0] wrin =    (wrinsel==1)? wr_last :
                                (wrinsel==2)? ef : wr_last + 1;

always @( posedge clk ) begin
    rd = (ird)? rd+1 : rd;
    if( iwr ) case( wsel )
                0 : wr0 = wrin;
                1 : wr1 = wrin;
                2 : wr2 = wrin;
                3 : wr3 = wrin;
            endcase
    ef = (efld)? wr_last : ef;
    first = (ifirst)? first_p1 : first;
    last = (rslast)? MaxBuffers-1 : (ilast)? last_p1 : last;
    fcnt = (ifcnt)? fcnt+1 : (dfcnt)? fcnt-1 : fcnt;
    case (state)
        Idle:   state = Ready;
        Ready:  state = (write)? WR0st : Ready;
        WR0st : state = WR1st;
        WR1st : state = Ready;
    endcase
```

```
    end

    wire [MemAddBits-1:0] A = (asel)? wr_last : rd;

    wire empty = ( fcnt == 0 );
    wire eof = (rd == wr_first);

    initial begin
        state = Idle;
        rd = 0; wr0 = 0; wr1 = 0; wr2 = 0; wr3 = 0;
        first = 0; last = 0; fcnt = 0;
    end
endmodule


// PARALLEL TO SERIAL CONVERTER
module  p2s( pin, ld, sh, clk, sout );
`include "globalParams"
input[MemDatumSize-1:0] pin;   // parallel in
input   ld;                     // load next octet
input   sh;                     // shift contents one bit to the right
input   clk;                    // system clock
output sout;                   // serial out

    reg[MemDatumSize-1:0] sreg;
    wire sout = sreg[0];

    always @( posedge clk ) begin
        sreg = (ld)? pin : (sh)? {1'b0,sreg[MemDatumSize-1:1]} : sreg;
    end

    initial sreg = 0;
endmodule


// DTE TRANSMITTER
module  dt( out, dtein, dtecs, aircs, ads, eof, empty, ceaseDTE, clk,
            dtfdeq, dtread, dtselout, dtbyteout, dtshout,
            dteen, dteout );
```

```
`include "globalParams"
input   out;            // bit to send, comes from p2s
input   dtein;          // direct data to copy back to DTE
input   dtecs;          // when to copy
input   aircs;          // carrier sense on AIR
input   ads;            // data sense on AIR
input   eof;            // end of frame in fifo
input   empty;          // no other frames in fifo
input   ceaseDTE;       // when to cease DTE cardd, not to send other frame
input   clk;            // system clock
output  dtfdeq;         // frame dequeue (fifo)
output  dtread;         // read byte from memory (fifo)
output [1:0] dtselout;  // select octet to send
output  dtbyteout;      // load octet into p2s
output  dtshout;        // shift data inside p2s
output  dteen;          // drive enable for DI diff. amp.
output  dteout;         // data for DI diff. amp.

    parameter   CP = 0,
                IFGst0 = 1, CARst0 = 2,
                IFGst1 = 3, CARst1 = 4, CARst2 = 5,
                IFGst2 = 6, PRst = 7, SFDst = 8, DATAst = 9, DRESTst = 10, RDNst = 11;
    reg [3:0] st;

    wire copy = (st==CP);
    wire ifg = ((st==IFGst0)||(st==IFGst1)||(st==IFGst2));
    wire carrier = ((st==CARst0)||(st==CARst1)||(st==CARst2));
    wire data = ~(copy|ifg|carrier);
    wire rdn = (st==RDNst);
    wire outen = carrier|data;

    reg [3:0] cnt;
    wire byte = (cnt==15);  // 16 = (8*DTEper)/CLKper
    reg [1:0] IFGcnt;
    wire eoIFG = (IFGcnt==IF-1);    // IF*DTEper = 9.6us = interframe gap

    wire dtfdeq = (st==DRESTst)&byte;
    wire dtread = byte&((st==SFDst)|(st==DATAst));
    wire dtbyteout = (ifg|data)&byte;
```

```
    wire dtshout = (data)&cnt[0];
    wire [1:0] dtselout =   (ifg)? PRsel : (st==PRst)? Ssel : Dsel;

    reg latch;
    wire dteout = (copy)? dtein : latch;
    wire dteen = (copy)? dtecs : outen;

    always @( posedge clk ) begin
        latch = rdn|(~cnt[0]^((carrier)?cnt[1]:out));
        case (st)
            CP:     st =    (ceaseDTE)? IFGst0 :
                            (aircs)? IFGst1 : CP;
            IFGst0: st = (eoIFG)? CARst0 : IFGst0;
            CARst0: st = (~ceaseDTE)? CP : CARst0;
            IFGst1: st = (~aircs)? CP : (eoIFG)? CARst1 : IFGst1;
            CARst1: st = (~aircs)? CP : (ads)? CARst2 : CARst1;
            CARst2: st = (~ads)? IFGst2 : CARst2;
            IFGst2: st = (byte&eoIFG)? PRst : IFGst2;
            PRst:   st = (byte)? SFDst : PRst;
            SFDst:  st = (byte)? DATAst : SFDst;
            DATAst: st = (eof)? DRESTst : DATAst;
            DRESTst:st = (byte)? RDNst : DRESTst;
            RDNst:  st = (byte)? (empty)? CP : IFGst2 : RDNst;
        endcase
        IFGcnt = (dteen)? 0 : (byte&~eoIFG)? IFGcnt + 1 : IFGcnt;
        cnt = cnt + 1;
    end

    initial begin cnt = 0; st = CP; IFGcnt = 0; latch = 0; end
endmodule


// CONVOLUTIONAL ENCODER
module  convenc( in, enc, reset, clk, c1, c2 );
input   in;     // next bit to encode
input   enc;    // load shift register
input   reset;  // reset procedure
input   clk;    // system clock
output  c1;     // code bit 1 (data copied)
```

```
output  c2;     // code bit 2 (symdrome computed)

    reg [5:0] shreg;
    reg inL;
    wire c1 = inL;
    wire c2 = inL ^ shreg[4] ^ shreg[1] ^ shreg[0];

    always @( posedge clk ) begin
            shreg = (reset)? 0 : (enc)? { inL, shreg[5:1] } : shreg;
            inL = (reset)? 0 : (enc)? in : inL;
    end

    initial begin inL = 0; shreg = 0; end
endmodule


// AIR TRANSMITTER
module  at( out, dtecs, dds, eof, clk,
            atfdeq, atread, atselout, atbyteout, atshout, atON,
            airen, airout );
`include "globalParams"
input   out;            // bit to send, comes from p2s
input   dtecs;          // carrier sense on DTE interface
input   dds;            // data sense on DTE
input   eof;            // end of frame in fifo
input   clk;            // system clock
output  atfdeq;         // frame dequeue (fifo)
output  atread;         // read byte from memory (fifo)
output  [1:0] atselout; // select octet to send
output  atbyteout;      // load octet into p2s
output  atshout;        // shift data inside p2s
output  atON;           // indicate AT activity
output  airen;          // activate modulator
output  airout;         // encoded data to send to AIR

    parameter   CARst = 1, PRst0 = 2, PRst1 = 3, PRst2 = 4,
                SFDst = 5, DATAst = 6, DUMMYst = 7,
                EFDst = 8, PSTst = 9;
    reg [3:0] st;
```

```
wire atON = |st;
wire preample = ((st==PRst0)|(st==PRst1)|(st==PRst2));
wire sfd = (st==SFDst);
wire data = (st==DATAst);
wire dummy = (st==DUMMYst);

reg [Kbits:0] cnt;
wire k = (cnt==2*K-1);  // divide 'clk' by 2K (because: Rclk = 2xRdte)
reg [3:0] kcnt;
buf #0 b0( rskcnt, sfd );

wire cnt0 = (cnt==0);
wire cnt1 = (cnt==1);
wire kcnt00 = (kcnt[0]==0);
wire kcnt01 = (kcnt[0]==1);
wire k8 = (kcnt[2:0]==7);
wire k16 = (kcnt==15);

// The convolutional encoder
and a0( enc, cnt0, kcnt00 );
convenc ce( out, enc, ~(data|dummy), clk, c1, c2 );

wire atfdeq = k&k8&(st==PSTst);
wire atread = k&((k8&(sfd))|(k16&data&~eof));
wire atbyteout = k&((data|dummy)? k16 : k8);
wire [1:0] csel =   (cnt1)? (~(data|dummy))? 3 :
                            (kcnt00)? 1 : 2 : 0;
wire atshout = cnt1&((~(data|dummy)&kcnt00)|kcnt01);
wire [1:0] atselout =   (st==Idle)? Csel :
                        (st==CARst)? PRsel :
                        (st==preample)? Ssel :
                        (sfd)? Dsel :
                        (data)? (atON)? Dsel : Csel :
                        (dummy)? Esel : PSTsel;

reg airout;
wire airen = |st;

always @( posedge clk ) begin
```

```
        case (csel)
            0 : airout = airout;
            1 : airout = c1;
            2 : airout = c2;
            3 : airout = out;
        endcase
        case (st)
            Idle :  st = (dtecs)? CARst : Idle;
            CARst : st = (~dtecs)? Idle : (dds)? PRst0 : CARst;
            PRst0 : st = ((k&k8))? PRst1 : PRst0;
            PRst1 : st = ((k&k8))? PRst2 : PRst1;
            PRst2 : st = ((k&k8))? SFDst : PRst2;
            SFDst : st = ((k&k8))? DATAst : SFDst;
            DATAst: st = ((k&k16)&eof)? DUMMYst : DATAst;
            DUMMYst:st = ((k&k16))? EFDst : DUMMYst;
            EFDst : st = ((k&k8))? PSTst : EFDst;
            PSTst:  st = ((k&k8))? Idle : PSTst;
        endcase
        kcnt[3] = (k&k8)? (rskcnt)? 0 : ~kcnt[3] : kcnt[3];
        kcnt[2:0] = (k)? kcnt[2:0]+1 : kcnt[2:0];
        cnt = (k)? 0 : cnt + 1;
    end

    initial begin st = Idle; cnt = 0; kcnt = 0; airout = 0; end
endmodule


// TRANSCEIVER CONTROLLER
module  controller( aclk, clk,
                    dtein, airin, airclk, aircs,
                    D, oe, we, A,
                    dteout, dteen, airout, airen );
`include "globalParams"
// clocks
input   aclk;               // oversampling clock (33.3 MHz)
input   clk;                // system clock (20 MHz)
// DTE input
input   dtein;              // DTE direct input (DTE limitter)
// AIR input
```

```
input   airin;              // AIR data (AIR demod.)
input   airclk;             // AIR synchronization (AIR demod.)
input   aircs;              // AIR carrier sense (AIR demod.)
// SRAM interface
inout [MemDatumSize-1:0] D; // data input/output (SRAM)
output  oe;                 // output enable (SRAM)
output  we;                 // write enable (SRAM)
output [MemAddBits-1:0] A;  // address (SRAM)
// DTE output
output  dteout;             // output data to (DTE diff. amp.)
output  dteen;              // output enable for (DTE diff. amp.)
// AIR output
output  airout;             // output data to AIR (AIR modul.)
output  airen;              // activate modulator (AIR modul.)

    wire eof, empty;
    wire dinv, ainv;
    wire atread, dtread;
    wire read = dtread|atread;
    wire drfstarts, arfstarts;
    wire fstarts = drfstarts|arfstarts;
    wire drfends, arfends;
    wire fends = drfends|arfends;
    wire drefmark, arefmark;
    wire efmark = drefmark|arefmark;
    wire dtfdeq, atfdeq;
    wire fdeq = dtfdeq|atfdeq;

    // DTE receiver
    dr  dr( dtein, aclk, clk,
                drfstarts, drfends, drefmark,
                din, dinv, dds, dtecs );
    // AIR receiver
    ar  ar( airin, airclk, aircs, clk,
                arfstarts, arfends, arefmark,
                ain, ainv, ads );
    // Which is the current direction of the data flow
    wire dte2air = |{dds,at.st};
```

```
// Serial to parallel convertion
wire in = (dte2air)? din : ain;
wire inv = (dte2air)? dinv : ainv;
wire [MemDatumSize-1:0] datain;
s2p     s2p( in, inv, dinv&~(dr.ds.sfd|dds)|fends, clk, datain, write );

// Data to/from SRAM, tri-state driven
wire [MemDatumSize-1:0] D;
bufif1  t0(D[0],datain[0],~oe);
bufif1  t1(D[1],datain[1],~oe);
bufif1  t2(D[2],datain[2],~oe);
bufif1  t3(D[3],datain[3],~oe);
bufif1  t4(D[4],datain[4],~oe);
bufif1  t5(D[5],datain[5],~oe);
bufif1  t6(D[6],datain[6],~oe);
bufif1  t7(D[7],datain[7],~oe);

// FIFO-SRAM controller
fifo    fifo( fstarts, fends, fdeq, efmark, write, read, clk,
                eof, empty, oe, we, A );

// Select byte/bit to send to DT or AT
wire dtbyteout,atbyteout;
wire byteout = (dte2air)? atbyteout : dtbyteout;
wire dtshout,atshout;
wire shout = (dte2air)? atshout : dtshout;
wire [1:0] dtselout,atselout;
wire [1:0] selout = (dte2air)? atselout : dtselout;
wire [MemDatumSize-1:0] dataout =   (selout==PRsel)?    PREAMPLE :
                                    (selout==Ssel) ?    SFD : D ;
// Parallel to serial convertion
p2s     p2s( dataout, byteout, shout, clk, out );

// AIR transmitter
at  at( out, dtecs, dds, eof, clk,
            atfdeq, atread, atselout, atbyteout, atshout, atON,
            airen, airout );

// DTE transmitter
```

```
    dt  dt( out, dtein, dtecs, aircs, ads, eof, empty, atON&~dtecs, clk,
                dtfdeq, dtread, dtselout, dtbyteout, dtshout,
                dteen, dteout );

endmodule
```

Παράρτημα C

Παράδειγμα μετατροπής πηγαίου κώδικα σε κώδικα για FPGA

Παρακάτω δίνεται ο κώδικας Verilog που αντιστοιχεί στο λειτουργικό τμήμα `mandec` του ελεγκτή και αποτελεί την είσοδο στη μεταφραστική διαδικασία υλοποίησης σε FPGA.

```
module  mandec( dtein, aclk, clk, in, inv, cs );
input   dtein;  // direct input, asynchronous to the clock
input   aclk;   // alt. system clock: 3.3 times faster than the DTE bit rate
input   clk;    // system clock: 2 times faster than the DTE bit rate
output  in;     // the data synchronized
output  inv;    // data valid
output  cs;     // carrier sense

    wire in1, in2, in;
    wire inv, ch2, ch3, sample;
    wire mask, cs_, cs;

    wire ch1 = ch&~mask;
    wire ch = in1 ^ in2;

    regenr  inv_R( ~inv&(ch2|ch3) | inv&ch2, 1'b1, clk, 1'b0, inv );
    regenr  in_R( sample, 1'b1, clk, 1'b0, in );
    regenr  cs_R( cs_, 1'b1, clk, 1'b0, cs );

    regenr  ch2_R( ch1, 1'b1, aclk, 1'b0, ch2 );
    regenr  ch3_R( ch2, 1'b1, aclk, 1'b0, ch3 );
    regenr  sample_R( (ch1)? in1 : sample, 1'b1, aclk, 1'b0, sample );
```

```
    regenr  in2_R( in1, 1'b1, aclk, 1'b0, in2 );
    regenr  in1_R( dtein, 1'b1, aclk, 1'b0, in1 );

    DTEmonost ms0( ch, aclk, mask );
    DTEcs     cs0( ch, aclk, cs_ );

endmodule
```

Το τμήμα renenr είναι ένας απλός ακμοπυροδότητος καταχωρητής, με επίτρεψη και ασύγχρονο μηδενισμό:

```
module   regenr( in, enable, clock, reset, out );
parameter size = 1;
input  [size-1:0] in;
input   clock;
input   enable;
input   reset;
output [size-1:0] out;

    reg [size-1:0] out;

    always @( posedge clock or posedge reset )
        if( reset ) out = 0;
        else if( enable ) out = in;

endmodule
```

Παράρτημα D

Ευρετήριο όρων

Στο παράρτημα αυτό, δίνονται τα αντίστοιχα, στα αγγλικά, των όρων που χρησιμοποιήθηκαν μεταφρασμένοι στο κείμενο. Πολλές από τις αντιστοιχίσεις έγιναν σύμφωνα με το Ενιαίο Λεξικό Τηλεπικοινωνιακής Ορολογίας [Βαλ95], που ειναι εκδοση του ΟΤΕ.

άλμα	hop
άμεση ακολουθία	direct sequence
ανάκλαση	reflection
ανίχνευση κίνησης	carrier sense
ανίχνευση σύγκρουσης	collision detection
ανταλλαγή κουπονιού	token passing
απολαβή κωδικοποίησης	coding gain
απόσβεση λόγω πολλαπλών διοδεύσεων	multipath fading
αρχιτεκτονική αγωγού	pipelined architecture
βρόγχος κλειδώματος φάσης	phase locked loop (PLL)
γλώσσα περιγραφής υλικού	hardware description language
δίκτυο με μεσάζοντες	multi-hop network
δίκτυο ραχοκοκκαλιάς	backbone network
διάχυση	diffusion
διαμερισμός	partition
διαποδιαμορφωτής	modem
διασυμβολική επικάλυψη	intersymbol interference
διαφοροποίηση	diversity
διεπαφή	interface
διερυμένο φάσμα	spread spectrum
δρομολόγηση	routing

ενταμιευτής, ενταμιευτής ουράς	buffer
εξισορροπηστής	equalizer
εξισορρόπηση	equalization
ισόχρονη κυκλοφορία	isochronous traffic
ιχνηλασία ακτίνων	ray tracing
κατανεμητής	hub
κυκλοφορία καταιγισμού	bursty traffic
κώδικας κυκλικού πλεονασμού	cyclic reduntancy code (CRC)
λογισμικό	software
μήκος εξαναγκασμού κώδικα	code constraint length
μεταπομπή	hand-off
ομοαξονικό	coaxial
περίθλαση	diffraction
περιαγωγή	roaming
περιγραφή δομής	structural modeling
περιγραφή συμπεριφοράς	behavioural modeling
πολλαπλή διόδευση	multipath
πομποδέκτης	transceiver
προγραμματιζόμενες από-τον-χρήστη συστοιχίες πυλών	field progrmmable gate arrays (FPGA)
προσαρμοζόμενη εξισορρόπηση	adaptive equalization
πρωτόκολλο ψηφοφορίας	polling protocol
πρότυπο	standard
συνεστραμμένο ζεύγος	twisted pair
συρμός bits διάρθρωσης, συρμός διάρθρωσης	configuration bitstream
συστοιχία πυλών	gate array
τοποθέτηση	placement
τοπολογία δακτυλίου	ring topology
τοπολογία διαύλου	bus topology
τρέμουλο, τρομώδης μεταβολή	jitter
υλικό	hardware
φασματικό άλμα	frequency hopping

Βιβλιογραφία

[Παυ91] Νιόβη Παυλίδου. *Σημειώσεις Κινητής Ραδιοεπικοινωνίας*. Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης, 1991. σημειώσεις μαθήματος.

[Βαλ95] Επιμέλεια: Κ Βαλεοντής. *Ενιαίο Λεξικό Τηλεπικοινωνιακής Ορολογίας*. MOTO-OTE, 1995.

[ACK91] Abhaya Asthana, Mark Cravatts, and Paul Krzyzanowski. An Indoor Wireless System for Personalized Shopping Assistance. Technical report, ATT Bell Labs, 1991.

[Adi95] Asad A. Adibi. Low-Power Radio Frequency IC's for Portable Communications. *Proceedings of the IEEE*, 83(4):555--569, Apr 1995.

[Atm96] Atmel. *Atmel Field Programmable Gate Arrays Data Book*, 1996.

[AW87] A. S. Acampora and J. H. Winters. A Wireless Network for Wide-Band Indoor Communications. *IEEE Journal on Selected Areas in Communications*, 5:796--805, June 1987.

[B+91] J. R. Barry et al. High-Speed Nondirective Optical Communications for Wireless Networks. *IEEE Communications Magazine*, pages 44--54, Nov 1991.

[Bar95] John S. Baras. CSHCN DeviceDriver Deployed in Hughes' DirectPC. *CSHCN upLINK*, 1(1):8, Jun 1995.

[BB94] David F. Bantz and Frederic J. Bauchot. Wireless LAN Design Alternatives. *IEEE Network*, pages 43--53, Mar/Apr 1994.

[BDSZ94] V. Bharghavan, A. Demars, S. Shenker, and L. Zhang. MACAW: A Media Access Protocol for Wireless LANs. In *ACM SIGCOMM*, 1994.

[BHMX94] H. Bertoni, W. Hocharenko, L. Maciel, and H. Xia. UHF Propagatin Prediction for Wireless Personal Communications. *Proceedings of the IEEE*, 82(9):1333--1359, Sep 1994.

[BMZ+93] Robert J. Bultityde, Pierre Melancon, Hatim Zaghloul, Garald Morrision, and Marjo Prokki. The Dependence of Indoor Radio Channel Multipath Characteristics on Transmit/Receive Ranges. *IEEE Journal on Selected Areas in Communications*, 11(7):979--990, Sep 1993.

[Bou95] Bernard Bourin. High Performance Radio Mobility in LANs. In *ETSI Sub-Technical Committee Radio LAN (Res10)*, 1995.

[BRB93] Kenneth L. Blackard, Theodore S. Rappaport, and Charles W. Bostian. Measurements and Models of Radio Frequency Impulsive Noise for Indoor Wireless Communications. *IEEE Journal on Selected Areas in Communications*, 11(7):991--1001, Sep 1993.

[CAD91] CADENCE. *Verilog-XL and Graphical Output Interface Reference Manuals*, March 1991.

[Cas91] F. J. Casadevall. Performance of Joint Diversity and Equalization Techniques in M-QAM Indoor Radio Systems. In *Proc. 41st IEEE Veh. Tech. Conf.*, pages 228--233, 1991.

[Che94] Kwung-Cheng Chen. Medium Access Control of Wireless LANs for Mobile Computing. *IEEE Network*, pages 50--62, Sep/Oct 1994.

[Chu87] J. Chuang. The Effects of Time Delay Spread on Portable Radio Communication Channels with Digital Modulation. *IEEE Journal on Selected Areas in Communications*, 5(5):879--889, June 1987.

[Dev86] D. Devasirvatham. Time Delay Spread and Signal Level Measuremens on 850MHz Radio Waves in Builduing Environments. *IEEE on Antennas and Propagation*, 34(11):1300--1305, Nov 1986.

[Edn95] Jon Edney. 802.11: The New Wireless Standard. *Data Communications*, pages 77--86, Sep 1995.

[FAG95] David D. Falconer, Fumiyuki Adachi, and Bjorn Gudmundson. Time Division Multiple Access Methods for Wireless Personal Communications. *IEEE Communications Magazine*, pages 50--57, Jan 1995.

[Feh79] Kamilo Feher. *Digital Communications - Satelite/Earth Station Engineering*. Prentice Hall, 1979.

[GC87] R. Gangopadhyay and P. Cochrane. Data Clock Jitter in Supersampling Multiplex Transmission. *Electronics Letters*, pages 1203,1204, 22nd October 1987.

[Has93a] Homayoun Hashemi. Impulse Response Modeling of Indoor Radio Propagation Channels. *IEEE Journal on Selected Areas in Communications*, 11(7):967--978, Sep 1993.

[Has93b] Homayoun Hashemi. The Indoor Radio Propagatin Channel. *Proceedings of the IEEE*, 81(7):943--968, July 1993.

[Hat94] Theodore Hatsiulis. A Study on Correlator Implementations Using the XILINX Field Programmable Gate Arrays for CDMA Applications. Technical report, Universitat Polytecnica de Caltalunya, Departamento de Teolia del Senyal i Communicaciones, September 1994. ERASMUS student interchange programme.

[HEB+96] Vic Hayes, Greg Ennis, Phil Belanger, Naftali Chayat, and Jan Boer. Parts of the yet unapproved drafts - doc: IEEE P802.11-96/A,B,C,D,E, March 1996.

[IEE85] IEEE. *Carrier Sense Multiple Access with Collision Detection - Access Methods and Physical Layer Specifications, ANSI/IEEE Std. 802.3-1985*. Addison-Wesley, 1985.

[IEE88] IEEE. *Supplements to Carrier Sense Multiple Access eith Collision Detection - Access Methods and Physical Layer Specifications, ANSI/IEEE Std. 802.3a,b,c,e-1988*. Addison-Wesley, 1988.

[KMM95] Ryuji Kohno, Reuven Meidan, and Laurence B. Milstein. Spread Spectrum Access Methods for Wireless Communications. *IEEE Communications Magazine*, pages 58--68, Jan 1995.

[MH91] John W. McKown and R. Lee Hamilton. Ray Tracing as a Design Tool for Radio Networks. *IEEE Network*, 5(6):21--26, Nov 1991.

[PA93] PA. Just Say NO To Asynchronous Design. *XCELL*, 1993. 'The Programmable Logic Data Book', Xilinx, 1994.

[PG58] R. Price and P. E. Green. A Communication Technique for Multipath Channels. *Proceeding of the IRE*, 46:555--570, Mar 1958.

[PL94] K. Pahlavan and A. H. Levesque. Wireless Data Communications. *Proceedings of the IEEE*, 82(9):1398--1430, Sep 1994.

[Qur82] S. Qureshi. Adaptive Equalization. *IEEE Communications Magazine*, 20(2):9--16, Mar 1982.

[Rap96] Theodore S. Rappaport. *Wireless Communications Principles & Practice*. Prentice-Hall, 1996.

[Rhe89] M. Rhee. *Error Correcting Coding Theory*. McGraw-Hill, 1989.

[Run95] Torben Rune. Wireless Local Area Networks. In *TELECOM 95 Technology Summit by ITU, Geneva 3-1, Oct*, 1995.

[SE94] Dimitris Stamatelos and Anthony Ephremides. Indoor Mobile Networks Design Tool. University of Meryland, in association with Westinghouse, 1994.

[Sha79] K. Sam Shanmugam. *Digital and Analog Communications Systems*. John Wiley & Sons, 1979.

[Sta93] William Stallings. *Networking Standards - A Guide to OSI, ISDN, LAN and MAN Standards*. Addison-Wesley, 1993.

[Ste92] Raymond Steele. *Mobile Radio Communications*. Pentach Press, 1992.

[Swe91] Peter Sweeney. *Error Control Coding - An Introduction*. Prentice Hall, 1991.

[T+72] G. L. Turin et al. A Statistical Model for Urban Multipath Propagation. *IEEE Transactions on Vehicular Technology*, 21(2):1--9, Jan 1972.

[Tan81] A. S. Tanembaum. *Computer Networks.* Prentice-Hall, Englewood Cliffs, NJ, 1981.

[TK75] F. Tobagi and L. Kleinrock. Packet Switching in Radio Channels: Part II - The Hidden Terminal Problem in Carrier Sense Multiple-Access and the Busy-Tone Solution. *IEEE Transaction on Communications*, 23(12):1417--1433, Dec 1975.

[Tob80a] F. Tobagi. Analysis of a Two-Hop Centralized Packet Radio Network - Slotted ALOHA. *IEEE Transaction on Communications*, 28(2):196--207, Feb 1980.

[Tob80b] F. Tobagi. Multiaccess Protocols in Packet Communication Systems. *IEEE Transaction on Communications*, 28(4):468--488, Apr 1980.

[Tur80] G. L. Turin. Introduction to Spread-Spectrum Antimultipath Techniques and Their Application to Urban Digital Radio. *Proceedings of the IEEE*, 68(3):328--353, Mar 1980.

[Vat92] Panagiota Vatsolaki. Design of a High-Speed UART VLSI Library Cell. Technical Report TR-050, FORTH-ICS, 1992.

[VGE86] K. S. Visvanatha, P. A. Goud, and C. G. Englefield. Jitter Reduction in Self-Sustaining Monostable Clock Recovery Circuit. *Electronics Letters*, pages 16,17, 31st July 1986.

[Wal86] Emil J. Walcek. Mobile RF Terminals Boost Material Handling Efficiency. *Mobile Radio Technology*, pages 22--29, July 1986.

[War91] Jean Warland. *Communication Networks.* Aksen Assosiates, 1991.

[YPF92] Rajendra Yavatkar, Prashant Pai, and Raphael Finkel. A Reservation-Based CSMA Protocol for Integrated Manufacturing Networks. Technical Report TR-216-92, U of Kentacky, 1992.

[Zag] Hatim Zaghloul. The Wi-LAN 902-20 transceiver. http://www.ntg-inter.com//wilan/902-20.html.

[ZP85] Rodger E. Ziemer and Roger L. Peterson. *Digital Communications and Spread Spectrum Systems.* McMillan Publishing Company, 1985.

[ZP90] K. Zhang and K. Pahlavan. CSMA Local Radio Networks with BPSK Modulation in Rayleigh Fadin Channels. *Electronic Letters*, Sep 1990.